

1. Generalități

* generarea și formarea impulsurilor:

- cu circuite regenerative;
- cu circuite de comutație neregenerative asociate cu rețele de temporizare, RC;

* *circuite regenerative*: circuite caracterizate prin faptul că au două stări electrice diferite și prin faptul că trecerea dintr-o stare în alta se face prin proces regenerativ:

- circuite cu buclă de reacție pozitivă;
- dispozitive sau circuite cu rezistență dinamică negativă;

* deosebiri:

- la circuitele neregenerative tensiunea de ieșire depinde permanent de tensiunea de intrare;

- la circuitele regenerative comutarea este inițiată de un impuls de declanșare (din exterior sau datorită îndeplinirii unei condiții de circuit), iar funcționarea circuitului nu mai depinde în continuare de impulsul de comandă;

* elemente necesare pentru un circuit regenerativ:

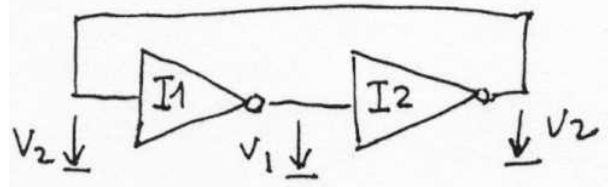
- sursă de alimentare în curent continuu;
- amplificator cu reacție pozitivă sau dispozitiv cu rezistență negativă;
- element de stocare temporară a energiei;

* după timpul în care circuitul stă în fiecare din cele două stări:

- CBB;
- CBM;
- CBA;
- CBS – CBB asimetric (trigger Schmitt).

2. Schema de principiu a unui CBB

- pentru studiul condițiilor generale de funcționare a circuitelor regenerative, se consideră un amplificator cu reacție pozitivă format, de exemplu, din două inversoare (cu TBIP sau cu TMOS):



- circuitul are două stări stabile:

$$S1: V_1 = V_{oL} \rightarrow V_2 = V_{oH} \rightarrow V_1 = V_{oL};$$

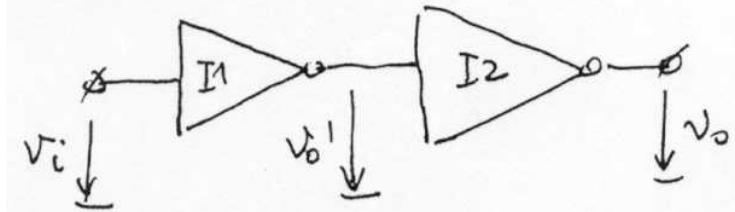
$$S2: V_1 = V_{oH} \rightarrow V_2 = V_{oL} \rightarrow V_1 = V_{oH}.$$

- schimbarea stării: proces regenerativ dacă amplificarea pe buclă este > 1 :

- starea inițială S1: V_1 crește (perturbație din exterior, de ex.) inversorul I2 intră în zona liniară $\rightarrow V_2$, inversorul I1 intră și el în zona liniară $\rightarrow V_1$ crește și, dacă reacția pozitivă are caracter regenerativ, circuitul trece în starea S2; procesul este în avalanșă.

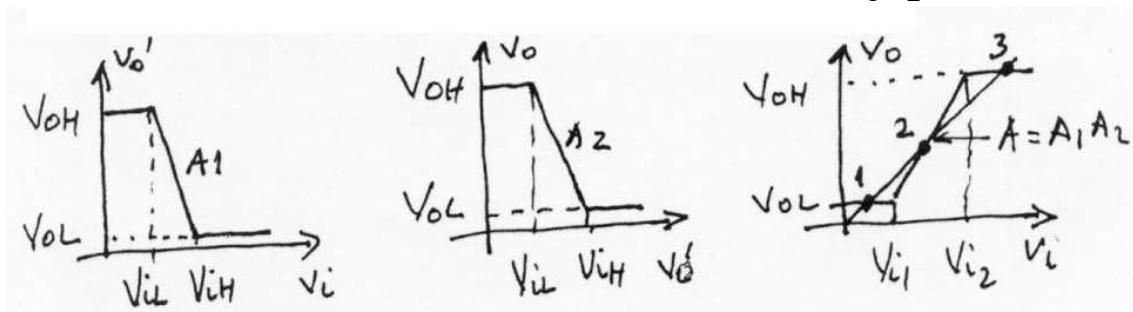
* determinarea condiției de funcționare regenerativă:

- se desface bucla de reacție:



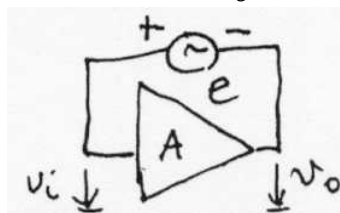
- se desenează caracteristicile de transfer ale celor două inversoare presupuse identice;

- se elimină tensiunea V_o' și se obține caracteristica de transfer a amplificatorului, $v_o(v_i)$; panta caracteristicii în zona liniară este dată de produsul amplificărilor individuale ale inversoarelor: $A = A_1 A_2$.



- dacă se închide bucla de reacție, adică dacă: $V_o = v_i$ (prima bisectoare) se obțin 3 puncte de funcționare, dacă $A > 1$: două stabile (după o variație mică în jurul punctului respectiv, se revine la starea inițială după anularea perturbației) și un punct de funcționare instabil (orice mică perturbație la intrarea duce punctul de funcționare în unul din cele două puncte stabile);

- se presupune $A > 1$ și se introduce o tensiune perturbatoare între intrare și ieșire și se trasează caracteristica $v_o(e)$;

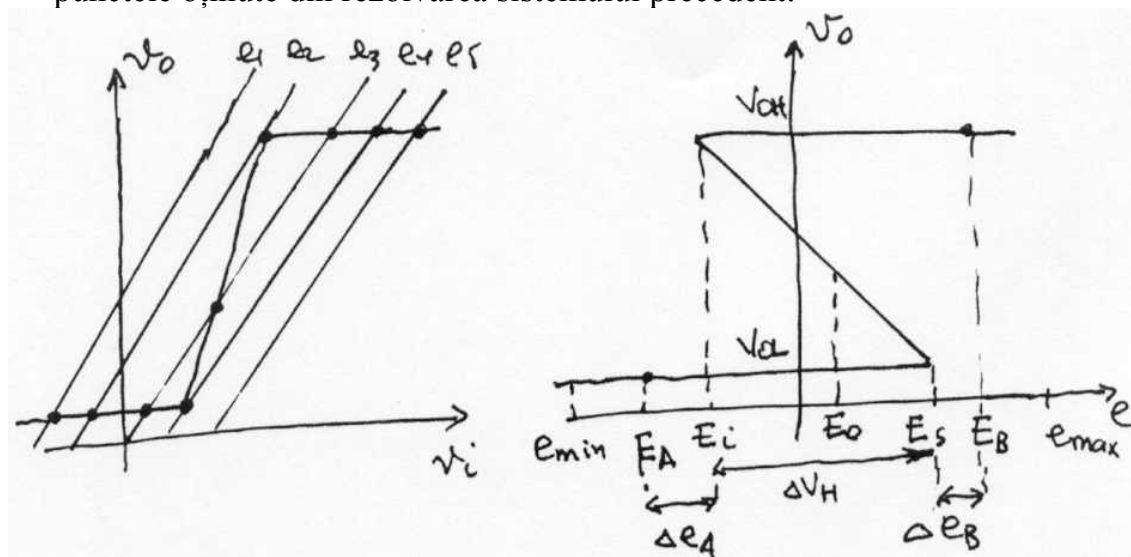


- se folosesc relațiile:

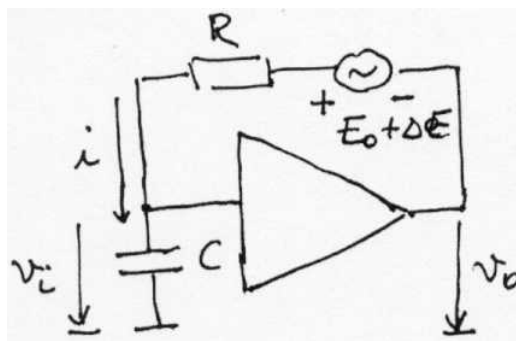
$$v_o = v_o(v_i)$$

$$v_o = v_i - e$$

- se elimină V_i pe cale grafo-analitică: se trasează pe graficul $v_o(e)$ punctele obținute din rezolvarea sistemului precedent:



- se pun în evidență următoarele;
 - caracteristica prezintă histerezis;
 - punctele stabile, A și B corespunzătoare celor două stări logice;
 - mărimea histerezisului, $\Delta V_H = E_s - E_i$;
 - tensiunile corespunzătoare punctelor stabile, E_A și E_B ;
 - tensiunile perturbatoare limită, $e_{\min}$ și $e_{\max}$;
 - pentru: $e_{\min} < e < E_i$, $v_o = V_{OL}$; $E_s < e < e_{\max}$, $v_o = V_{OH}$;
 - valorile minime ale tensiunilor perturbatoare pentru schimbarea stării:
 $\Delta V_H + \Delta e_A$ respectiv $\Delta V_H + \Delta e_B$
 - influența acestora asupra sensibilității la declanșare și asupra imunității la zgomote ale circuitului;
- * regim tranzitoriu:



- se introduce un circuit RC, se neglijează curentul de intrare în amplificator și rezistența de ieșire a acestuia;
- se alege o tensiune continuă E_0 astfel încât să se obțină cele trei puncte posibile de funcționare, peste care se aplică o perturbație ΔE ;

- condițiile inițiale: $v_i(0)$, $v_o(0)$ date (fixe);
- perturbația ΔE va determina variații ale tensiunilor de intrare și de ieșire, $\Delta v_i(t)$, $\Delta v_o(t)$, cu $\Delta v_o(0) = 0$;
- rezultă:

$$i(t) = C \frac{d\Delta v_i(t)}{dt};$$

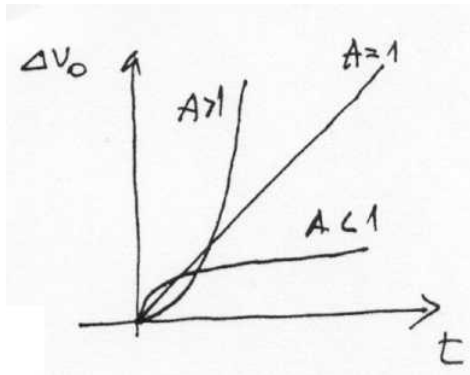
$$\Delta v_o(t) = A\Delta v_i(t);$$

$$\Delta v_i(t) = -Ri(t) + \Delta E + \Delta v_o(t);$$

$$\frac{\Delta v_o(t)}{A} = -\frac{RC}{A} \frac{d\Delta v_o(t)}{dt} + \Delta v_o(t) + \Delta E;$$

$$RC \frac{d\Delta v_o(t)}{dt} + (1 - A)\Delta v_o(t) = A\Delta E \text{ cu soluția:}$$

$$\Delta v_o(t) = \frac{A}{1 - A} \Delta E - \frac{A}{1 - A} \Delta E e^{-\frac{t}{RC(1-A)}};$$

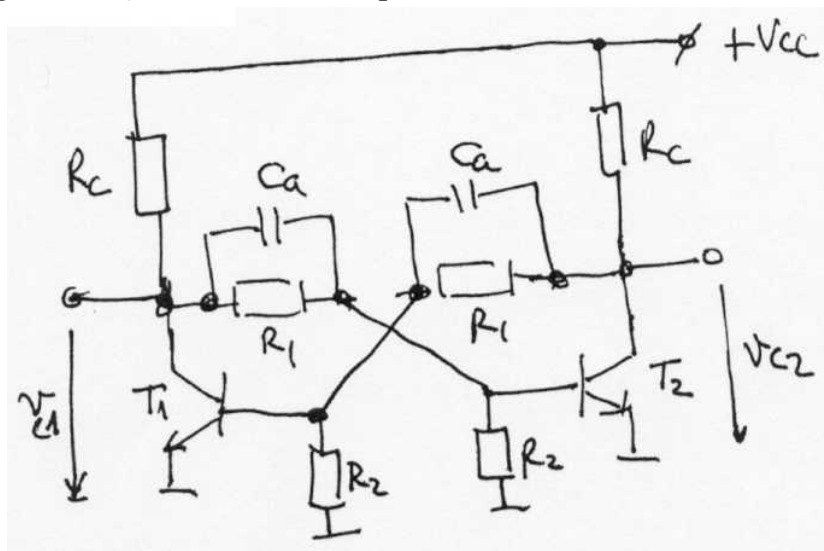


- comentarii:

- pentru $A < 1$, punctul de funcționare se deplasează puțin față de poziția inițială;
- pentru $A > 1$, se obține o exponențială cu exponent pozitiv și punctul de funcționare evoluează către unul din punctele stabile, în funcție de semnul lui ΔE ; pentru $A = 1$, evoluția este liniară, cu același efect;

3. CBB cu TBIP

- schema de principiu:



- circuit simetric cu două inversoare;
- stabilirea stării stabile la conectarea la tensiunea de alimentare prin proces regenerativ;

- starea S1: T1 blocat, $v_{C1} = V_{oH} \cong V_{CC}$; T2 saturat, $v_{C2} = V_{oL} = V_{CEsat} \cong 0$;

- condiția de blocare:

$$v_{B1} = \frac{R_2}{R_1 + R_2} v_{C2} = \frac{R_2}{R_1 + R_2} V_{oL} < V_{BE0};$$

- condiția de saturație:

$$i_{B2} = \frac{V_{CC} - V_{BE}}{R_c + R_1} - \frac{V_{BE}}{R_2} > \frac{1}{\beta_0} \frac{V_{CC}}{R_c};$$

- starea S2: T2 blocat, $v_{C2} = V_{oH} \cong V_{CC}$; T1 saturat, $v_{C1} = V_{oL} = V_{CEsat} \cong 0$; condițiile identice;

- stările sunt permanent stabile;

- schimbarea stării: prin aplicarea unui impuls de declanșare:

- pozitiv pe baza TBIP blocat sau:

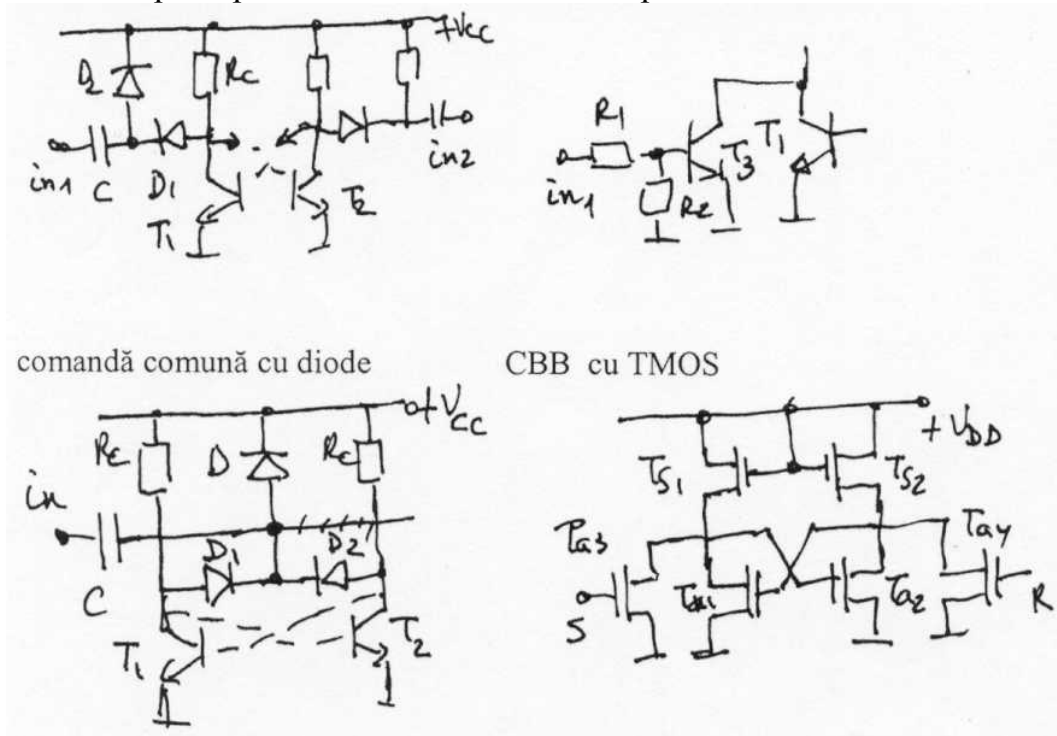
- negativ pe baza TBIP saturat;

- impulsurile de declanșare se pot aplica alternat pe cele două baze (declanșare asimetrică) sau se pot aplica la o singură intrare de unde sunt conduse către TBIP ce trebuie acționat declanșare simetrică;

- cele două moduri de declanșare sunt specifice celor două funcții pe care le îndeplinește CBB: memorare, respectiv divizare a frecvenței impulsurilor (sau de numărare);

- comandă separată pe diode

comandă separată cu transistor



* funcțiile de bază ale CBB:

- memorare - circuitul trece în starea S1 și rămâne nemodificată până când circuitul este cercetat în privința stării lui logice;

- numărare: $f \rightarrow \frac{f}{2}$, $T \rightarrow 2T$;

- discuție privind viteza de comutare a CBB cu TBIP;

- elemente importante în comutare;

4. Variante ale CBB integrate

- elemente de bază pentru circuitele secvențiale;

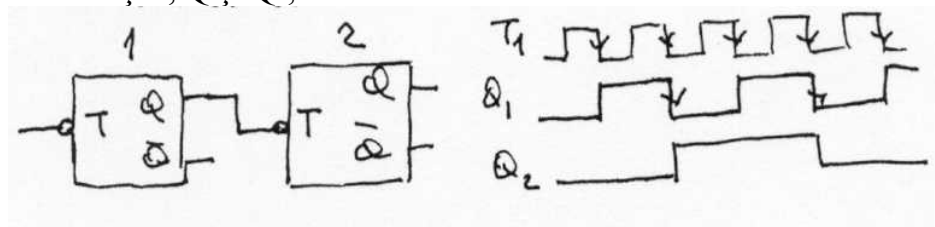
- condiționări pentru declanșare: mai multe variante de CBB pentru comoditatea proiectării logice: (integrare $\rightarrow$ optimizare structură pentru un anumit tip de circuit $\rightarrow$ viteză de comutare maximă);

* variante din punct de vedere al funcționării logice:

a) **CBB de tip T (flip-flop)**, cel mai simplu:

- o intrare de tact, T (comandă pe frontul pozitiv sau pe cel negativ);

- două ieșiri, Q și Q/;



- se folosește la numărătoare binare integrate;

b) CBB de tip RS

- comanda asimetrică;
- pe nivel pozitiv sau negativ (sau pe fronturi);



- exemplu de realizare cu circuite NAND;
- comportarea circuitului este parțial independentă de semnalele de la intrări datorită reacției pozitive între cele două NAND-uri;
- un set de tranziții limitate determină modificarea stării (de aici, funcția de memorare a informației binare);

$\bar{R}$	$\bar{S}$	Q	$\bar{Q}$
	1	0	1
1		1	0
		nedeterminat	
1	1	reprezentat	

- două aspecte:

- ambele trec simultan în starea 0, nedeterminare la ieșire;

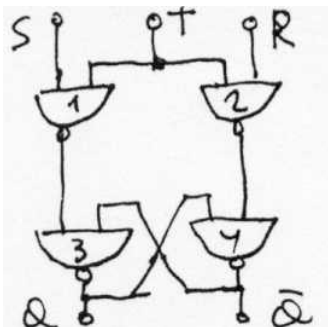
(se poate evita pe cale logică);

- comanda modificării stării se poate face cu fronturile impulsurilor care determină și modul în care trebuie să se modifice starea circuitului (mod de lucru asincron);

- stările de nedeterminare trebuie evitate – nu este mereu posibil;

c) CBB de tip RST

- se separă semnalele care comandă bascularea circuitului de semnalele care arată în ce stare trebuie să basculeze circuitul (circuite sincrone, comandate de un impuls de ceas, tact):



Circuite de generare și de formare a impulsurilor

- intrările SR arată în ce stare trebuie să treacă circuitul;
- intrarea T (tact, ceas, clock) asigură trecerea în starea respectivă;
 - * sunt două moduri de funcționare:
 - 1) - pe durata $T=ZERO$ se stabilesc stările S și R (obligatoriu diferite);
 - la trecerea lui T spre UNU, CBB ia starea corespunzătoare stărilor S, R;
 - se definește t_{set-up} (intervalul de timp dintre stabilirea variabilelor S și

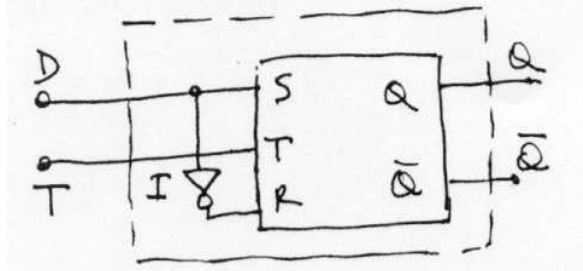
R și apariția impulsului de tact);

- se definește t_{hold} intervalul de timp pe care mai sunt menținute S și R până la revenirea la ZERO a lui T;

2) pe durata $T=UNU$, intrările S și R se pot modifica determinând și modificarea ieșirilor, circuitul fiind transparent pentru datele de la intrare; la revenirea lui T la ZERO, CBB rămâne în starea determinată de ultima tranziție;

d) **CBB de tip D**

- se elimină și situația de nedeterminare a stării de la ieșire realizând: $R=S/$, intrarea respectivă fiind D:



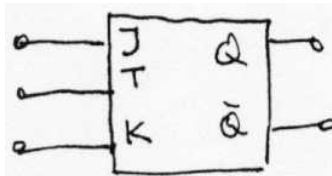
- funcționare: pe frontul pozitiv al impulsului de tact, ieșirea Q va lua starea lui D;

- se pot defini și aici: t_{set-up} și t_{hold} ;

- pentru $T=UNU$, modificările lui D se resimt direct la ieșire.

d) **CBB de tip JK**

- elimină efectele tranzițiilor nedeterminate impuse de intrările R și S altfel decât la CBB de tip D:



- funcționare:

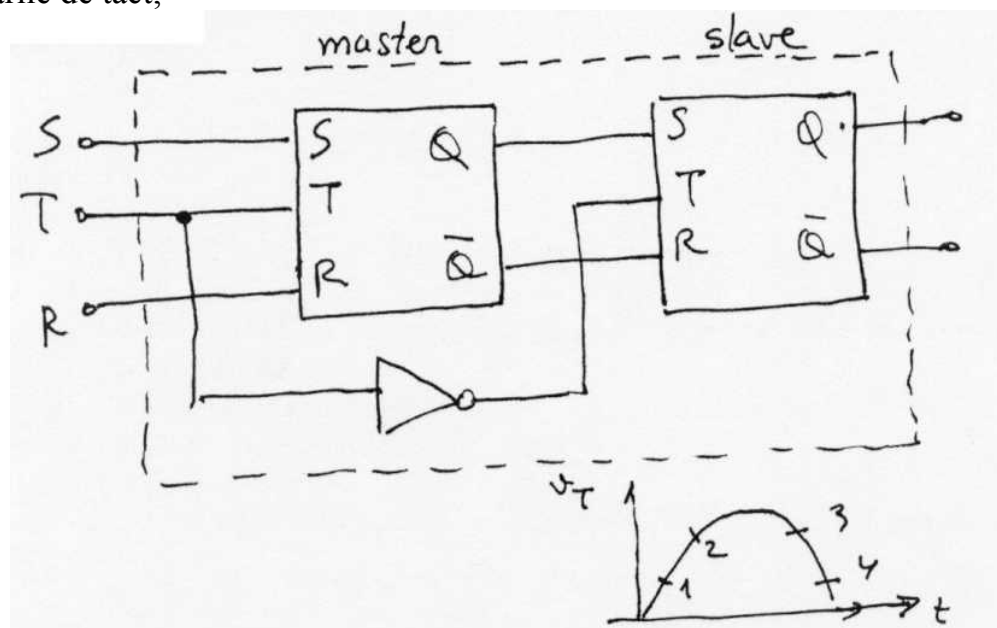
- $J=ZERO, K=ZERO$, circuit insensibil la T;
- $J=ZERO, K=UNU$, circuitul trece în starea $Q=ZERO$;
- $J=UNU, K=ZERO$, circuitul trece în starea $Q=UNU$;
- $J=UNU, K=UNU$, circuitul schimbă starea la fiecare tranziție utilă a lui T (regim de numărător);

d) **CBB de tip master-slave**

- elimină transparența de pe durata impulsului de tact;
- pot fi de tipul SR, D sau JK;

Circuite de generare și de formare a impulsurilor

- exemplu: două CBB de tipul RST comandate cu impulsuri în antifază pe intrările de tact;



- comanda circuitului se face cu un impuls de tact (circuitul poate fi sensibil la fronturi pozitive sau la fronturi negative):

- starea inițială cu $T=ZERO$ – circuitul MASTER este izolat de intrări, acestea pot fi stabilite independent;

- punctul 1: ieșirea inversorului trece în ZERO, blochează circuitul SLAVE fiind izolat de MASTER;

- punctul 2: sunt validate intrările, stările de pe R și S trec în MASTER; nu se simte nimic la ieșire;

- punctul 3: se decuplează intrările – circuitul MASTER rămâne izolat de intrări;

- punctul 4: impulsul de tact al SLAVE-ului trece în UNU și datele din MASTER trec în SLAVE;

- schimbarea stării circuitului se face pe frontul negativ al impulsului de tact;

Observații:

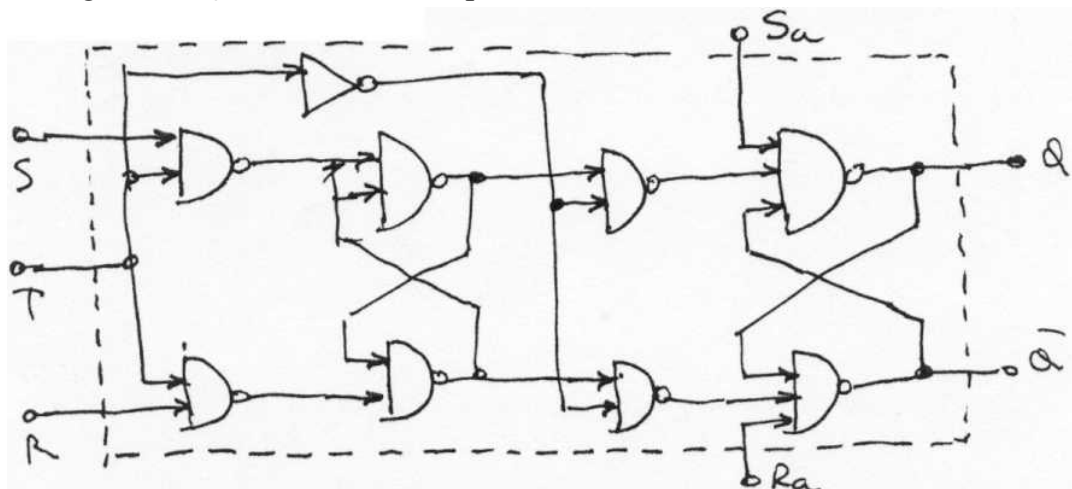
a) circuitele basculante bistabile integrate au mai multe intrări:

- de date: SR, D, JK;

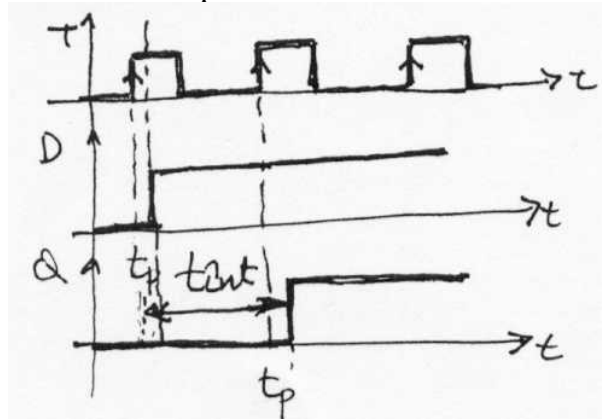
- de tact: T (front crescător sau front descrescător);

- de comandă asincrone (prioritare față de celelalte intrări).

- exemplu: un CBB RST:



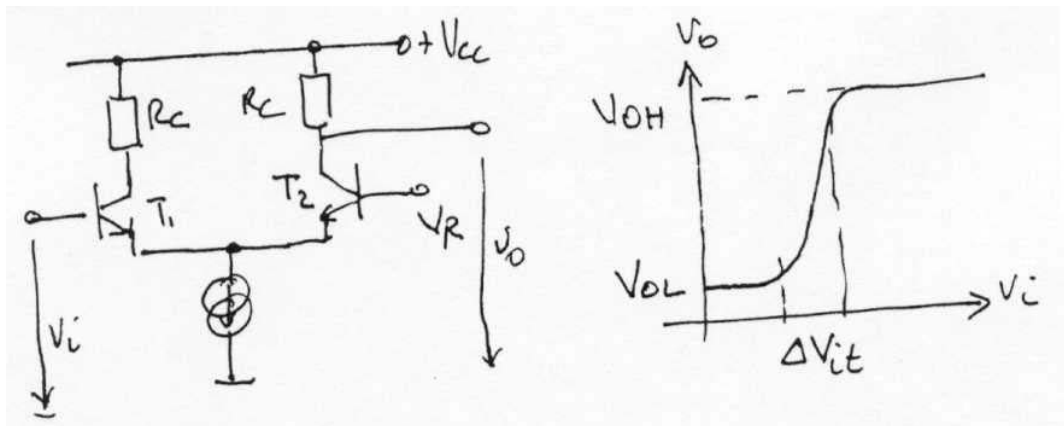
- b) este necesară respectarea timpilor dintre diferite tranziții așa cum sunt precizați în datele de catalog;
c) utilizarea bistabilului de tip D ca un circuit de întârziere:



5. Comparatoare de tensiune

* circuite electronice care asigură conversia semnalelor liniare în semnale digitale, în sensul că permit compararea semnalului de intrare analogic cu un semnal de referință punând în evidență – numeric – poziția relativă a celor două semnale, fiind posibile două situații.

* circuitul elementar – AD



- $v_i \ll V_R$, $v_o = V_{CC} - \alpha_0 I R_c = V_{oL}$;
- $v_i \gg V_R$, $v_o = V_{CC} = V_{oL}$;

* este necesar ca regiunea de tranziție să fie cât mai mică: $\Delta V_{it} \rightarrow 0$ ceea ce presupune o amplificarea de tensiune cât mai mare;

- două soluții:

- mărirea amplificării cu mai multe etaje – soluție care duce la comparatoare integrate sau la utilizarea AO în circuite comparatoare de tensiune;

- reacție pozitivă pentru mărirea amplificării $\rightarrow$ CBS;

* comparatoare cu AO – vezi CIL;

* comparatoare integrate:

- structura internă asemănătoare cu A AOP dar mai simplă;
- etaj de ieșire adaptat pentru diverse familii de circuite logice;
- timpul de răspuns este mult mai mic decât la comparatoarele cu AO

(limitarea impusă de SR este mai mică);

- viteza de variație a semnalelor la ieșire este mai mică;
- nivelele logice de la ieșire sunt adaptate.

* exemple:

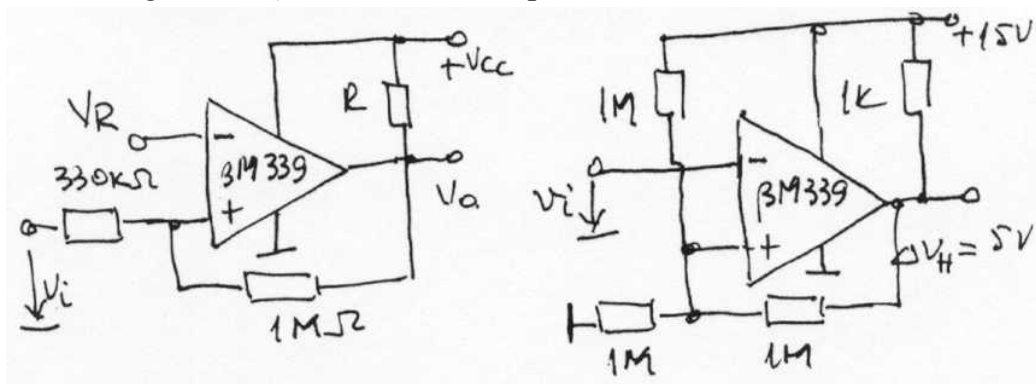
** $\mu A710/711$:

- două etaje de amplificare – tensiunea de prag este de circa $2mV$;
- un etaj de refacere a nivelului de ZERO;
- un etaj de ieșire compatibil TTL de mică putere;
- timp de răspuns - $<50ns$;
- utilizat pentru comanda memoriilor cu ferite;

** $\beta M 339$

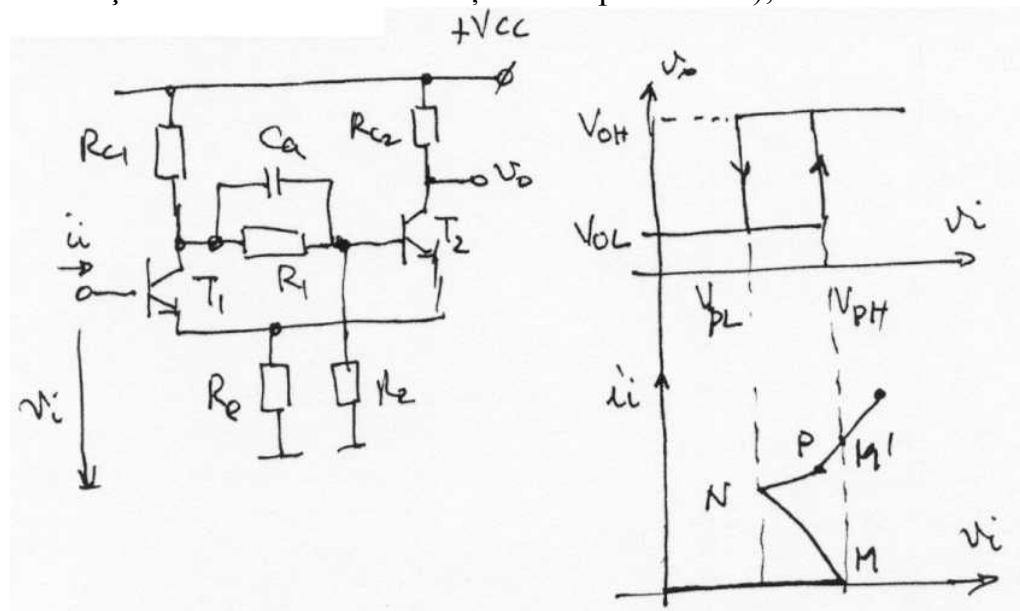
- 4 comparatoare pe cip;
- etaj de ieșire cu colectorul în gol, compatibil TTL sau CMOS;
- răspuns lent, circa $300ns$;
- permite alimentare nesimetrică;
- utilizări:
 - convertor A/D simplu;
 - generator de impulsuri;
 - circuite de temporizare;
 - oscilatoare comandate.

*** exemple de comparatoare integrate utilizate în scheme cu histerezis:



6. CBS cu tranzistoare

- circuite cu reacție pozitivă pentru mărirea amplificării (și micșorarea tensiunii de tranziție a comparatorului);



- T2 repetor și T1 cu BM – reacția este pozitivă;
- * funcționare: cu T1 în RAN sau saturabil; cu T2 în RAN sau în saturație;
- dacă T2 nesaturat:
 - nivelele logice;

$$V_{oH} = V_{CC}; \quad V_{oL} = V_{CC} - \alpha_0 R_c \frac{kV_{CC} - V_{BE}}{R_e};$$

$$\text{cu: } k = \frac{R_2}{R_1 + R_2 + R_{c1}};$$

- dacă T2 saturat:
 - nivelele logice:

$$V_{oH} = V_{CC}; \quad V_{oL} \cong \frac{R_e}{R_e + R_{c2}} V_{CC}, \quad \text{dacă: } R_1, R_2 \ll R_e, R_{c2};$$

(nu este posibil întotdeauna);

- în ambele cazuri, nivele logice nu depind esențial de parametrii tranzistoarelor.

* tensiunile de prag:

- V_{pH} :

- la deschiderea lui T1 cu T2 în RAN:

$$V_{pH} = kV_{CC} \text{ (dacă } V_{BE0} = V_{BE});$$

- la deschiderea lui T1 cu T2 în saturație:

$$V_{pH} \cong V_{BE0} + \frac{R_e}{R_e + R_{c2}} V_{CC};$$

- V_{pL} :

- la deschiderea lui T1 în RAN:

$$k \left[V_{CC} - \alpha_0 \frac{V_{pL} - V_{BE}}{R_e} R_{c1} \right] = V_{pL} \text{ sau:}$$

$$V_{pL} = \frac{k \left(V_{CC} + \alpha_0 \frac{R_{c1}}{R_e} V_{BE} \right)}{1 + k \alpha_0 \frac{R_{c1}}{R_e}};$$

- condiția: $V_{pL} < V_{pH}$ sau: $\Delta V = V_{pH} - V_{pL} > 0$;

- mărimea histerezisului – mare – mică – în funcție de aplicație;

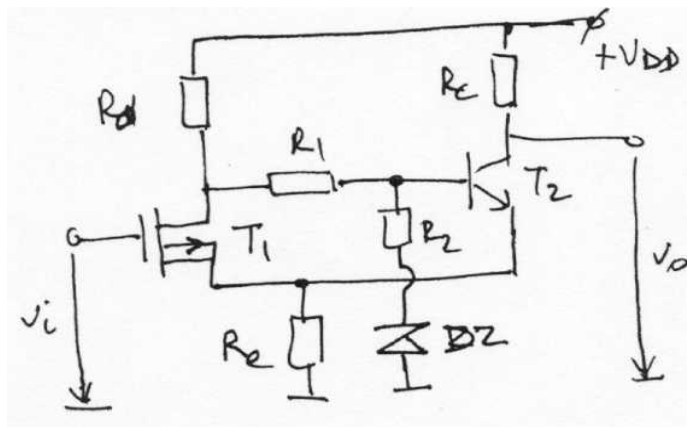
- MN pe caracteristica de intrare – zonă de rezistență negativă determinată de reacția pozitivă din circuit;

- comentarii privind caracteristica de intrare.

***** CBS cu TEC – cu canal indus:

- pentru mărirea impedanței de intrare;

- TEC cu canal indus caracterizat prin V_p și k ;



- nivelele logice:

$$V_{oH} = V_{DD} \text{ (tranzistorul TBIP este blocat);}$$

$$V_{oL} = V_{DD} - \alpha_0 R_c I_E;$$

$$I_E = \frac{kV_{CC} + (1-k)V_Z}{R_e} \text{ cu: } k = \frac{R_2}{R_1 + R_2 + R_d}$$

- tensiunile de prag:

$$V_{pH} = kV_{CC} + (1-k)V_Z - V_{BE} + V_p$$

- la revnire:

$$V_B = V_Z(1-k) + k(V_{DD} - R_d i_D) \geq R_e i_D + V_{BE};$$

$$i_D = \frac{V_Z(1-k) + kV_{DD} - V_{BE}}{R_e + kR_d};$$

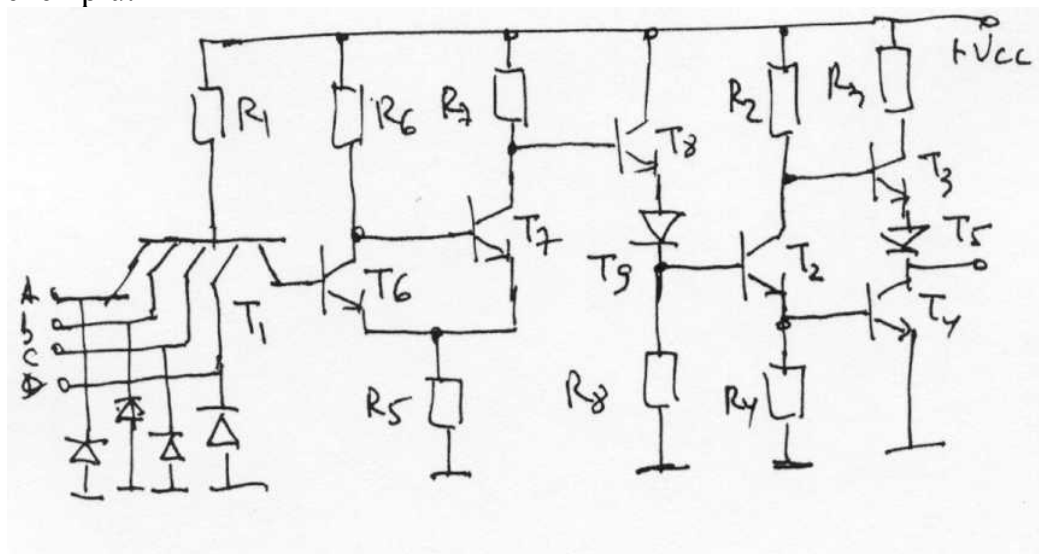
Dar: $v_{GS} = V_p + \sqrt{\frac{2i_D}{k}} \rightarrow V_{pL} = V_p + \sqrt{\frac{2i_D}{k}} + R_e i_D$

- comentarii.

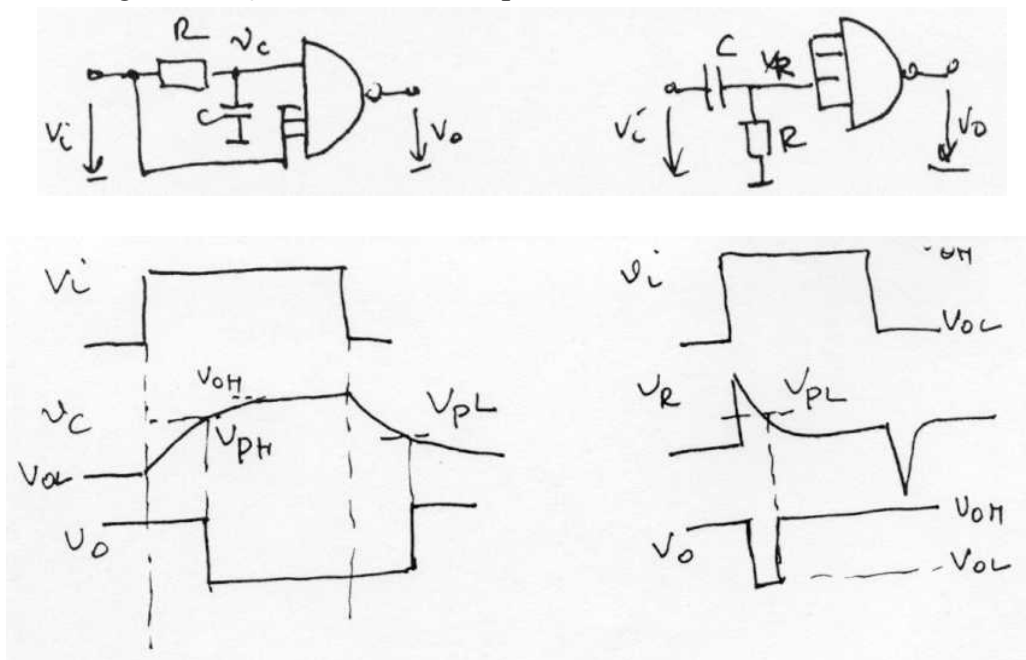
* Trigger Schmitt cu circuite integrate

- problema: pe intrările unor circuite logice, uneori, semnale lent variabile și peste care se pot suprapune tensiuni parazite (zgomote) eventual, din exterior;
- pentru evitarea unor comutări necorespunzătoare se pot folosi:
 - circuite cu histerezis;
 - intrări cu caracteristici de histerezis;

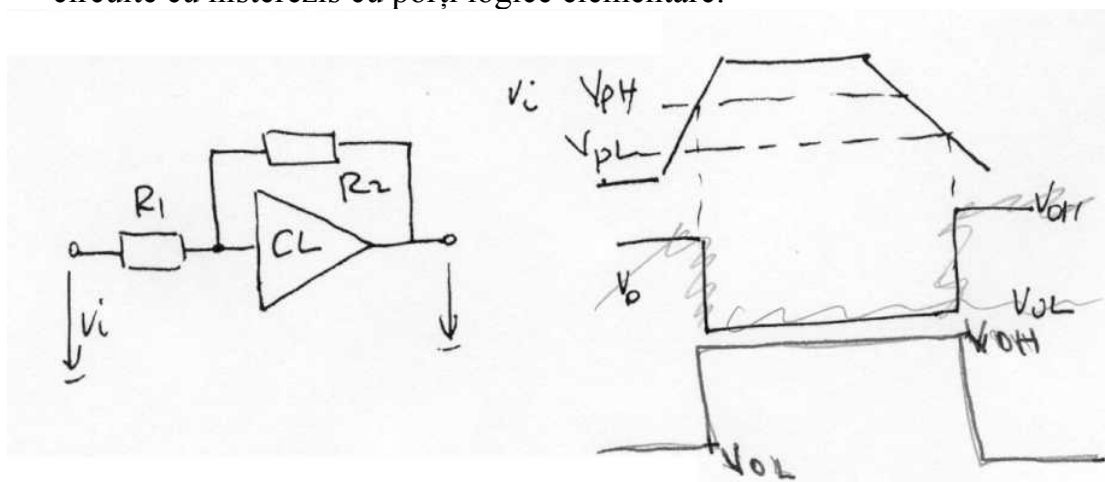
** exemplu:



- T1 – TBIP multiemitor, cu diode de evitare a reflexiilor;
- ieșire – stâlp totemic;
- CBS cu reacție pozitivă;
- circuite de adaptare a nivelelor logice
- tensiunile de prag sunt: $V_{pH} = 2V$; $V_{pL} = 0,7V$;
- utilizare:
 - întârzierea impulsurilor și filtrarea de zgomote;
 - formarea impulsurilor;
 - preluarea corectă a unor semnale lent variabile;



- circuite cu histerezis cu porți logice elementare:



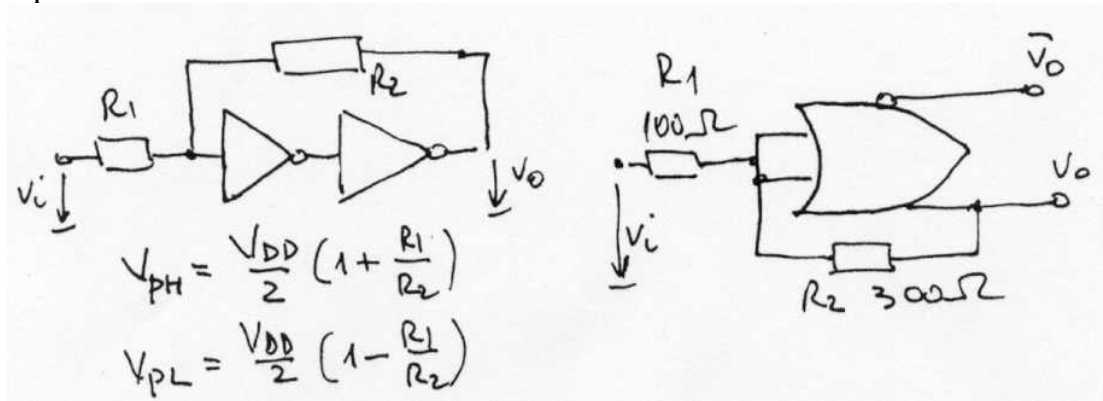
$$v_o = V_{oL} \Rightarrow \frac{V_{pH}}{R_1} + \frac{V_{oL}}{R_2} = V_{prL} \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \text{ de unde:}$$

$$V_{pH} = V_{prL} \left(1 + \frac{R_1}{R_2} \right) - V_{oL} \frac{R_1}{R_2}$$

$$v_o = V_{oH} \Rightarrow \frac{V_{pL}}{R_1} + \frac{V_{oH}}{R_2} = V_{prL} \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \text{ de unde:}$$

$$V_{pL} = V_{prL} \left(1 + \frac{R_1}{R_2} \right) - V_{oH} \frac{R_1}{R_2} < V_{pH};$$

- exemplu: TTL standard: pentru $R_1 = 360\Omega$, $R_2 = 2k\Omega$; $V_{pL} = 1V$;
 $V_{pH} = 1,7V$. - variantă CMOS: rezistențe mai mari cu consecințele
respective:



varianta CMOS

varianta ECL

6. Circuite de temporizare

- utilizare:

- realizarea unor impulsuri de durată bine precizată;
- realizarea de întârzieri bine precizate a fronturilor impulsurilor;
- se pot realiza cu circuite regenerative și cu circuite neregenerative;

* variante:

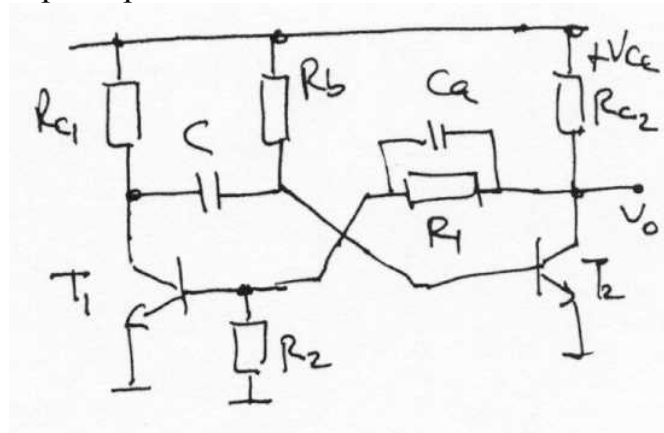
- CBM cu elemente discrete cu reacție pozitivă;
- CBM integrate BIP sau CMOS;
- CLI elementare, eventual CMOS, de tip regenerativ sau neregenerativ;
- dispozitive de temporizare integrate
- dispozitive cu rezistență negativă;

* parametrii impulsurilor:

- T , t_{rev} , V_o , t_f^+ , t_f^- ;
- stabilitatea duratei impulsurilor;
- reglajul duratei;

* CBM cu elemente discrete

- schema de principiu:



- funcționare;

- condiții de saturație;

- pentru T2:

$$\frac{V_{CC} - V_{BE}}{R_b} \geq \frac{1}{\beta_0} \frac{V_{CC} - V_{CEsat}}{R_{c2}}; \text{aproximativ: } R_b < \beta_0 R_{c2}$$

- pentru T1:

$$\frac{V_{CC} - V_{BE}}{R_{c2} + R_1} - \frac{V_{BE}}{R_2} > \frac{1}{\beta_0} \left(\frac{V_{CC}}{R_{c1}} + \frac{2V_{CC} - V_{BE}}{R_b} \right);$$

- blocarea tranzistoarelor este asigurată:

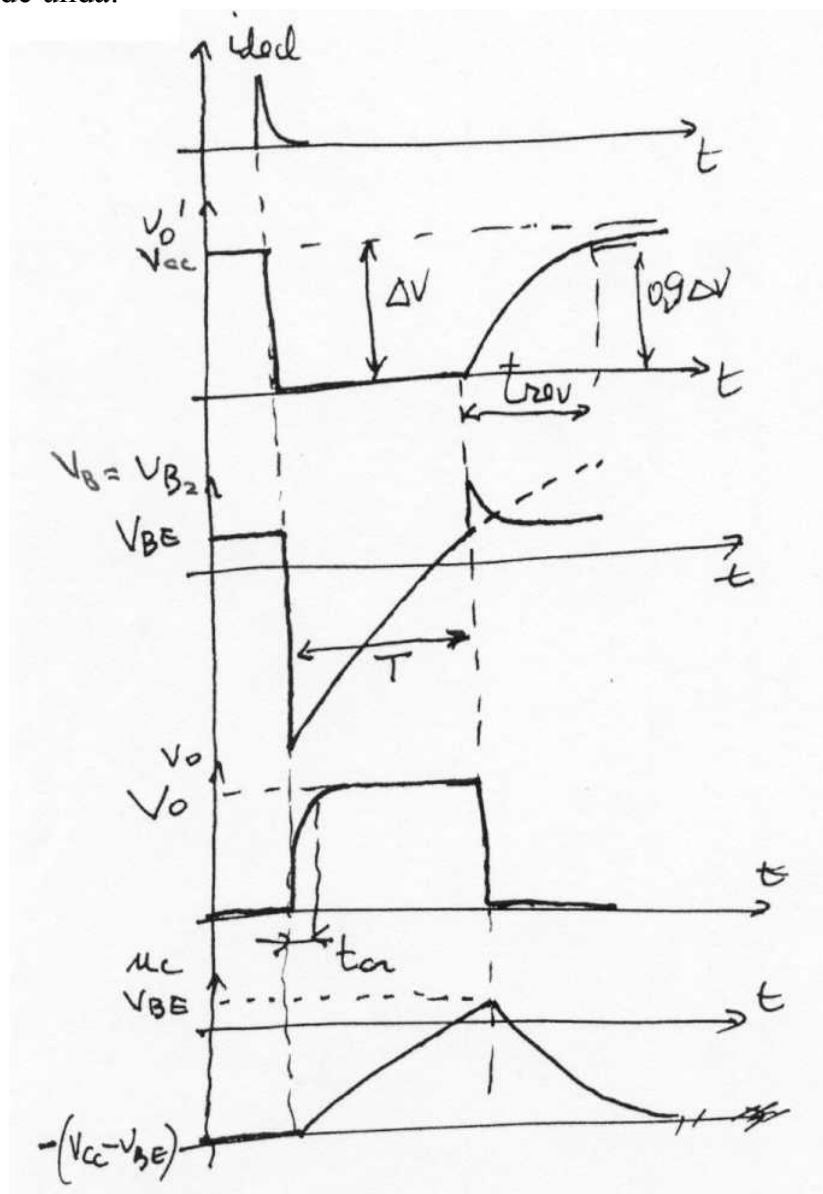
- pentru T1: $V_{BE1} = \frac{R_2}{R_1 + R_2} V_{CEsat2} < V_{BE0}$;

- pentru T2: prin salt de tensiune negativă din colectorul lui T1;

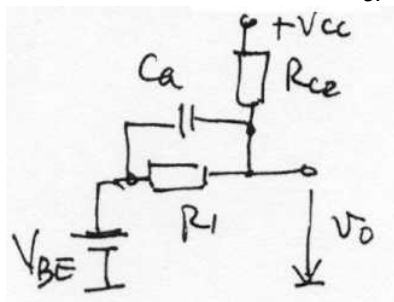
- amplitudinea tensiunii de ieșire:

$$V_o = \frac{R_1}{R_1 + R_{c2}} V_{CC} + \frac{R_{c2}}{R_1 + R_{c2}} V_{BE} \cong \frac{R_1}{R_1 + R_{c2}} V_{CC} \cong V_{CC};$$

* forme de undă:



- determinarea elementelor formelor de undă;
- colectorul T2 și t_{cr} (frontul crescător):

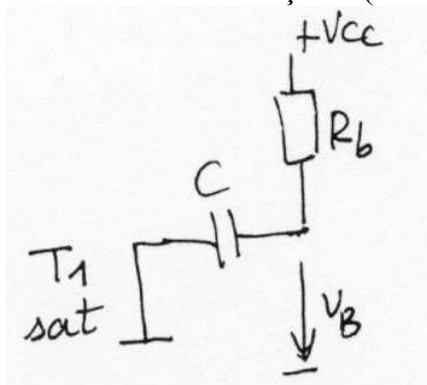


$$v_o(t) = V_o \left(1 - e^{-\frac{t}{\tau_{cr}}} \right);$$

$$\tau_{cr} = C_a R_{C2} \parallel R_1 \cong C_a R_{C2}$$

$$t_{cr} = 2,3 \tau_{cr} \text{ (foarte mic);}$$

- baza lui T2 și T (durata impulsului):



$$v_B(t) = V_{CC} + (V_{BE} - 2V_{CC}) e^{-\frac{t}{\tau}};$$

$$\tau = CR_b;$$

$$i_{R_b} = C \frac{dv_o(t)}{dt} =$$

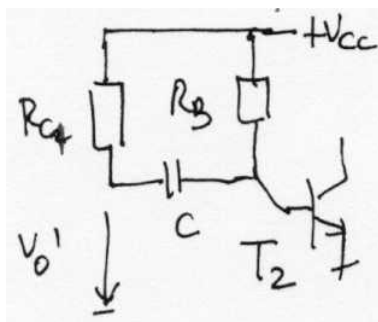
$$= \frac{C(2V_{CC} - V_{BE})}{CR_b} e^{-\frac{t}{\tau}}$$

$$v_B(T) = V_{BE};$$

$$T = \tau \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}} \cong \tau \ln 2;$$

$$T \cong 0,69\tau = 0,69CR_b.$$

- colectorul lui T1 și t_{rev} (timpul de revenire):



$$v_o'(t) = V_{CC} \left(1 - e^{-\frac{t}{\tau_{rev}}} \right);$$

$$\tau_{rev} = CR_{cl};$$

$$v_o'(t_{rev}) = 0,9V_{CC};$$

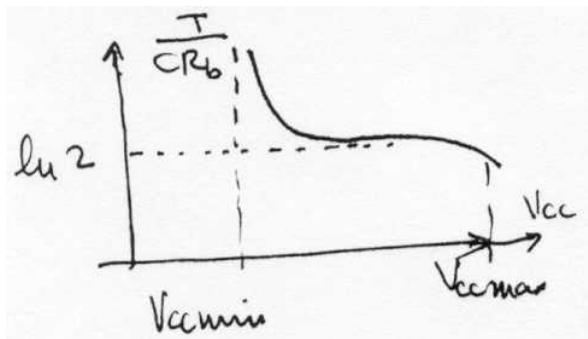
$$t_{rev} = 2,3\tau_{rev} = 2,3CR_{cl}$$

$$- f_{\max} = \frac{1}{T + t_{rev}}.$$

- utilizarea impulsului din colectorul lui T1 – dacă frontul crescător nu deranjează; se pot utiliza diode de separare;

* dependența duratei de:

- tensiunea de alimentare:



$$T = CR_b \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}}$$

$$V_{CC \min}; V_{CC \max}$$

tensiunea de străpungere a
joncțiunii emotor-bază – protecția
cu diodă serie;

- de temperatură:

$$\text{- prin } V_{BE}: \frac{dT}{d\theta} = CR_b \frac{V_{CC}}{(2V_{CC} - V_{BE})(V_{CC} - V_{BE})} \frac{dV_{BE}}{d\theta};$$

rezultă: V_{CC} cât mai mare;

- prin elementele de temporizare, C, R_b ;

- la durate mari contează și elementele care nu au fost luate în considerare: $I_{EBo2}, I_{CEo1}, V_{CEsat1}$;

- de rezistența de sarcină:

- rezistența în colectorului lui T2 spre masă (saturarea lui T1):

$$\frac{V_{CC} \frac{R_s}{R_s + R_{c2}} - V_{BE}}{R_{c2} \frac{R_s}{R_s + R_{c2}} + R_1} - \frac{V_{BE}}{R_2} > \frac{1}{\beta_0} \left(\frac{V_{CC}}{R_{c1}} + \frac{2V_{CC} - V_{BE}}{R_b} \right);$$

- rezistența în colectorul lui T2 spre sursa de alimentare (saturarea lui T2):

$$\frac{V_{CC} - V_{BE}}{R_b} \geq \frac{1}{\beta_0} \frac{V_{CC} - V_{CEsat}}{R_c \parallel R_s}$$

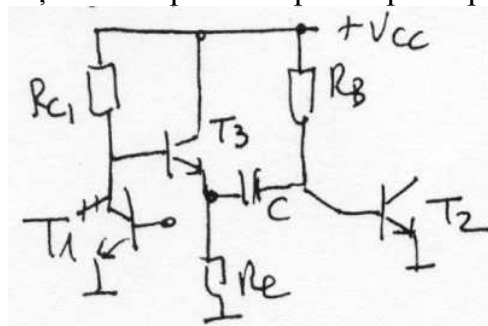
- rezistența în colectorul lui T1 spre sursa de alimentare (saturarea lui T1):

$$\frac{V_{CC} - V_{BE}}{R_{c2} + R_1} - \frac{V_{BE}}{R_2} > \frac{1}{\beta_0} \left(\frac{V_{CC}}{R_{c1} \parallel R_s} + \frac{2V_{CC} - V_{BE}}{R_b} \right)$$

- rezistența în colectorul lui T1 spre masă – nu se folosește, scade amplitudinea impulsului de la această ieșire.

* mărirea factorului de umplere $\rightarrow t_{rev} \rightarrow 0$:

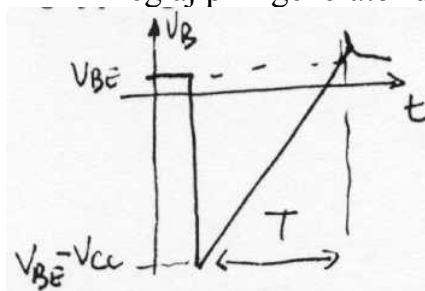
- cuplarea capacității de temporizare prin repetor pe emitor:



- influența asupra condițiilor de funcționare și asupra performanțelor circuitului;

* reglarea duratei CBM:

- brut, prin capacități;
- reglaj fin prin $R_b \in (R_{b\min}, R_{b\max})$; rezistență de capăt;
- reglaj prin generator de curent;



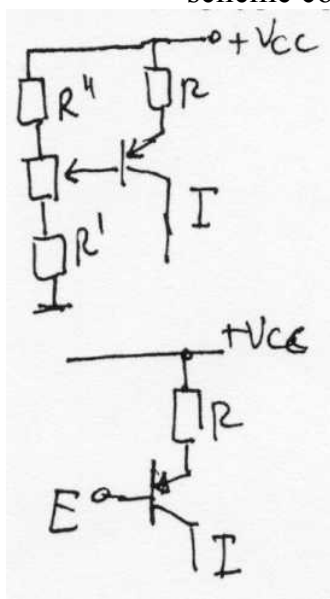
$$v_B(t) = V_{BE} - V_{CC} + \frac{1}{C} It;$$

variație liniară:

$$v_B(t) = V_{BE};$$

$$T = \frac{CV_{CC}}{I};$$

- scheme concrete de reglaj prin generator de curent:



$$I = \frac{V_{CC} \frac{R''}{R' + R''} - V_{EB}}{R} \text{ (ptr fig$$

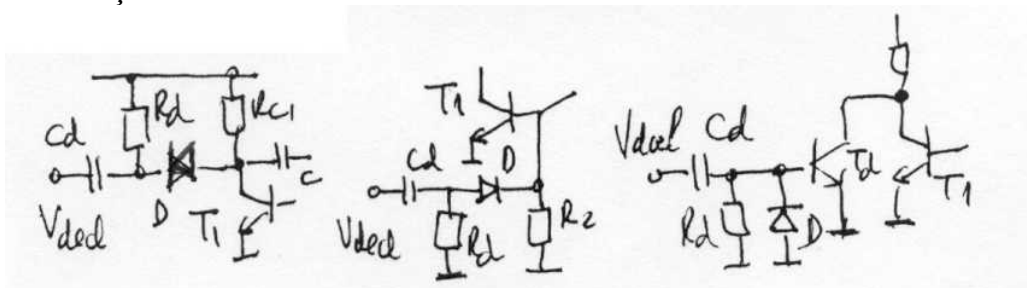
de sus)

$$I = \frac{V_{CC} - V_{EB} - E}{R}; T(E);$$

(ptr fig de jos)

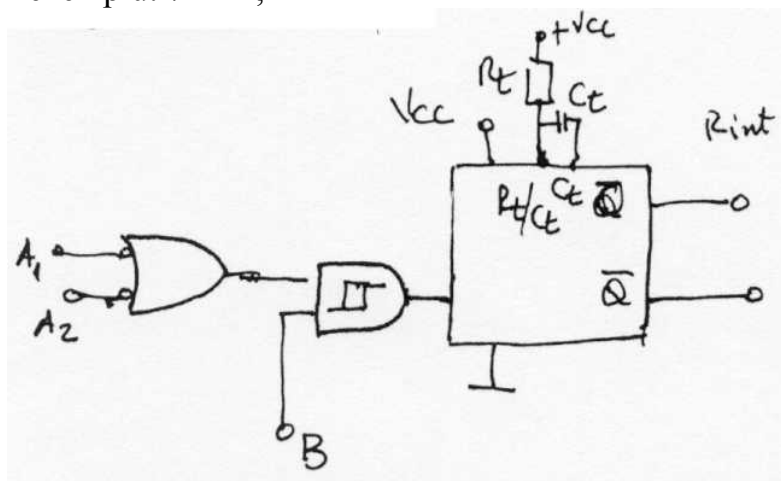
convertor tensiune-durată;

- declanșarea CBM:



6. CBM integrate

- circuitul de bază cu circuitul de temporizare, $R_t C_t$;
 - circuite de intrare – pentru selectarea modului de declanșare;
 - circuite de ieșire compatibile cu familia de circuite logice;
 - declanșarea CBM se poate face:
 - cu frontul pozitiv;
 - cu frontul negativ;
 - cu condiționări de tip ȘI-SAUI;
 - cu intrare cu histerezis.
- exemplu: 74121;



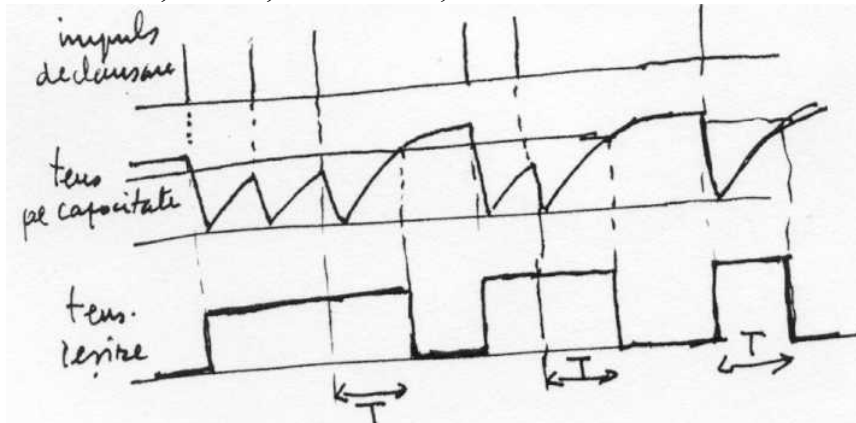
- durata minimă: $25ns \div 150ns$ în funcție de producător;
 - 74LS121 – 25 ns;

- MMC4098 (cu $V_{DD} = 15V$) - $140ns$;

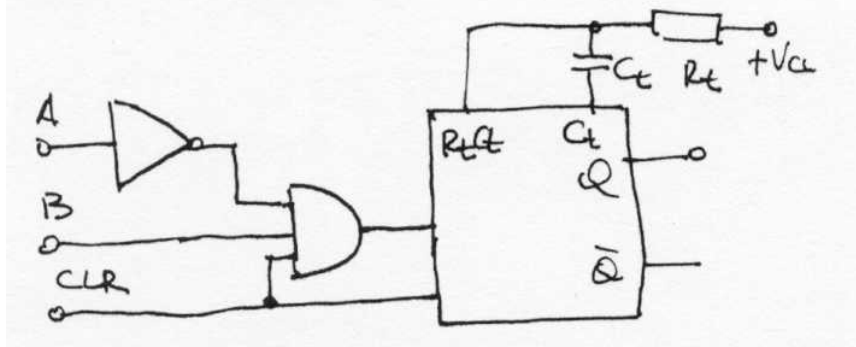
d) circuite neretriggerabile (neredeclanșabile) –

e) circuite retriggerabile: începe un nou ciclu de temporizare la fiecare tranziție semnificativă a impulsurilor de declanșare (impulsul de ieșire se termină la T după ultima comandă);

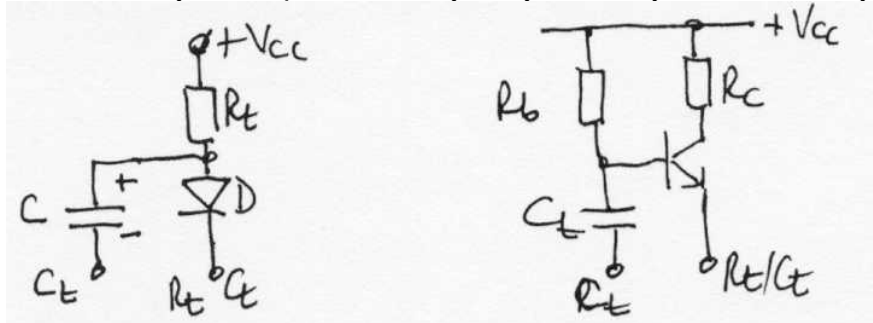
- 74122, 74123, MMC4098;



- exemplu: 74123:



f) durate mari: R_t limitat, C mare $\rightarrow$ electrolitic – trebuie evitată schimbarea polarității tensiunii pe capacitate; prin diodă sau prin tranzistor:



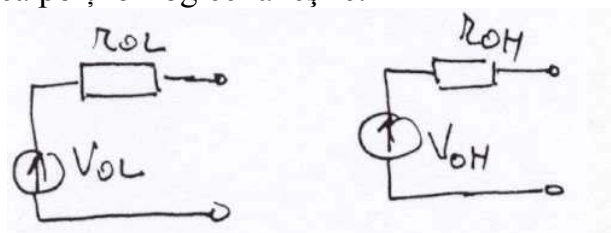
$$5k\Omega < R_t < 2M\Omega \quad 5k\Omega < R_b < 2M\Omega; 5k\Omega < R_c < 25k\Omega$$

g) factor de umplere: $30\% \div 100\%$;

h) sensibilitatea la zgomote: sunt sensibile din cauza circuitului liniar.

7. Circuite de temporizare cu CLI elementare

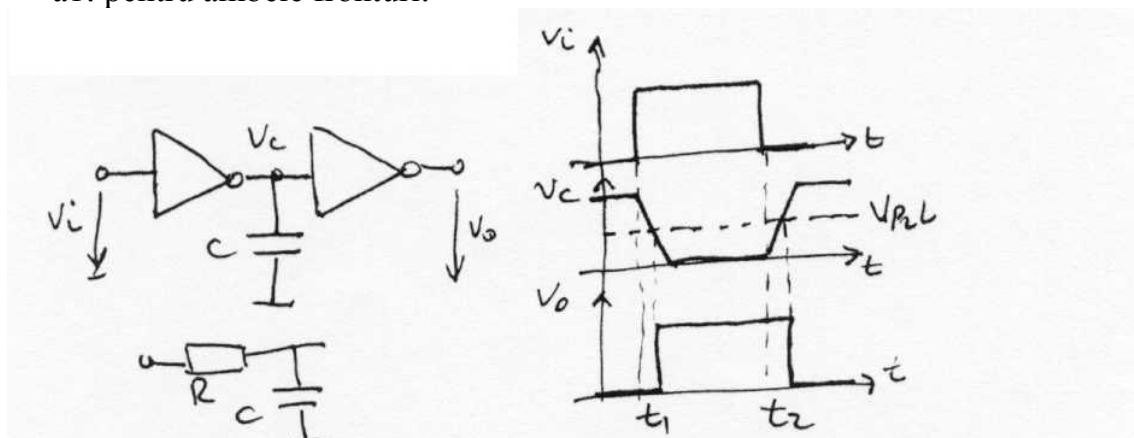
- pentru întârzierea unui front;
 - pentru generare de impulsuri de durată foarte scurtă;
 - pentru generarea impulsurilor de durată mare;
- se folosesc rețele de temporizare și CLI în schemă de circuit regenerativ sau neregenerativ;
- parametrii impulsului obținut depind de parametrii CLI și de condițiile reale de funcționare;
- trecerea impulsului de la intrare se face lent în zona tensiunii de prag logic; pot apărea oscilații la ieșire; se preferă CLI cu histerezis pe intrare;
- caracterizarea porților logice la ieșire:



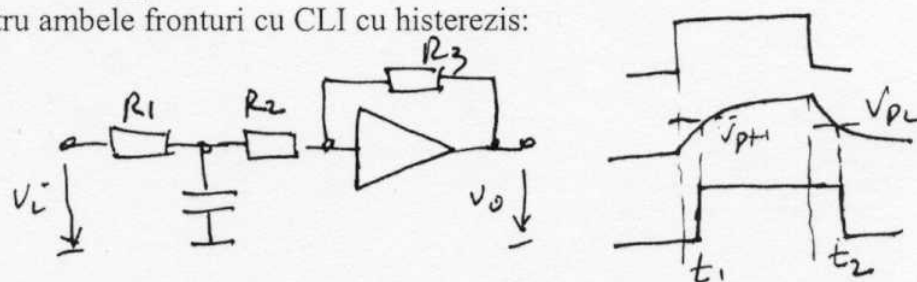
- valori diferite în funcție de familia de circuite logice folosită;

a) circuite de întârziere a fronturilor:

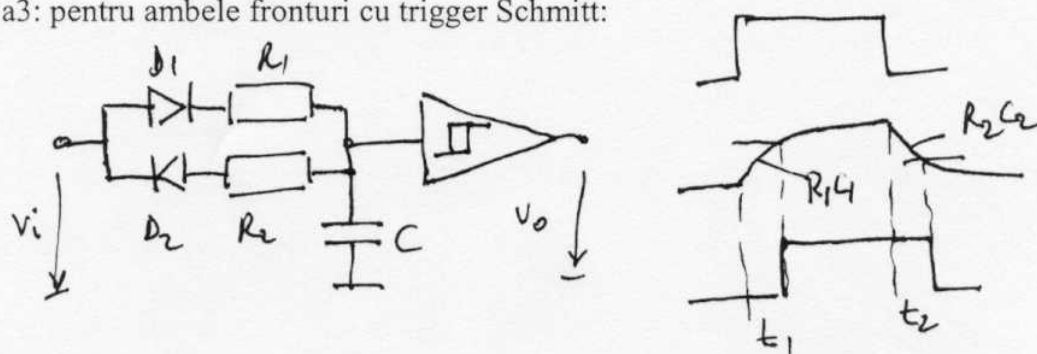
a1: pentru ambele fronturi:



a2: pentru ambele fronturi cu CLI cu histerezis:



a3: pentru ambele fronturi cu trigger Schmitt:

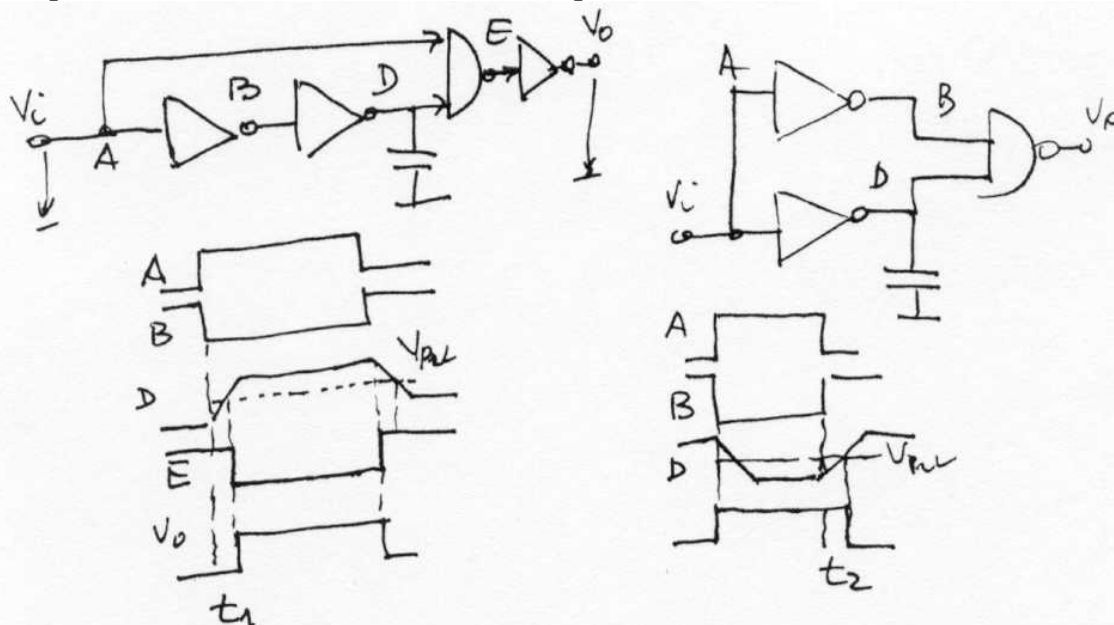


a4: discuții privind parametrii corespunzători CLI cu influență asupra mărimii rezistenței de temporizare și a capacității de temporizare;

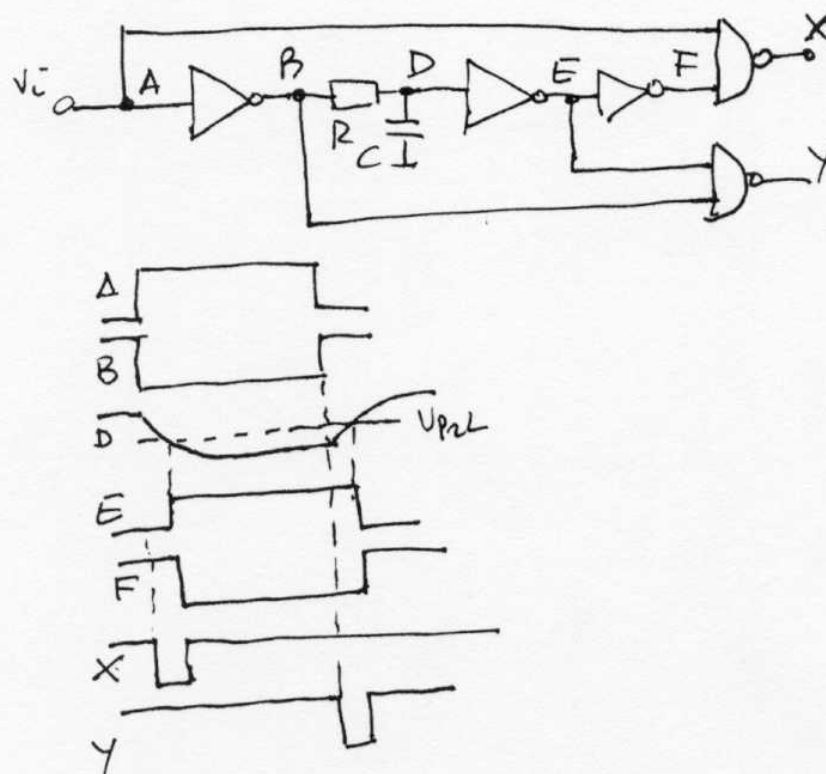
$V_{oL}, V_{oH} ; r_{oL}, r_{oH} - R_{\min} < R_t < R_{\max}$
(în funcție de familia de CLI)

b1: pentru frontul crescător:

b2: pentru frontul descrescător:

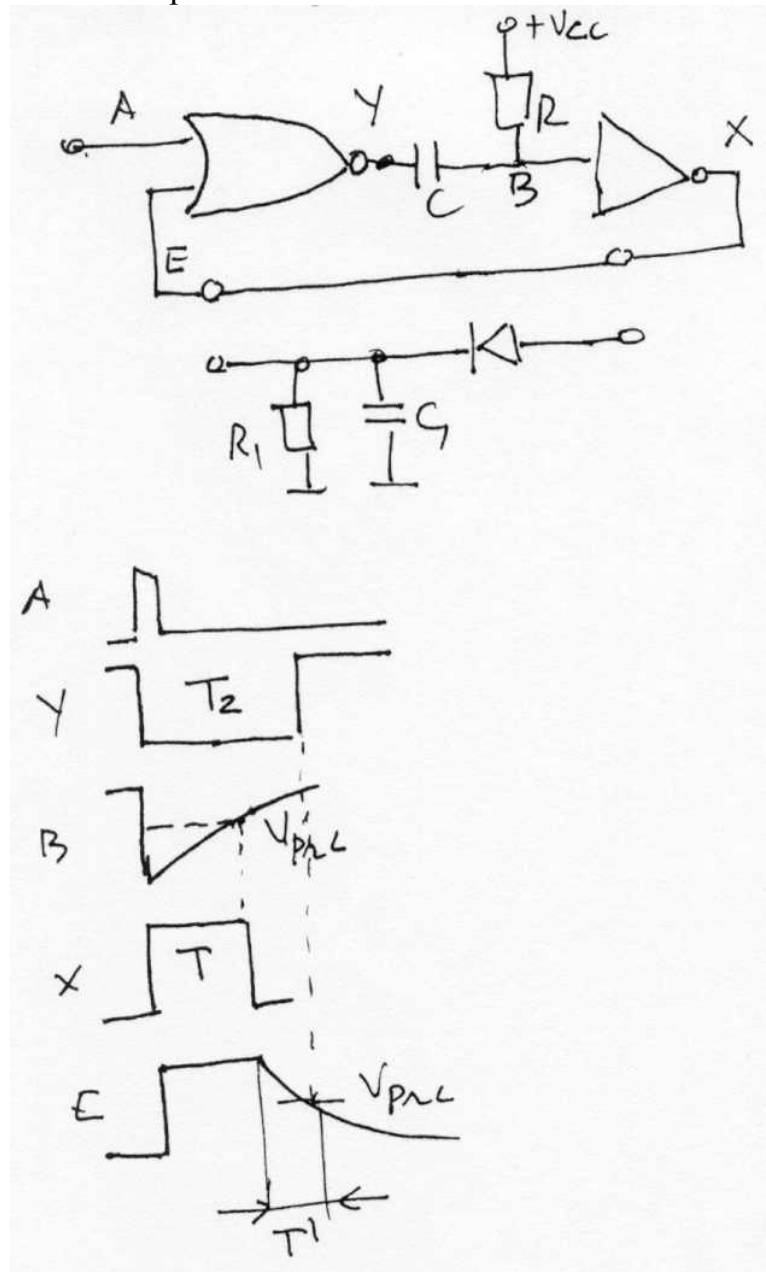


c1: impulsuri scurte pe căi separate pentru ambele fronturi:



Circuite de generare și de formare a impulsurilor

d: CBM cu CLI cu simplă sau dublă întârziere:



Generatoare de impulsuri

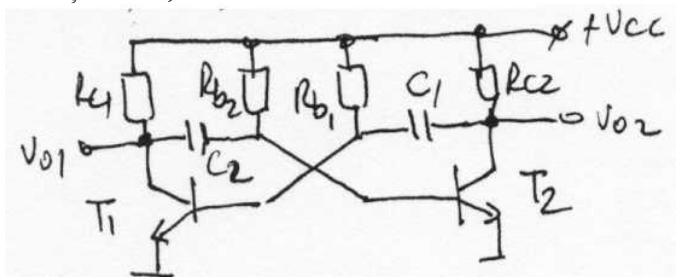
* generează impulsuri cu frecvență dată, cu factor de umplere dat și cu fronturi, de regulă, cât mai mici;

* posibilități de realizare:

- cu dispozitive cu rezistență negativă:
 - cu dispozitiv PNP;
 - cu diodă tunel;
 - cu TUJ;
 - cu tranzistor funcționând în avalanșă;
- cu circuite cu reacție pozitivă:
 - cu TBIP – CBA standard;
 - cu TEC;
 - cu porți TTL;
 - cu porți CMOS;
 - cu comparatoare și cu AO;
- alte principii:
 - cu mai multe monostabile în cascadă;
 - cu circuite de temporizare integrate.

I. CBA cu TBIP în varianta cu cuplaj colector-bază:

- schema – funcționare, două stări cvasistabile:



- condițiile de blocare – realizate prin salturile de tensiune din colectoare spre bazele celui alt tranzistor;

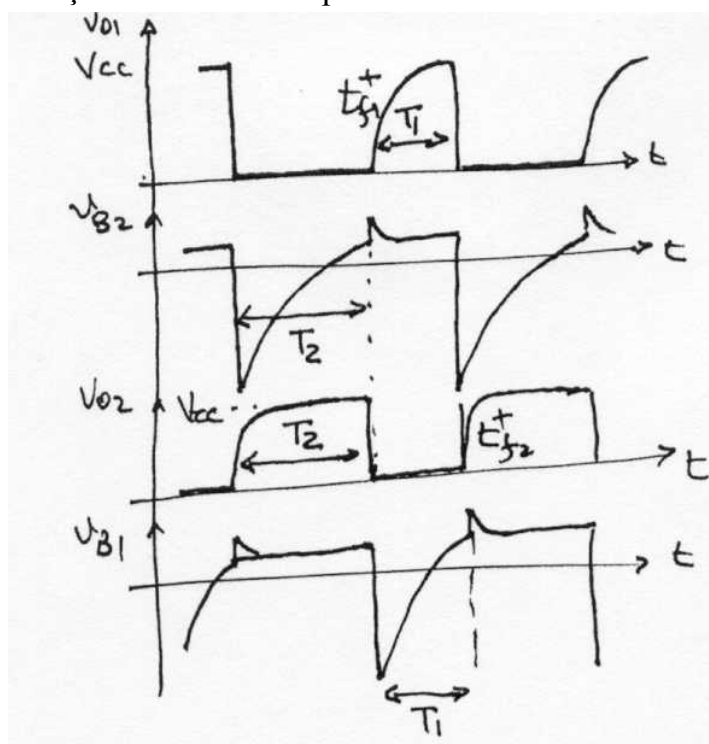
- condiții de saturație:

$$i_{B1} = \frac{V_{CC} - V_{BE}}{R_{b1}} > \frac{1}{\beta_{01}} \left(\frac{V_{CC}}{R_{c1}} + \frac{2V_{CC} - V_{BE}}{R_{b2}} \right)$$

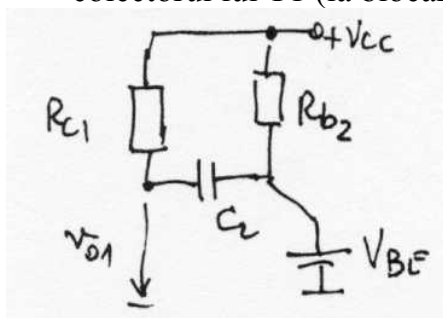
$$i_{B2} = \frac{V_{CC} - V_{BE}}{R_{b2}} > \frac{1}{\beta_{02}} \left(\frac{V_{CC}}{R_{c2}} + \frac{2V_{CC} - V_{BE}}{R_{b1}} \right)$$

- la limită, se acceptă: $R_b < \beta_0 R_c$ pentru ambele tranzistoare;

* formele de undă:



- determinarea formelor de undă:
- colectorul lui T1 (la blocarea lui):



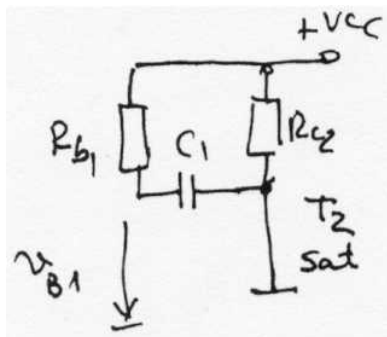
$$- v_{O1}(t) = V_{CC} \left(1 - e^{-\frac{t}{\tau_{rev1}}} \right);$$

- timp de creștere (durata frontului crescător):

$$- v_{O1}(t_{f1}^+) = 0,9V_{CC};$$

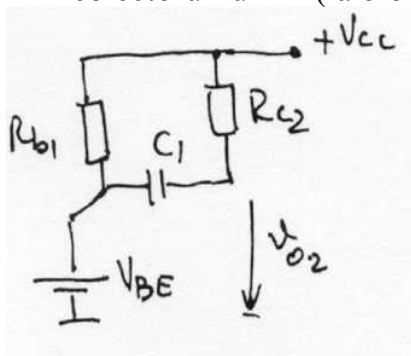
$$- t_{f1}^+ = 2,3\tau_{rev1}; \tau_{rev1} = C_2 R_{c1};$$

- baza lui T1 (la blocarea lui):



- $v_{B1}(t) = V_{CC} + (V_{BE} - 2V_{CC})e^{-\frac{t}{\tau_1}}$;
- $\tau_1 = C_1 R_{b1}$;
- durata impulsului:
- $v_{B1}(T_1) = V_{BE}$;
- $T_1 = C_1 R_{b1} \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}}$;
- $T_1 \cong C_1 R_{b1} \ln 2 \cong 0,69 C_1 R_{b1}$;

- colectorul lui T2 (la blocarea lui):



- $v_{O2}(t) = V_{CC} \left(1 - e^{-\frac{t}{\tau_{rev2}}} \right)$;
- timp de creștere (durata frontului crescător):
- $v_{O2}(t_{f2}^+) = 0,9V_{CC}$;
- $t_{f2}^+ = 2,3\tau_{rev2}$; $\tau_{rev2} = C_1 R_{c2}$

- baza lui T2 (la blocarea lui):

$$\begin{aligned}
 & - v_{B2}(t) = V_{CC} + (V_{BE} - 2V_{CC})e^{-\frac{t}{\tau_2}} \\
 & - \tau_2 = C_2 R_{b2}; \\
 & - \text{durata impulsului:} \\
 & - v_{B2}(T_2) = V_{BE}; \\
 & - T_2 = C_2 R_{b2} \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}}; \\
 & - T_2 \cong C_2 R_{b2} \ln 2 \cong 0,69 C_2 R_{b2};
 \end{aligned}$$

- perioada impulsurilor:

$$T_0 = T_1 + T_2 = C_1 R_{b1} \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}} + C_2 R_{b2} \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}};$$

$$T_0 = (C_1 R_{b1} + C_2 R_{b2}) \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}} \cong (C_1 R_{b1} + C_2 R_{b2}) \ln 2;$$

$$\text{CBM simetric: } T_0 = 2CR_b \ln 2 \cong 1,4CR_b;$$

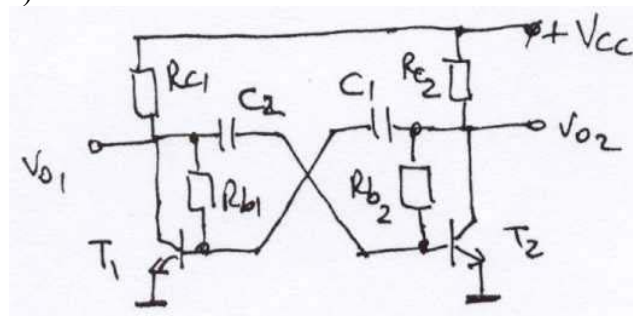
- frecvența impulsurilor:

$$f = \frac{1}{T_0} = \frac{1}{T_1 + T_2} = \frac{1}{2CR_b \ln 2} \quad (\text{pentru CBA simetric});$$

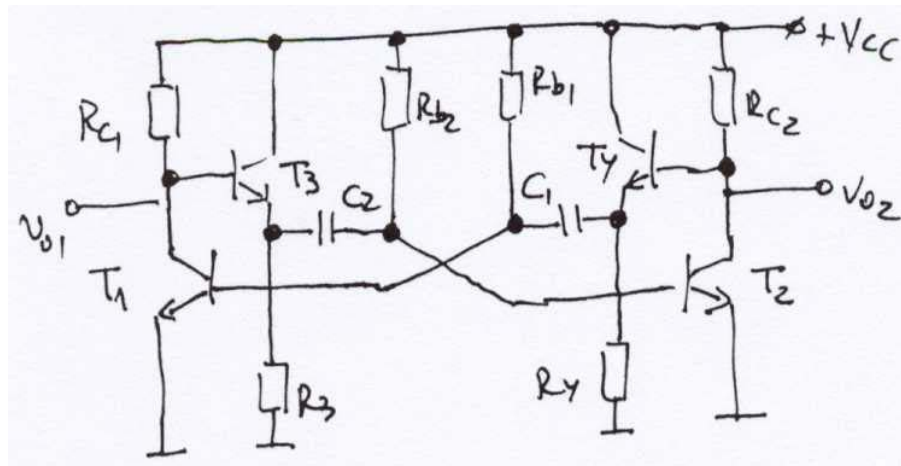
- factorul de umplere:

$$\gamma = \frac{T_1}{T_0} = \frac{C_1 R_{b1}}{C_1 R_{b1} + C_2 R_{b2}}; \quad \gamma = 0,5 \quad (\text{pentru CBA simetric});$$

- CBA cu pornire sigură (o variantă pentru evitarea saturării simultane a celor două tranzistoare):

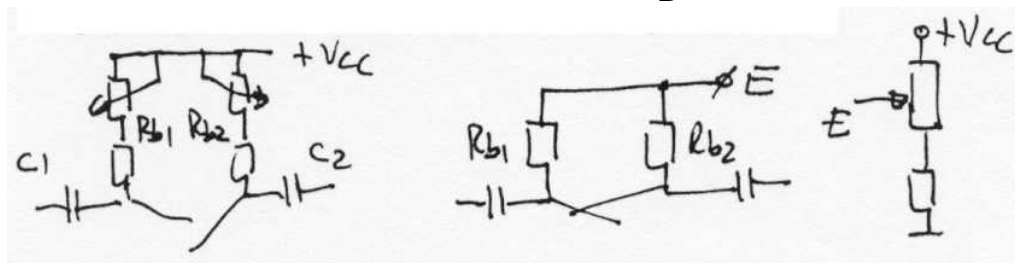


- îmbunătățirea fronturilor – cu diode de separare sau cu repetoare pe emitor:

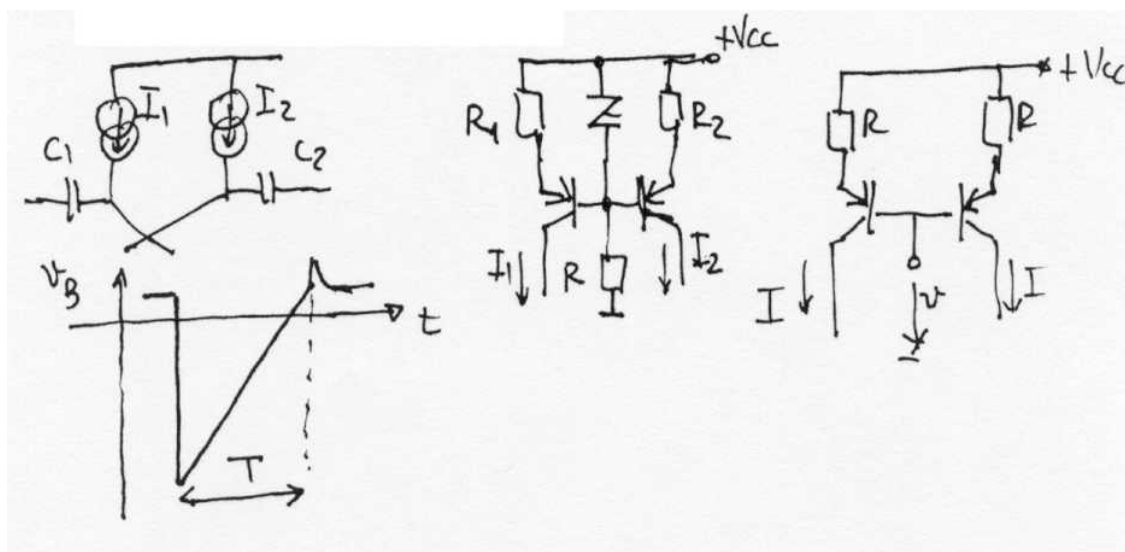


* reglajul formei de undă:

- reglaj brut prin capacități;
- reglaj fin prin rezistențele de bază sau prin $v_B(\infty) = E$;



- reglaj prin generatoare de curent:



$$v_B(t) = V_{BE} - V_{CC} + \frac{1}{C} It; \quad v_B(T) = V_{BE};$$

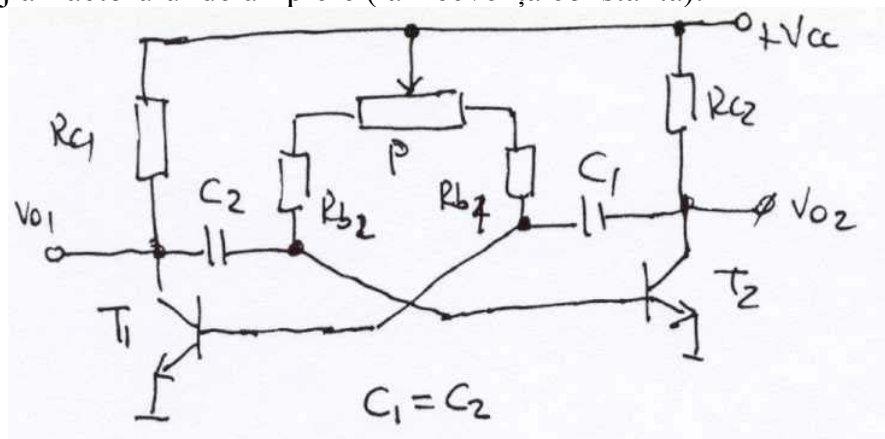
$$T_1 = \frac{CV_{CC}}{I}; \quad T_0 = 2 \frac{CV_{CC}}{I}; \quad f = \frac{1}{2} \frac{I}{CV_{CC}}$$

$$\text{- dacă: } I = \frac{V_{CC} - V_{EB} - v}{R}; \quad f = \frac{1}{2RC} \frac{V_{CC} - V_{EB} - v}{V_{CC}};$$

(convertor tensiune-frecvență).

* impulsuri cu factor de umplere foarte mic;

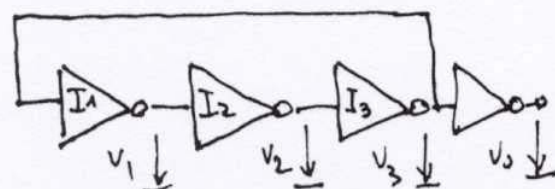
* reglaj al factorului de umplere (la frecvență constantă):



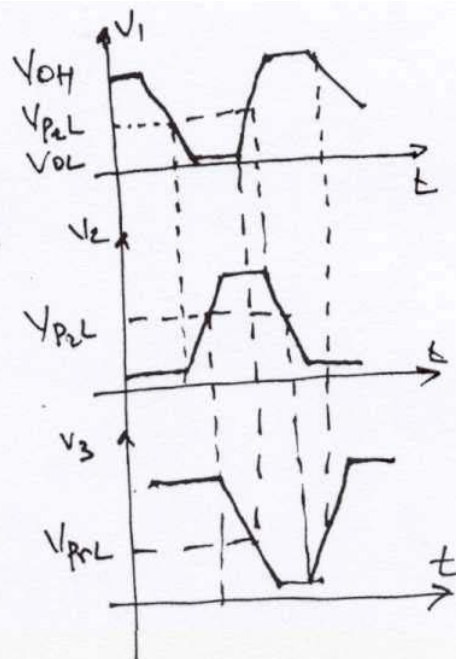
II. Generatoare de impulsuri cu CLI

* inversoare în cascadă (număr impar):

* inversoare în cascadă (număr impar):

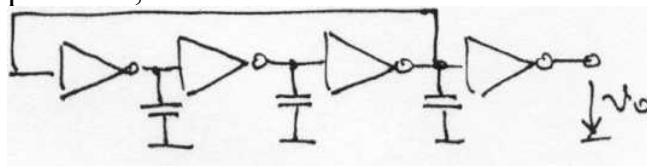


$$f = \frac{1}{2nt_p} \quad (n \text{ impar});$$

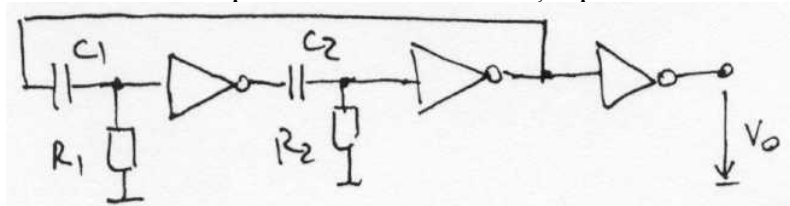


* utilizarea de rețele RC pentru micșorarea frecvenței:

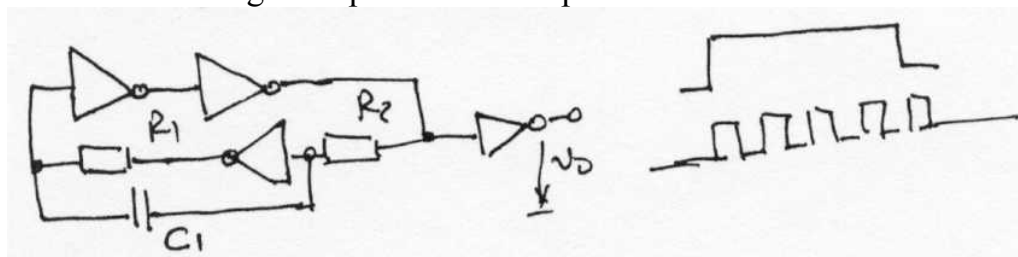
- capacități spre masă;



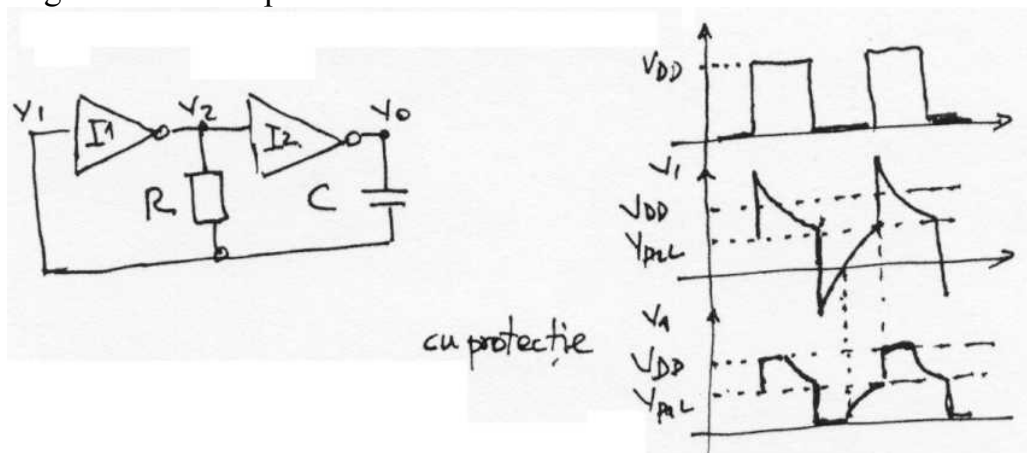
- circuite conectate temporar în buclă de reacție pozitivă:



- circuit cu o singură capacitate de temporizare:



- generator de impulsuri cu inversoare CMOS:



- pe durata T_1 :

$$v_1(t) = 0 + (V_{DD} - 0)e^{-\frac{t}{RC}} = V_{DD}e^{-\frac{t}{RC}};$$

$$v_1(T_1) = V_{prL} = 0,5V_{DD}; \quad T_1 = RC \ln 2;$$

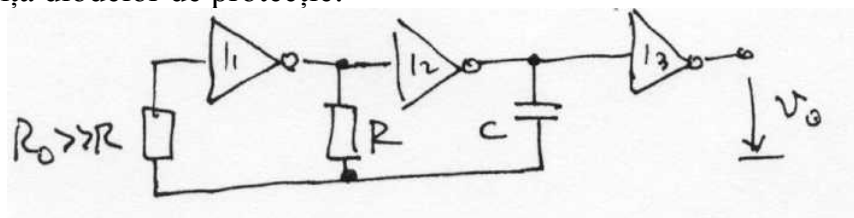
- pe durata T_2 :

$$v_1(t) = V_{DD} + (0 - V_{DD})e^{-\frac{t}{RC}} = V_{DD} \left(1 - e^{-\frac{t}{RC}} \right);$$

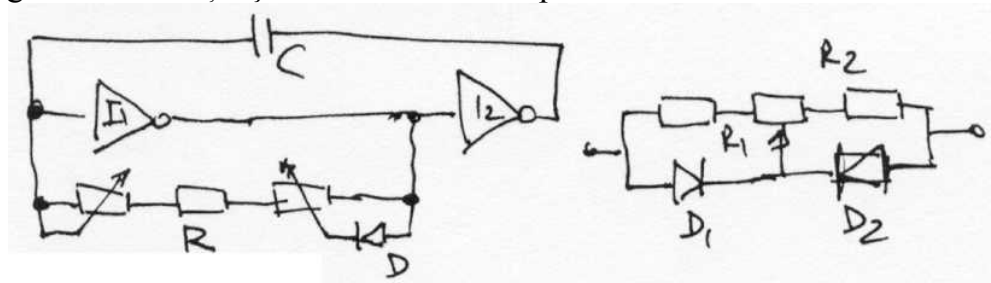
$$v_1(T_2) = V_{prL} = 0,5V_{DD}; \quad T_2 = RC \ln 2;$$

- deci: $T_0 = 2RC \ln 2; \quad f_0 = \frac{0,7}{RC};$

- influența diodelor de protecție:

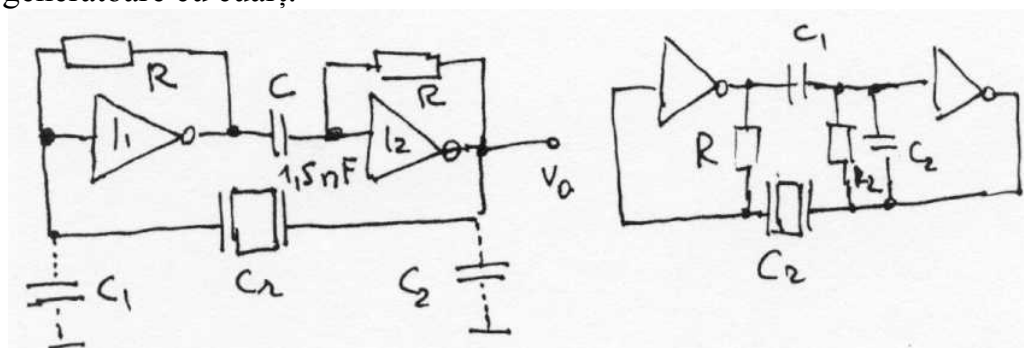


- reglarea frecvenței și a factorului de umplere:

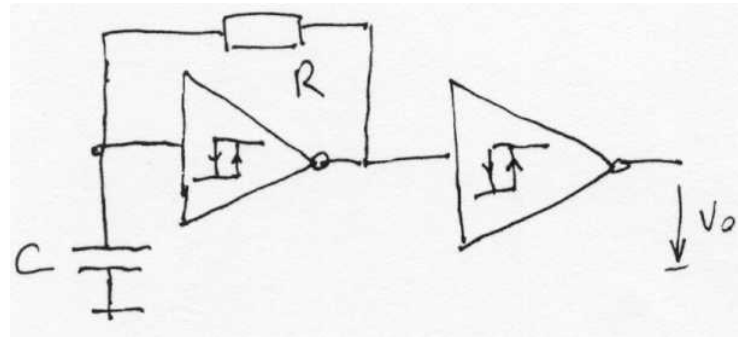


- sincronizarea impulsurilor:

* generatoare cu cuarț:



* alte variante: cu circuite cu histerezis, cu temporizatoare integrate;



* generator de secvențe cu CBM:

