

LUCRAREA NR.26

CIRCUITE LOGICE CU TRANZISTOARE MOS

1. Scopul lucrării este cunoaşterea funcţionării circuitelor logice elementare cu tranzistoare cu efect de câmp cu poartă izolată ; experimentările se fac pe o poartă logică multifuncţională realizată în tehnologia PMOS standard cu poartă de aluminiu.

2. Tranzistorul cu efect de câmp de tip MOS, al cărui simbol este reprezentat în fig.26.1 are, ca parametri principali, tensiunea de prag, V_p [V] şi factorul de curent β [mA/V]. Ecuaţiile caracteristicilor statice sînt :

$$i_D = \beta \left[(v_{GS} - V_p) v_{DS} - \frac{v_{DS}^2}{2} \right] \quad (26.1)$$

(în zona liniară, înainte de saturaţie, adică pentru :

$$v_{DS} \leq v_{GS} - V_p \quad (26.1')$$

respectiv :

$$i_D = \beta \frac{(v_{GS} - V_p)^2}{2} \quad (26.2)$$

în zona de saturaţie de curent, cînd este îndeplinită relaţia :

$$v_{DS} > v_{GS} - V_p \quad (26.2')$$

Tranzistoarele folosite sînt cu canal p indus, toate tensiunile raportate la sursă (deci şi tensiunile de alimentare) sînt negative, dar în relaţiile de calcul sînt luate în valoare absolută.

3. Cu tranzistoare cu efect de câmp de tip MOS se pot realiza inversoare logice - ca circuite de bază pentru circuitele logice - în mai multe moduri, în funcţie de tipul rezistenţei de sarcină ; în lucrare, vor fi prezentate inversoarele din fig.26.2, 3 şi 4.

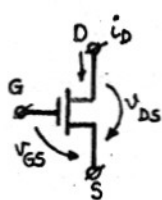


Fig. 26.1

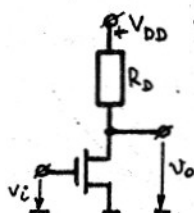


Fig. 26.2

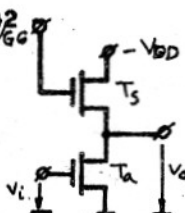


Fig. 26.3

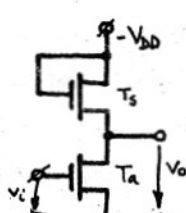


Fig. 26.4

Pentru toate cele trei tipuri de inverter, caracteristica de transfer are aceeași formă, ca în fig. 26.5, dar vor diferi valorile caracteristice, adică nivelele logice și marginile de zgomot statice, deduse din caracteristica de transfer.

Pentru inverterul cu sarcină rezistivă, fig. 26.2, se obțin următoarele relații :

$$V_{OH} = V_{DD} \quad (26.3)$$

$$V_{OL} = V_{DD} - V_p - \frac{1}{\beta_a R_D} - \sqrt{\left(V_{DD} - V_p - \frac{1}{\beta_a R_D}\right)^2 - \frac{2V_{DD}}{\beta_a R_D}} \quad (26.4)$$

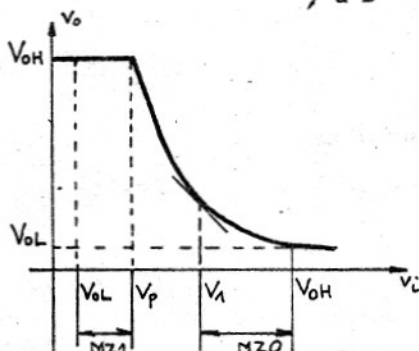


Fig. 26.5

unde β_a este factorul de curent al tranzistorului MOS amplificator. Dacă V_{OL} este mult mai mic decât V_{DD} , se poate folosi și expresia aproximativă :

$$V_{OL} \approx \frac{V_{DD}}{\beta_a R_D (V_{DD} - V_p)} \quad (26.4')$$

Pentru inverterul cu sarcină activă, cu tranzistorul MOS de sarcină funcționând în regiunea linară, fig. 26.3, în care se folosesc două surse de alimentare, $V_{GG} \geq V_{DD} - V_p$, se obțin relațiile :

$$V_{OH} = V_{DD} \quad (26.5)$$

$$V_{OL} = \frac{kV_{DD} + V_{GG}}{1+k} - V_p - \sqrt{\left(\frac{kV_{DD} + V_{GG}}{1+k} - V_p\right)^2 - \frac{2V_{DD}(V_{GG} - V_p) - V_{DD}^2}{1+k}} \quad (26.6)$$

unde $k = \beta_a / \beta_s$, β_s fiind factorul de curent al tranzistorului MOS folosit ca sarcină.

Dacă se presupune $k \gg 1$, se obține relația aproximativă :

$$V_{oL} \approx \frac{V_{DD}(V_{GG} - V_{DD} - V_p)}{k(V_{DD} - V_p)} \quad (26.6')$$

Pentru inversorul avînd ca sarcină activă un tranzistor MOS în zona de saturație - schema cea mai des utilizată în circuite integrate MOS - reprezentat în fig.26.4, se obțin relațiile :

$$V_{oH} = V_{DD} - V_p \quad (26.7)$$

$$V_{oL} = V_{DD} - V_p \cdot \frac{2k+1}{k+1} - \sqrt{(V_{DD} - V_p \cdot \frac{2k+1}{k+1})^2 - \frac{(V_{DD} - V_p)^2}{k+1}} \quad (26.8)$$

Dacă se consideră k foarte mare, se obține relația aproximativă, pentru tensiunea corespunzătoare nivelului logic "0" :

$$V_{oL} \approx \frac{(V_{DD} - V_p)^2}{2k(V_{DD} - 2V_p)} \quad (26.8')$$

Marginile de zgomot statice sînt definite conform fig.26.5 :

$$MZ1 = V_p - V_{oL} \quad (26.9)$$

$$MZ0 = V_{oH} - V_1 \quad (26.10)$$

unde V_1 este tensiunea de intrare pentru care caracteristica de transfer se obține are panta -1 :

Nivelele logice ale inversorului și, deci, și marginile de zgomot statice, depind de curentul de sarcină pe care trebuie să-l debiteze (în starea logică "1") respectiv, să-l absoarbă (în starea logică "0").

4. Răspunsul inversorului MOS la un impuls de comandă este determinat, în primul rînd, de elementele capacitive parazite : capacitățile proprii ale tranzistoarelor (amplificator și de sarcină), capacitățile de intrare a circuitelor comandate precum și capacitățile parazită a interconexiunilor.

La aplicarea unui impuls negativ de amplitudine $V_{DD} - V_p$ la intrarea inversorului din fig.26.6, se obține răspunsul din fig. 26.7.b, în fig.26.7.a fiind desenat impulsul de comandă.

Timpu necesar deschiderii tranzistorului amplificator se

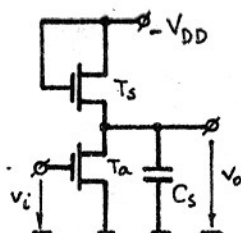
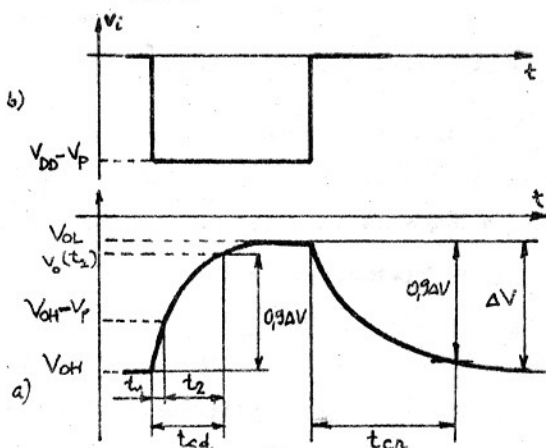


Fig. 26.6

Fig. 26.7



calculează cu relațiile aproximative :

$$t_{cd} = t_1 + t_2 \quad (26.11)$$

$$t_1 \approx \frac{2 C_s V_P}{\beta_s (V_{DD} - 2V_P)^2} \quad (26.12)$$

$$t_2 \approx \frac{C_s}{\beta_s (V_{DD} - 2V_P)} \ln \frac{2(V_{DD} - 2V_P) - v_o(t_2)}{v_o(t_2)} \quad (26.13)$$

unde s-au notat :

t_1 - intervalul de timp în care tranzistorul MOS amplificator este în zona de saturație ;

t_2 - intervalul de timp în care tranzistorul MOS amplificator se află în regiunea liniară a caracteristicilor de ieșire ;

$v_o(t_2) = V_{OL} + 0,1(V_{OH} - V_{OL})$ - valoarea tensiunii de ieșire la care se consideră că procesul de comutare s-a terminat.;

În aceste relații, s-a neglijat curentul prin tranzistorul MOS de sarcină.

La comutarea inversă, tranzistorul MOS amplificator se blochează, iar capacitatea de la ieșire se încarcă numai prin tranzistorul MOS de sarcină, în timpul dat de relația :

$$t_{ci} = \frac{2C_s}{\beta_s} \frac{v_o(t_{ci}) - V_{OL}}{(V_{DD} - V_P - V_{OL})(V_{DD} - V_P - v_o(t_{ci}))} \quad (26.14)$$

unde $v_o(t_{oi}) = V_{oL} + 0,9(V_{oH} - V_{oL})$ este tensiunea de ieșire la care procesul de comutare este considerat încheiat. Se poate folosi și relația aproximativă :

$$t_{oi} \approx \frac{18 C_s}{\beta_s (V_{DD} - V_p)} \quad (26.14')$$

5. Pentru a sigura fronturi cât mai mici, se pot folosi circuite cu mai multe tranzistoare MOS în configurație inversoare sau neinversoare, ca în fig.26.8, unde este reprezentat un buffer (separator) de tip inversor. Ambele fronturi ale impulsului de la ieșire vor fi mici, întrucât atât încărcarea cât și descărcarea capacității se fac printr-un tranzistor MOS cu factor de curent mare, de tipul tranzistorului amplificator din inversorul din fig.26.4.

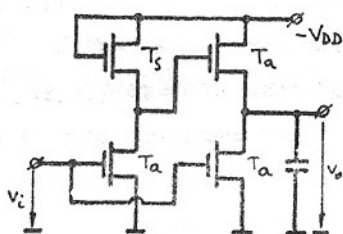


Fig. 26.8

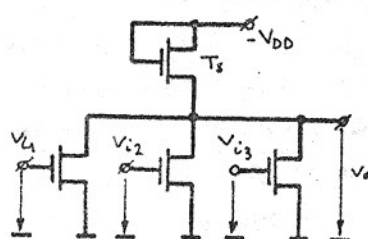


Fig. 26.9

6. Circuite logice de tipul SAU-NU (NOR) și SI-NU (NAND) se pot realiza ca în fig.26.9 respectiv fig.26.10. În cazul circuitului SAU-NU, nivelul logic în starea logică "0" se micșorează, iar în cazul circuitului SI-NU, se mărește. Pentru ambele circuite, nivelul logic în starea logică "1" nu se modifică.

7. În fig.26.11 este desenat un circuit elementar de memorare dinamică a informației cu tranzistor MOS. Capacitatea C memorează informația aflată la intrarea v_i sub forma unei tensiuni ; timpul de memorare este determinat de rezistența echivalentă de pierderi de la bornele capacității. La ieșirea inversorului, va fi tensiune

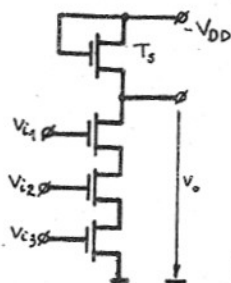


Fig. 26.10

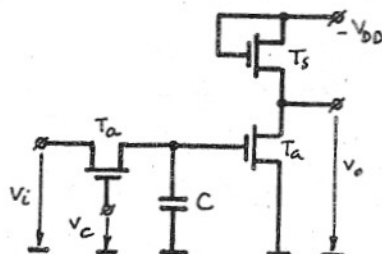


Fig. 26.11

V_{oL} dacă la intrare a fost aplicat nivel logic "1", $v_i = V_{oH}$; respectiv tensiune V_{oH} , dacă la intrare a fost aplicat nivel logic "0", $v_i = V_{oL}$.

DESFĂȘURAREA LUCRĂRII

1. Experimentările se fac cu poarta multifuncțională ROM 01 realizată în tehnologia PMOS standard cu poartă de aluminiu. Structura circuitului, a cărei schemă este prezentată în fig. 26.12, permite realizarea unor porți elementare dar și simularea unor circuite logice mai complexe. Principalii parametri ai porții sînt prezentați în anexă.

2. Se realizează circuitele inversoare din fig. 26.2, 3 și 4 care se alimentează cu $-V_{DD} = -15$ V, $-V_{GG} = -20$ V, iar tensiunea de intrare se reglează între 0 și -15 V. Se măsoară caracteristica de transfer pentru fiecare inversor și se trasează pe un singur grafic, la aceeași scară liniară.

Din caracteristicile de transfer se vor determina :

- tensiunile de ieșire în starea logică "1", V_{oH} ;
- tensiunile de ieșire în starea logică "0", V_{oL} ;
- tensiunea de prag, V_{pa} , a tranzistorului MOS amplificator ca fiind tensiunea de intrare pentru care tensiunea de ieșire a inversorului (oricare din cele trei) începe să scadă ;
- tensiunea de prag, V_{pa} , a tranzistorului de sarcină știind

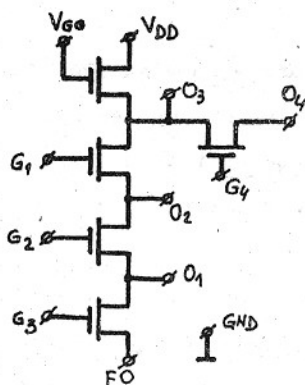


Fig. 26.12

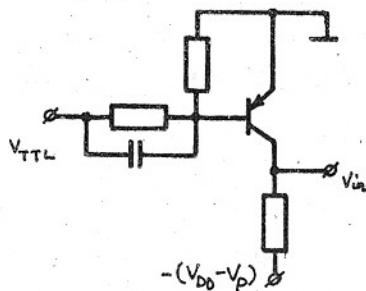


Fig. 26.13

că pentru inversorul din fig.26.4 se obține $V_{OH} = V_{DD} - V_p$, conform relației (26.7) ;

- factorul de curent al tranzistorului MOS amplificator, β_a , din măsurătoarea efectuată pentru V_{OL} a inversorului din fig.26.2, folosind relația aproximativă (26.4') cu V_p determinat anterior ;

- factorul de curent al tranzistorului MOS de sarcină, β_s , din măsurătoarea pentru V_{OL} a inversorului din fig.26.4, folosind relația aproximativă (26.8'), cu β_a determinat anterior ;

- marginile de zgomot statice în starea logică "1" definite ca în fig.26.5, cu relația (26.9), pentru cele trei inversoare ;

- marginile de zgomot statice în starea logică "0" definite ca în fig.26.5, cu relația (26.10), pentru cele trei inversoare .

2.1. Se conectează o sarcină pentru inversorul MOS din fig.26.4, un potențiomtru P în serie cu o rezistență fixă de $10k\Omega$. Se aduce inversorul în starea logică "0" prin aplicarea la intrare a tensiunii $V_{OH} = V_{DD} - V_p$ și sarcina se conectează la sursa de alimentare V_{DD} printr-un miliampermetru. Se măsoară dependența $V_{OL} = V_{OL}(I_{SO})$. Se aduce inversorul în starea logică "1" prin cuplarea intrării la masă iar sarcina se conectează la masă printr-un miliampermetru. Se trasează caracteristica $V_{OH} = V_{OH}(I_{S1})$.

3. Se alimentează circuitul de formare a impulsurilor de comandă a inversorului MOS din fig.26.13, cu o tensiune de alimentare egală cu $-(V_{DD}-V_p)$, unde $-V_{DD} = -15$ V și se aplică la intrarea acestuia impulsuri negative cu amplitudinea mai mare de 3 V, cu durata și perioada convenabil alese.

Se vizualizează formele de undă la intrarea și la ieșirea inversorului MOS cu sarcină tranzistor MOS în saturație, fig.26.4, pentru $C_g = 0$ și pentru $C_g = 100$ pF. Se va lua în considerație și capacitatea de intrare a osciloscopului.

Se vor determina nivelele de tensiune între care are loc comutarea inversorului și timpii de comutare definiți ca în fig.26.7. Se vor calcula timpii de comutare cu relațiile (26.12), (26.13) și (26.15) și se vor compara cu rezultatele experimentale. Se vor folosi parametrii determinați anterior pentru tranzistoarele MOS.

4. Se realizează separatorul inversor din fig.26.8, se alimentează cu tensiunea $-V_{DD} = -20$ V și se comandă cu circuitul din fig.26.13, fiind încărcat cu o capacitate de sarcină, $C_g = 100$ pF. Se vizualizează formele de undă de la intrarea și de la ieșirea circuitului și se măsoară fronturile impulsurilor.

5. Se realizează circuitul SAU-NU din fig.26.9 și se alimentează cu $-V_{DD} = -15$ V ; se măsoară nivelul logic V_{OL} cu una, două sau cu toate intrările activate cu $V_{IH} = V_{DD} - V_p$. Se măsoară V_{OH} când toate intrările sînt la masă. Se aplică impulsuri de la circuitul din fig.26.13 pe una din intrări și se vizualizează formele de undă la intrare și la ieșire, fără capacitate de sarcină.

Se realizează circuitul SI-NU din fig.26.10 , se alimentează cu $-V_{DD} = -15$ V și se măsoară nivelele logice V_{OH} și V_{OL} atunci când intrările sînt activate în mod corespunzător. Se aplică impulsuri de comandă pe toate cele trei intrări și se vizualizează formele de undă de la ieșirea circuitului.

Se compară nivelele logice de la ieșirile celor două circuite cu nivelele logice de la ieșirea inversorului măsurate la punctul 2.

6. Se realizează circuitul elementar de memorare dinamică din fig.26.12 (poarta G_2 a celui de al doilea tranzistor MOS este lăsată în gol). Se aplică, la intrarea V_1 , o tensiune egală cu $-(V_{DD}-V_p)$, iar pe intrarea de comandă, V_C , se aplică impulsuri de de la circuitul din fig.26.13 (alimentat cu $-V_{DD} = -15\text{ V}$) cu durata de câteva usec și cu perioada foarte mare (de ordinul msec). Se vizualizează forma de undă la ieșirea inversorului și se determină timpul de creștere (de la V_{OH} la V_{OL}) și timpul după care este necesară reîmprospătarea informației, deci timpul după care tensiunea de ieșire atinge valoarea tensiunii de prag, la care începe să fie sesizată pierderea de informație de la ieșire. Se va lua $C = 100\text{ pF}$.