

LUCRAREA NR.27

CIRCUITE LOGICE CMOS

1. Scopul lucrării constă în cunoașterea elementelor de bază în utilizarea circuitelor logice CMOS, efectuându-se măsurători care să pună în evidență avantajele acestei familii de circuite logice, cu largi aplicații.

2. Schema de bază a circuitelor logice CMOS o constituie inversorul CMOS a cărui schemă este prezentată în fig.27.1. Caracteristica de transfer a circuitului este puternic dependentă de tensiunea de alimentare, V_{DD} ; în fig.27.2 sînt reprezentate cazurile cînd $V_{DD} > V_{pn} + V_{pp}$ (fig.27.2.a) și cînd $V_{DD} < V_{pn} + V_{pp}$ (fig.27.2.b).

Tranzistoarele MOS complementare sînt caracterizate prin tensiunile de prag V_{pn} și V_{pp} și prin factoriile de curent β_n și β_p . În continuare, se va presupune că sînt valabile relațiile :

$$V_{pn} = V_{pp} = V_p \quad (27.1)$$

$$\beta_n = \beta_p = \beta \quad (27.2)$$

În cazul cînd $V_{DD} > 2 V_p$, se definește o tensiune de transfer a inversorului, ca în fig.27.2.a, conform relației :

$$V_T = \frac{V_{DD} + \sqrt{k} V_{pn} - V_{pp}}{1 + \sqrt{k}} \quad (27.3)$$

unde k este raportul $\beta_n / \beta_p = k = 1$.

$$V_{OH} = V_{DD} \quad (27.4)$$

$$V_{OL} = 0 \quad (27.5)$$

atunci cînd circuitul funcționează în gol.

Dacă circuitul are o sarcină R_s cuplată la masă, tensiunea corespunzătoare nivelului logic "1", V_{OH} , va deveni :

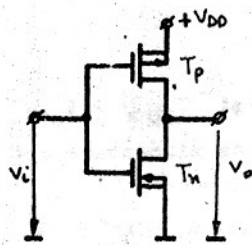


Fig.27.1

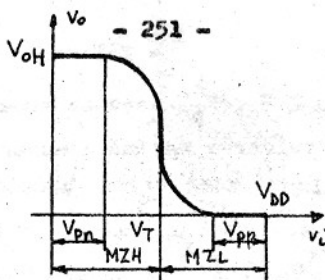


Fig.27.2.a

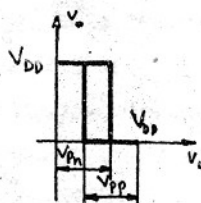


Fig.27.2.b

$$V_{oH} \approx \frac{V_{DD}}{1 + \frac{1}{\beta_p R_s (V_{DD} - V_p)}}$$

(27.6)

iar dacă aceeași sarcină este cuplată la tensiunea de alimentare, V_{DD} , tensiunea corespunzătoare nivelului logic "0", V_{oL} , devine :

$$V_{oL} \approx \frac{V_{DD}}{\beta_n R_s (V_{DD} - V_p)}$$

(27.7)

În aceste relații, s-a presupus că diferența dintre V_{DD} și V_{oH} precum și V_{oL} sînt neglijabili în comparație cu V_{DD} .

Marginile de zgomot, definite conform fig.27.2.a, vor fi :

$$M_{ZL} = V_T - V_{oL} = 0,5 V_{DD} \quad (27.8)$$

$$M_{ZH} = V_{oH} - V_T = 0,5 V_{DD} \quad (27.9)$$

Se constată că valorile marginilor de zgomot statice, au, teoretic, valori maxim posibile ; pentru circuitele CMOS fabricate, se garantează o margine de zgomot statică de cel puțin $0,45 V_{LD}$.

În cazul în care tensiunea de alimentare, V_{DD} , este mai mică decît $2 V_p$, se obține caracteristica de transfer din fig.27.2.b, cu histerezis.

3. Inversorul CMOS nu consumă curent de la bateria de alimentare în niciuna din stările logice staționare ; dacă tensiunea de intrare ia și alte valori decît nivelele logice, apare un curent absorbit de la bateria de alimentare ; comportarea circuitului este descrisă de caracteristica de alimentare, $I_{DD} = I_{DD}(V_i)$, prezentată în fig.27.3. Se absoarbe curent de la bateria de alimentare numai

atunci cind $V_p < v_i < V_{DD} - V_p$, ceea ce presupune și $V_{DD} > 2 V_p$.

Se determină valoarea maximă a curentului de alimentare obținută pentru $v_i = V_T$:

$$I_{Dmax} = \frac{\beta}{2} (V_{DD} - \frac{V_p}{2})^2 \quad (27.10)$$

Se remarcă dependența parabolică a vîrfului de curent de alimentare de tensiunea de alimentare, V_{DD} .

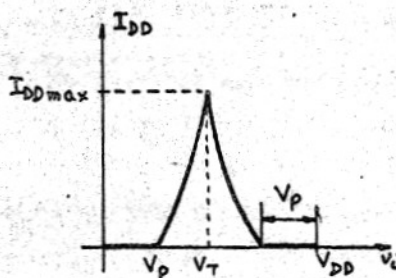


Fig. 27.3

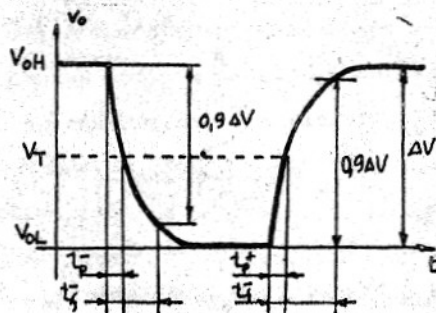


Fig. 27.4

4. Inversorul cu CMOS asigură valori aproximativ egale pentru cele două fronturi (și deci și pentru timpii de propagare) datorită simetriei funcționării circuitului la cele două sensuri de variație a tensiunii de ieșire.

În fig. 27.4 este reprezentat răspunsul circuitului din fig. 27.1, încărcat cu o capacitate de sarcină, C_s , la un impuls de comandă cu fronturi ideale, cu amplitudinea egală cu V_{DD} și cu durata suficient de mare.

Considerînd că sînt valabile relațiile (27.1) și (27.2), se obțin următoarele expresii pentru timpii de comutare ai circuitului definiți ca în fig. 27.4 :

$$t_p^- = t_p^+ = \frac{2C_s}{\beta} \frac{V_p}{(V_{DD} - V_p)^2} + \frac{C_s}{\beta (V_{DD} - V_p)} \ln \frac{3V_{DD} - 4V_p}{V_{DD}} \quad (27.11)$$

$$t_f^- = t_f^+ = \frac{2C_s}{\beta} \frac{V_p}{(V_{DD} - V_p)^2} + \frac{C_s}{\beta (V_{DD} - V_p)} \ln \frac{19V_{DD} - 20V_p}{V_{DD}} \quad (27.12)$$

Se remarcă dependența fronturilor impulsurilor de la ieșire și a timpilor de propagare (pînă la atingerea tensiunii de transfer, V_T) de tensiunea de alimentare, constatîndu-se scăderea acestora la creșterea tensiunii de alimentare.

În cazul în care inversorul CMOS este comandat de impulsuri de frecvență joasă, curentul consumat de la bateria de alimentare este neglijabil (se consumă curent numai în intervalul de timp în care tranzistorul MOS, T_n , încarcă capacitatea de sarcină). La creșterea frecvenței, intervalul de timp în care tranzistorul MOS, T_n , este în conducție, începe să conteze în comparație cu perioada impulsurilor și se deduce relația :

$$P_d = V_{DD}^2 C_s f_0 \quad (27.13)$$

adică o dependență liniară de frecvența impulsurilor de comandă a puterii disipate de circuit.

5. Cu ajutorul inversoarelor CMOS se pot realiza circuite cu diferite funcțiuni. În fig.27.5 este reprezentată schema unui multivibrator cu inversoare CMOS pentru care formele de undă în principalele puncte ale schemei sînt desenate în fig.27.6.

Presupunînd că $R_p \gg R$ (R_p are rolul de a limita curentul prin diodele de protecție ale inversorului CMOS care se află pe intrarea sa; aceste diode de protecție, nefigurate în fig.27.1, au rolul de a nu permite tensiunii de intrare să ia valori în afara domeniului $0 \div V_{DD}$), se obține relația :

$$T_1 = T_2 = 2,2 CR \quad (27.14)$$

Puterea disipată de circuit (deci puterea absorbită de la bateria de alimentare) depinde foarte puternic de valoarea V_{DD} a tensiunii de alimentare, dacă $V_{DD} > 2 V_p$.

Stabilitatea formei de undă depinde de stabilitatea, de altfel, foarte bună, a tensiunii de transfer a inversorului CMOS.

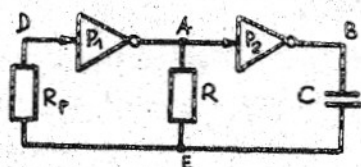


Fig. 27.5

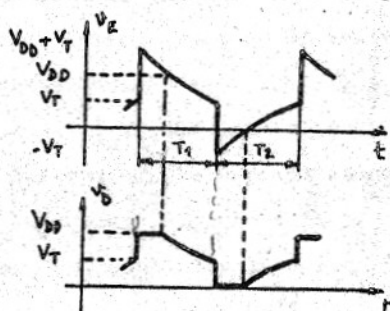
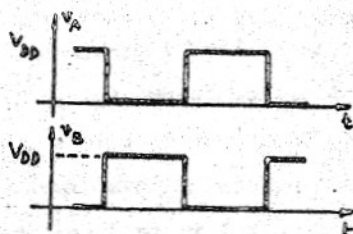


Fig. 27.6

6. Cu două inversoare CMOS conectate în cascadă se poate realiza un circuit cu prag și cu histerezis, util pentru prelucrarea semnalelor de tip analogic (circuit de formare de impulsuri, circuit comparator de tensiune). Circuitul este desenat în fig. 27.7, iar caracteristica de transfer este prezentată în fig. 27.8.

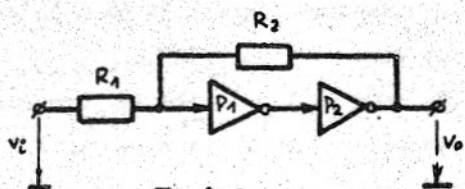


Fig. 27.7

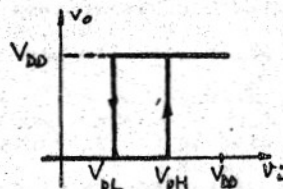


Fig. 27.8

Nivelele logice la ieșirea circuitului sînt cele ale inversorului CMOS (eventual, încărcat cu sarcina \$R_2+R_1\$), adică : \$V_{OH} = V_{DD}\$ și \$V_{OL} = 0\$, iar pragurile de basculare vor avea expresiile:

$$V_{pH} \approx \frac{R_1 + R_2}{R_2} \cdot \frac{V_{DD}}{2} \quad (27.15)$$

$$V_{pL} = \frac{R_2 - R_1}{R_2} \cdot \frac{V_{DD}}{2} \quad (27.16)$$

DESFASURAREA LUCRARI

1. Se identifică circuitul din fig.27.9 care conține un circuit integrat cu inversoare CMOS pentru care legăturile la pini sînt date în anexă. Alimentarea circuitului se poate face cu tensiuni de alimentare de pînă la 20 V.

2. Se trasează caracteristica de transfer a unui inversor CMOS pentru $V_{DD} = 12\text{ V}$, variînd tensiunea de la intrare între 0 și 12 V. Se determină nivelele logice în cele două stări (V_{OH} și V_{OL}), tensiunea de transfer și marginile de zgomot statice, mărimi definite conform fig.27.2.a.

Se determină tensiunile de prag ale celor două tranzistoare MOS, conform fig.27.2.a și se va adopta, în continuare, ca tensiuni de prag identice (în valoare absolută) pentru cele două tranzistoare media aritmetică a mărimilor determinate anterior.

Se verifică (27.3), (27.4) și (27.5) pentru tensiunea de transfer a circuitului și pentru nivelele logice ale inversorului.

3. Se trasează caracteristica de transfer pentru $V_{DD} < 2V_p$. Tensiunea de intrare se va regla între 0 și V_{DD} și invers.

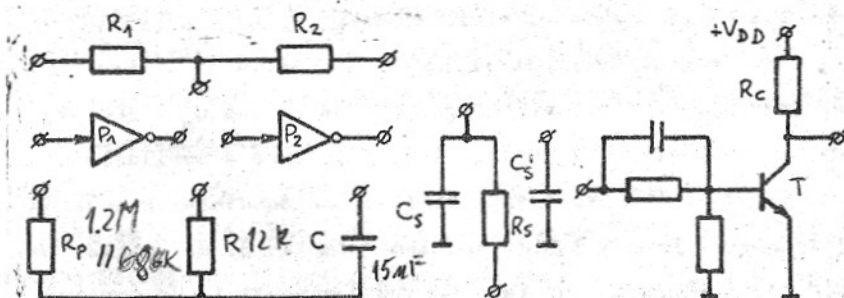


Fig. 27.9

4. Se va determina influența sarcinii asupra nivelelor logice ale circuitului. Pentru aceasta, rezistența de sarcină, R_s , se va conecta la masă și se va măsura tensiunea V_{OH} (cu intrarea la masă);

apei, R_g se va conecta la $+V_{DD}$ și se va măsura V_{OL} (cu intrarea la $+V_{DD}$). Din relațiile (27.6) și (27.7) se vor determina β_p și β_n și, în continuare, se va adopta pentru β media aritmetică a valorilor astfel determinate.

5. Pentru $V_{DD} = 12$ V, se va determina caracteristica de alimentare $I_{DD} = I_{DD}(v_i)$, măsurînd curentul de alimentare (cu un instrument de curent continuu conectat în serie cu bateria de alimentare) pentru tensiune de intrare variabilă, aplicată pe intrarea unui inversor CMOS (celelalte inversoare nu consumă curent, unul dintre tranzistoare fiind blocat).

5.1. Se vor determina valorile vîrfului de curent de alimentare pentru $V_{DD} = 6, 8, 10, 12, 14$ și 16 V și se vor compara cu valorile calculate cu relația (27.10) în care V_p și V_n au valorile determinate anterior. Se trasează curba $I_{DDmax}(V_{DD})$.

6. Se alimentează circuitul cu $V_{DD} = 12$ V și se aplică impulsuri de comandă de amplitudine V_{DD} (aceste impulsuri se obțin cu ajutorul unui inversor cu tranzistor bipolar de comutație, ca în fig.27.9) și cu durata și perioada suficient de mari.

Se vizualizează formele de undă de la ieșirea circuitului și se măsoară timpii de comutare, verificîndu-se relațiile (27.11) și (27.12) pentru fronturile impulsurilor de la ieșire și pentru timpii de propagare, definiți ca în fig.27.4. Se va lua $C_g = 200$ pF. Se va lua în considerare și capacitatea de intrare a osciloscopului.

6.1. Se determină dependența timpilor de comutare de tensiunea de alimentare. Pentru V_{DD} se vor lua valorile 6, 8, 10, 12, 14 și 16 V. Determinările se vor face pentru o capacitate de sarcină de valoare $C_g' = 200$ pF.

6.2. Se mărește frecvența impulsurilor de comandă astfel ca perioada lor să fie de circa 5 ori mai mare decît durata frontului impulsului rezultat la ieșirea inversorului. Se măsoară curentul

absorbit de la sursa de alimentare pentru valorile tensiunii de alimentare prezentate mai sus ; se efectuează produsul dintre puterea absorbită de la tensiunea de alimentare și timpul de propagare și se reprezintă grafic dependența acestuia de tensiunea de alimentare. Se ca lua $C_g = 200 \text{ pF}$.

6.3. Pentru $V_{DD} = 12 \text{ V}$, se aplică impulsuri cu factor de umplere 0,5 și cu frecvență variabilă. Se măsoară curentul de alimentare I_{DD} ca funcție de frecvență, și se calculează puterea absorbită de la bateria de alimentare ; se verifică relația (27.13).

7. Se realizează circuitul multivibrator din fig.27.5, cu $R_p = 1 \text{ M}\Omega$, $R = 12 \text{ k}\Omega$ și $C = 10 \text{ nF}$. și se alimentează cu $V_{DD}=12\text{V}$. Se măsoară formele de undă în punctele A, B, C și D ale schemei și se măsoară duratele T_1 și T_2 , factorul de umplere al impulsurilor și curentul de alimentare. Se verifică relația (27.14).

Se modifică tensiunea de alimentare la $V_{DD} = 15 \text{ V}$ și se repetă măsurătorile. Să se interpreteze rezultatele.

8. Se realizează circuitul cu prag și cu histeresis din fig. 27.7 și se alimentează cu $V_{DD} = 12 \text{ V}$. Se trasează caracteristica de transfer și se determină nivelele logice de la ieșire și tensiunile de prag. Se verifică relațiile (27.15) și (27.16).

Se aplică semnal sinusoidal cu amplitudinea mai mare decât V_{pH} și se vizualizează forma de undă la ieșire. Se măsoară nivelele logice și fronturile impulsurilor obținute la ieșire.

9. Să se deducă expresiile caracteristicii de transfer și a caracteristicii de alimentare pentru inversorul CMOS din fig.27.1 (desenate în fig.27.2.a și 27.3).

Să se deducă expresiile timpilor de comutare al inversorului CMOS, relațiile (27.11) și (27.12), în condițiile specificate în lucrarea de laborator.