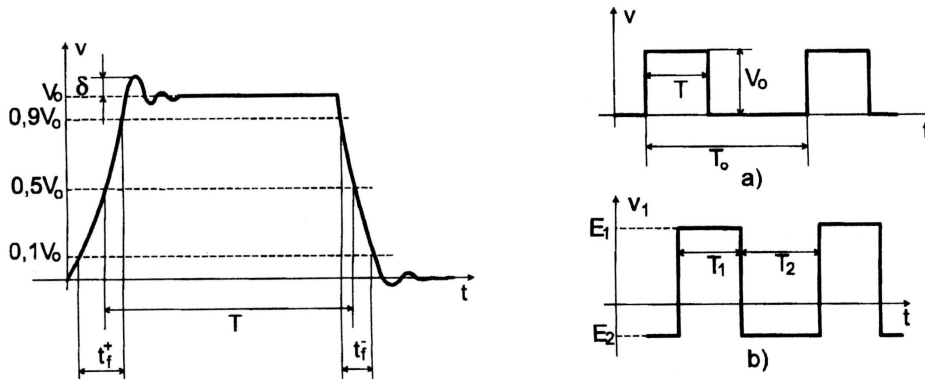


Circuite elementare de prelucrare a impulsurilor

Impuls electric

- semnal neperiodic de durată finită



- mărimi caracteristice unui impuls:

- amplitudine, V_0 , ($mV \div V$);
- durată, T , (la 0,5 din amplitudine); $ns \div 10^2 s$;
- timp de creștere, front crescător, front anterior, t_{cr}, t_f^+, t_{fLH} ;
- timp de cădere, front descrescător, front posterior, t_{cad}, t_f^-, t_{fHL} ;
- supracreștere, δ , val. maximă : 0,1;
- căderea palierului, Δ , val. maximă : 0,1;
- perioada impulsurilor, T_0 , cu valori comparabile cu T ;
- factor de umplere, $\gamma = \frac{T}{T_0}$, (probleme dacă $0 \leftarrow \gamma \rightarrow 1$)

Procesul tranzitoriu într-un circuit de ordinul I

- un singur element reactiv (majoritatea cazurilor practice);
- echivalent: circuit cu o funcție de transfer de ordinul I sau circuit caracterizat printr-o ecuație diferențială liniară de ordinul I.

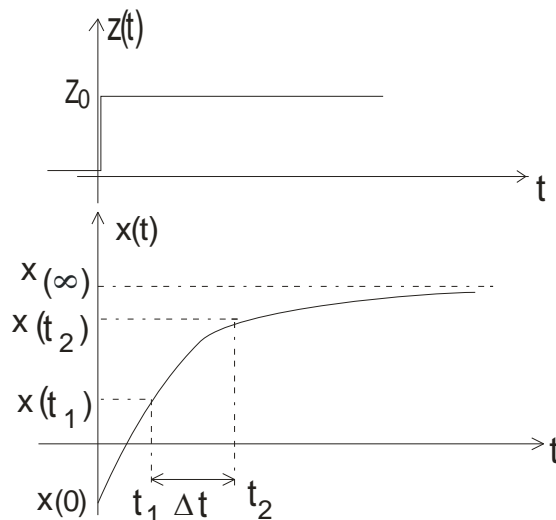
$$\tau \frac{dx(t)}{dt} + x(t) = z(t)$$

cu:

- τ constanta de timp a circuitului (unică);
- $x(t)$ mărimea electrică cu valoarea inițială $x(0)$;

$z(t)$ excitația, pentru $t > 0$.

- caz particular (cel mai frecvent): $z(t)$ - semnal treaptă, amplitudine z_0 :



- la $t \rightarrow \infty$, circuitul ajunge la un regim staționar (echilibru), în care $x(t) \rightarrow x(\infty)$, constant, ușor de stabilit prin analiza sumară a circuitului, deci: $z_0 = x(\infty)$.
- soluția ecuației diferențiale:

$$x(t) = A + B e^{-\frac{t}{\tau}} \text{ cu condițiile:}$$

$$\lim_{t \rightarrow \infty} x(t) = A = x(\infty)$$

$$x(0) = x(\infty) + B \Rightarrow B = x(0) - x(\infty)$$

rezultă:

$$x(t) = x(\infty) + [x(0) - x(\infty)] e^{-\frac{t}{\tau}} \text{ sau:}$$

$$x(t) = x(0) + [x(\infty) - x(0)] \left(1 - e^{-\frac{t}{\tau}}\right)$$

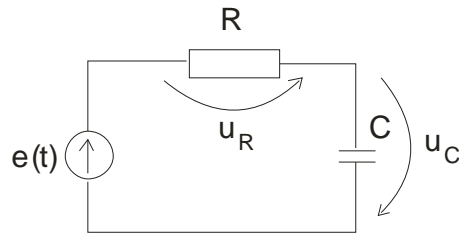
- mărimile $x(0)$, $x(\infty)$ și τ se deduc prin inspectarea circuitului luând în considerare fenomenele fizice din circuit ce apar la apariția semnalului treaptă.
- intervalul de timp dintre două valori ale mărimii electrice:

$$x(t_1) = x(\infty) + [x(0) - x(\infty)] e^{-\frac{t_1}{\tau}};$$

$$x(t_2) = x(\infty) + [x(0) - x(\infty)] e^{-\frac{t_2}{\tau}};$$

$$\Delta t = t_2 - t_1 = \tau \ln \frac{x(\infty) - x(t_1)}{x(\infty) - x(t_2)}.$$

Circuitul RC serie



➤ răspuns pe capacitate și pe rezistență

a) excitație salt treaptă de tensiune de valoarea E :

$$u_R(t) = u_R(\infty) + [u_R(0) - u_R(\infty)] e^{-\frac{t}{\tau}}$$

$$u_C(t) = u_C(\infty) + [u_C(0) - u_C(\infty)] e^{-\frac{t}{\tau}}$$

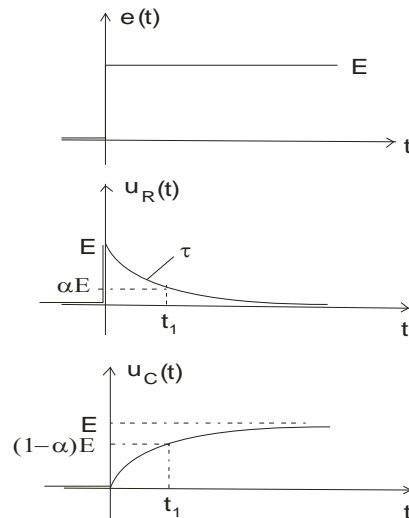
➤ la saltul de tensiune capacitatea se comportă ca un scurtcircuit și se încarcă în timp, astfel:

$$u_C(0_+) = 0; \quad u_R(0_+) = E; \quad u_C(\infty) = E; \quad u_R(\infty) = 0.$$

rezultă:

$$u_R(t) = E e^{-\frac{t}{\tau}}$$

$$u_C(t) = E(1 - e^{-\frac{t}{\tau}})$$



- durata impulsului la amplitudinea αE (pe rezistență):

$$\alpha E = E e^{-\frac{t_1}{\tau}}; \quad (1-\alpha)E = E(1 - e^{-\frac{t_1}{\tau}}) \Rightarrow t_1 = \tau \ln \frac{1}{\alpha}$$

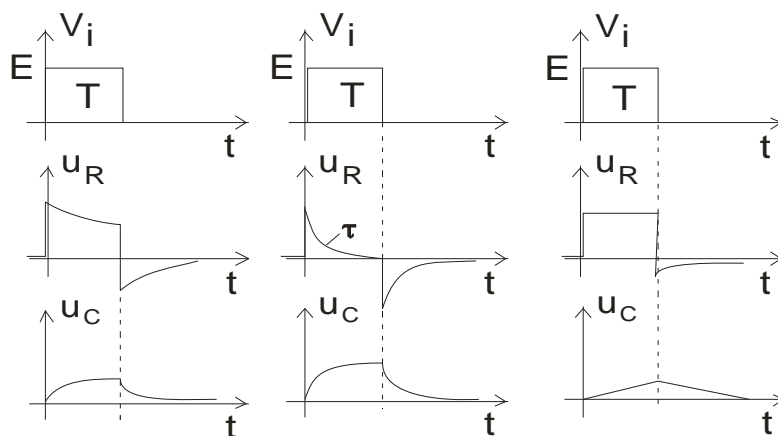
Numeric:

$$\alpha = 0,1 \Rightarrow t_1 = 2,3\tau \Rightarrow u_C(t_1) = 0,9E;$$

$$\alpha = 0,01 \Rightarrow t_1 = 4,6\tau \Rightarrow u_C(t_1) = 0,99E;$$

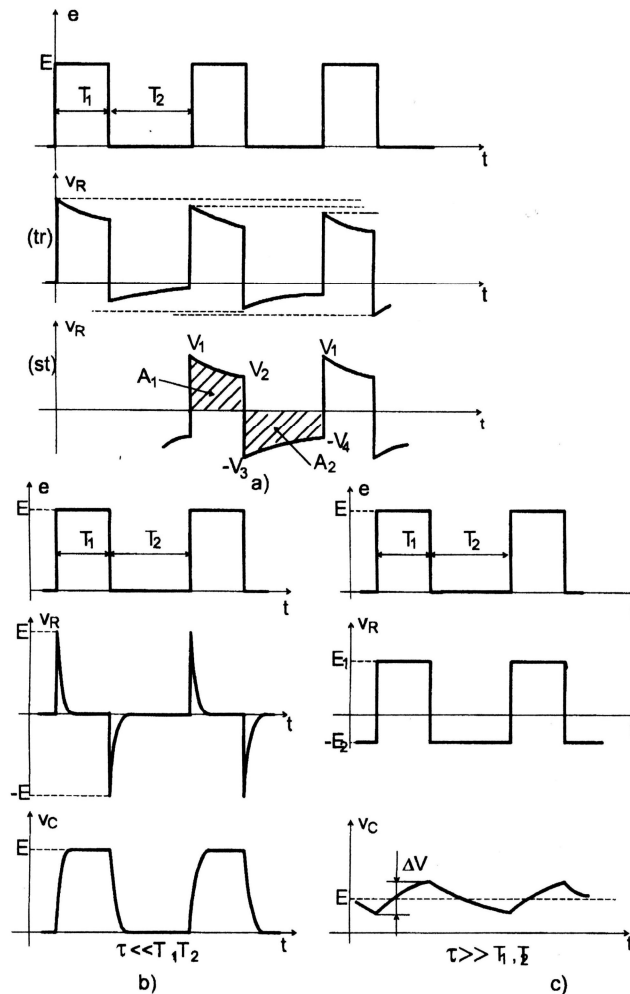
Concluzie: o capacitate se încarcă, practic complet, în 3-4 constante de timp.

- b) excitație sub formă de impuls ideal de tensiune:



- forme de undă pentru cazurile: T și τ comparabile, $T \gg \tau$ și $T \ll \tau$;
 ➤ circuit de derivare, circuit de integrare, circuit de trecere, circuit care deformează impulsurile

- c) excitație cu o succesiune de impulsuri ideale de tensiune
 - condiții inițiale nule;
 - tensiunea de pe rezistență și de pe capacitate pentru diferite rapoarte între constanta de timp și duratele ce caracterizează impulsurile de comandă;



➤ deducerea tensiunilor:

$$Q_{inc} = Q_{desc} \Rightarrow \int_0^{T_1} \frac{V_1 e^{-\frac{t}{\tau}}}{R} dt = \int_0^{T_2} \frac{V_3 e^{-\frac{t}{\tau}}}{R} dt$$

$$V_2 = V_1 e^{-\frac{T_1}{\tau}}; \quad V_4 = V_3 e^{-\frac{T_2}{\tau}}$$

$$V_2 + V_3 = V_4 + V_1 = E$$

Se rezolvă ultimele patru ecuații, se deduc tensiunile V_1, V_2, V_3 și V_4 și se verifică prima relație (care arată și faptul că tensiunea continuă pe rezistență,

Electronică Digitală

în regim permanent, este nulă, componenta continuă a impulsurilor de comandă regăsindu-se pe capacitate).

- pentru circuitul de trecere, mărimile caracteristice se pot deduce din expresiile tensiunilor V_1, V_2, V_3 și V_4 , dar se pot deduce mai simplu din relațiile:

$$E_1 + E_2 = E; \quad T_1 E_1 = T_2 E_2$$
$$E_1 = E \frac{T_2}{T_1 + T_2}; \quad E_2 = E \frac{T_1}{T_1 + T_2}.$$

- pentru circuitul de integrare, mărimile caracteristice se pot deduce:
- componenta continuă:

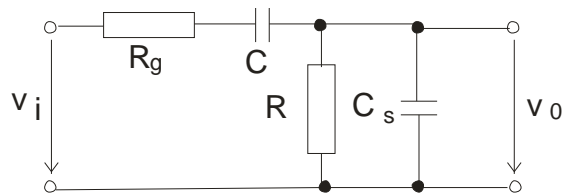
$$E_0 = E \frac{T_1}{T_1 + T_2};$$

- ondulația:

$$\Delta E = \frac{I_{desc} T_2}{C} = \frac{E_0 T_2}{R C} = E \frac{T_1 T_2}{RC(T_1 + T_2)}.$$

Circuitul RC serie real

- neidealități: R_g, C_s, R_s ;
- se analizează numai circuitul de derivare;
- R_s se consideră înglobat în R ;
- concluziile sunt generale;



Cazuri particulare:

- a) $R_g = 0, C_s = 0$, circuit de derivare ideal, salt de tensiune de valoare E :

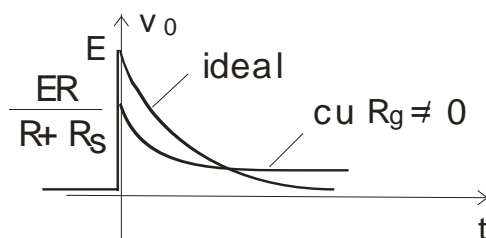
$$v_0(t) = E e^{-\frac{t}{\tau}}, \quad \tau = CR.$$

- b) $R_g \neq 0, C_s = 0$, salt de tensiune de valoare E :

- saltul de tensiune se distribuie între R și R_g :

$$v_0(0) = E \frac{R}{R + R_g}; \quad \tau_b = C(R + R_g) = \tau \left(1 + \frac{R_g}{R}\right).$$

$$v_0(t) = E \frac{R}{R + R_g} e^{-\frac{t}{\tau_b}}$$



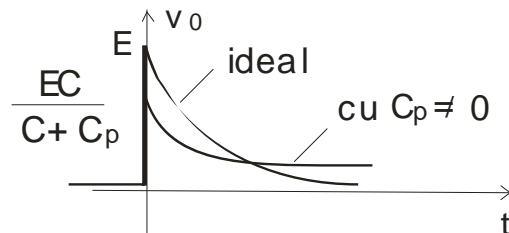
- se modifică constanta de timp, neesențial;
- se micșorează amplitudinea impulsului format: $\Rightarrow R \gg R_g$.

- c) $R_g = 0, C_s \neq 0$, salt de tensiune de valoare E :

- saltul de tensiune se distribuie între C și C_s :

$$v_0(0) = E \frac{C}{C + C_s}, \quad \tau_c = R(C + C_s) = \tau \left(1 + \frac{C_s}{C}\right).$$

$$v_0(t) = E \frac{C}{C + C_s} e^{-\frac{t}{\tau_c}}$$



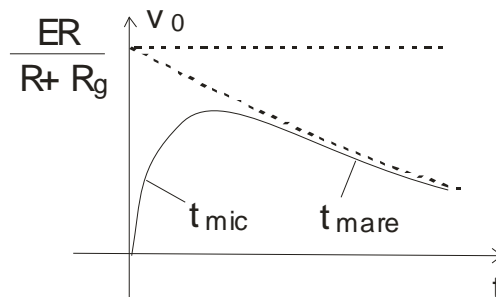
- se modifică constanta de timp, neesențial;
- se micșorează amplitudinea impulsului format: $\Rightarrow C \gg C_s$.

Concluzie: elementele adăugate prin proiectare trebuie să fie mult mai mari decât neidealităților circuitului.

d) $R_g \neq 0$, $C_s \neq 0$ dar: $R \gg R_g$, $C \gg C_s$, salt de tensiune de valoare E .

- pentru t mic: $v_0(t) = E \frac{R}{R + R_g} \left(1 - e^{-\frac{t}{\tau_g}}\right)$; $\tau_g \cong R_g C_s \ll \tau$;

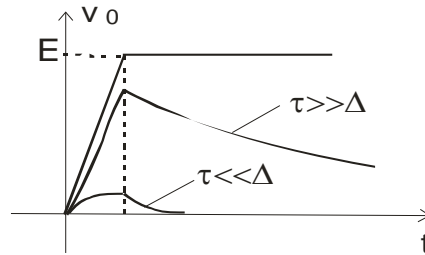
- pentru t mare: $v_0(t) = E \frac{R}{R + R_g} e^{-\frac{t}{\tau_b}}$.



- se micșorează amplitudinea, neesențial;
- apare un front crescător finit al tensiunii de ieșire care determină o întârziere a comenzii pentru circuitul următor: $\Rightarrow R_g \rightarrow 0$, $C_s \rightarrow 0$.

Electronică Digitală

e) circuit ideal excitat cu o tensiune de tip pantă finită (Δ durata frontului tensiunii de comandă):



- răspunsul circuitului se determină fie prin calcul operațional sau prin rezolvarea ecuațiilor diferențiale corespunzătoare circuitului;
- dacă $\tau \ll \Delta$, amplitudine mică a impulsului de la ieșire;
- dacă $\tau \gg \Delta$, se reproduce frontul impulsului de la intrare;
- se impune: $\tau \gg \Delta$;
- întârziere suplimentară determinată de Δ ; deci trebuie: $\Delta \rightarrow 0$.

Concluzie: elementele adăugate (R, C, τ) trebuie să fie mult mai mari decât elementele parazite (R_g, C_s, Δ) și acestea trebuie să fie cât mai mici.

Parametrii comutatoarelor electronice

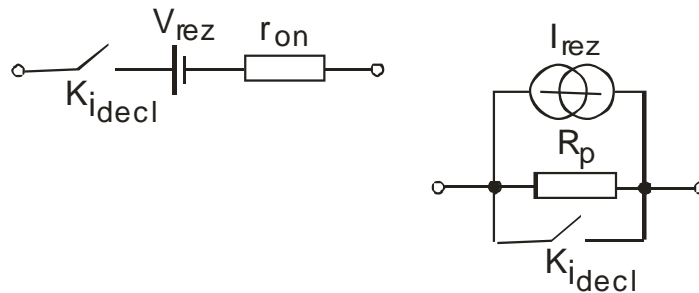
- comutator închis: tensiune reziduală (V_{rez}), rezistență serie (r_{on});
- comutator deschis: curent rezidual (I_{rez}), rezistență de pierderi (R_p);
- timpi de comutare directă (t_{cd}) și inversă (t_{ci}).

Comutator ideal: $V_{rez} = 0$, $r_{on} = 0$, $I_{rez} = 0$, $R_p = \infty$.



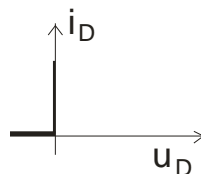
- pentru tensiune negativă nu circulă curent;
- pentru curent direct căderea de tensiune este nulă

Comutator real:

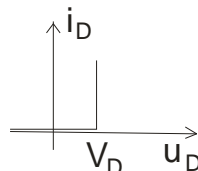


- comutator electronic cu diodă semiconductoră (dioda din siliciu):

- caracteristica diodei: $i_D = I_0 (e^{\frac{qu_D}{kT}} - 1)$
- aproximarea caracteristicii:
 - diodă ideală:

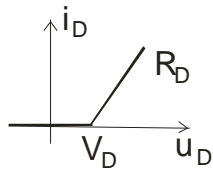


- cu tensiune de prag, $V_D = 0,8V$ pentru curenți de ordinul mA, dependentă de temperatură și de curentul direct:



Electronică Digitală

- cu tensiune de prag, $V_D = 0,8V$ și rezistență serie, R_D (pentru curenți mari), dependentă de curentul direct:



- tensiunea de deschidere a diodei, $V_{D0} = 0,6V$ la curenți de $10 \div 100 \mu A$

- I_{rez} neglijabil până la temperaturi mari; contează la circuite cu rezistențe foarte mari;

- rezistența dinamică, $r_d = \frac{kT}{qI_D}$, cu valoarea de 25Ω pentru

$$I_D = 1mA;$$

- rezistența de pierderi a diodei blocate, I_{rez} , este foarte mare, neglijabilă; poate conta doar în circuite cu rezistențe foarte mari.

- timpii de comutare sunt foarte mici, de obicei, neglijabili în comparație cu alte componente ale timpilor de comutare ai circuitelor electronice;

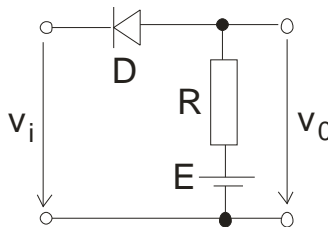
- în circuite integrate monolitice, se preferă ca diodă funcțiunea EB cu colectorul în scurt circuit la bază deoarece caracteristica curent-tensiune are alura cea mai abruptă.

Circuite de limitare cu diode

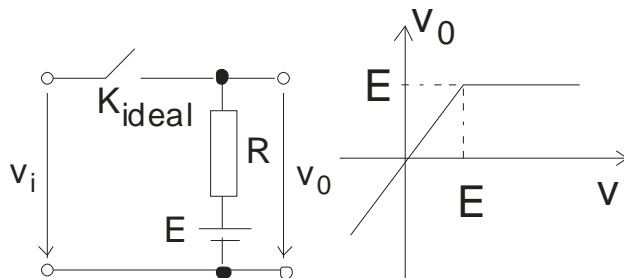
- tipuri de limitatoare:
 - cu limitare superioară
 - cu limitare inferioară
 - cu limitare bilaterală

- cu dioda în serie
- cu dioda în paralel
- mixt (pentru limitatoare bilaterale)

a) limitator superior cu diodă serie

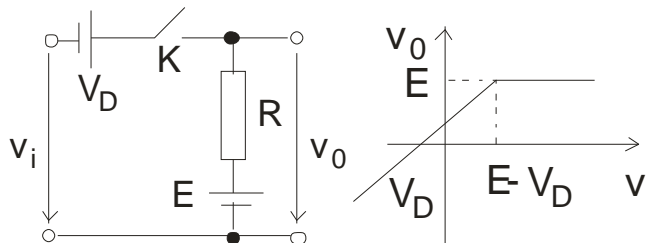


- dioda = comutator ideal



- pentru $v_i \leq E$, dioda deschisă, $v_o = v_i$;
- pentru $v_i \geq E$, dioda blocată, $v_o = E$.

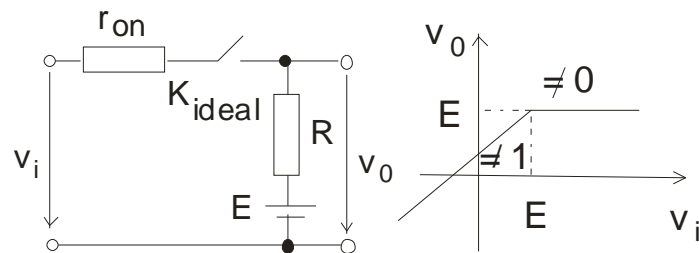
- influența tensiunii de prag a diodei, V_D :



Electronică Digitală

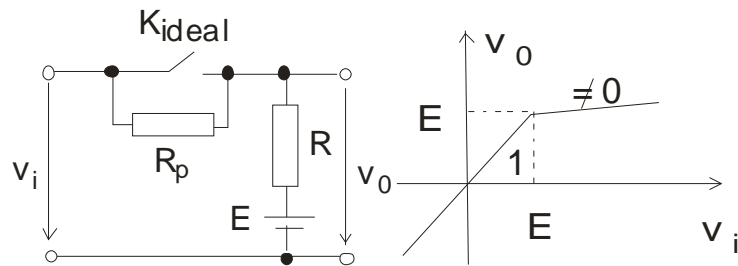
- pentru $v_i \leq E - V_D$, dioda deschisă, $v_0 = v_i + V_D$;
- pentru $v_i \geq E - V_D$, dioda blocată, $v_0 = E$;
- panta în regiunea liniară este 1;
- panta în regiunea de limitare este 0.

➤ influența rezistenței directe a diodei, r_{on} :



- pentru $v_i \leq E$, dioda deschisă, $v_0 = v_i \frac{R}{R + r_{on}} + E \frac{r_{on}}{R + r_{on}}$;
- pentru $v_i \geq E$, dioda blocată, $v_0 = E$;
- panta în regiunea liniară este mai mică decât 1;
- panta în regiunea de limitare este 0.

➤ influența rezistenței de pierderi a diodei, R_p :



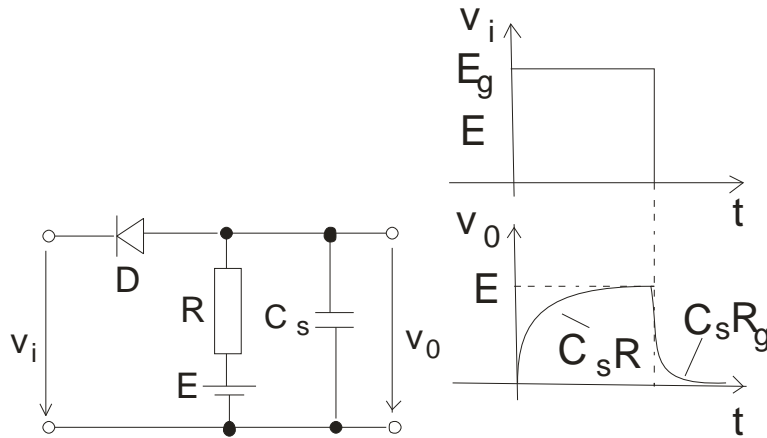
- pentru $v_i \leq E$, dioda deschisă, $v_0 = v_i$;
- pentru $v_i \geq E$, dioda blocată, $v_0 = v_i \frac{R}{R + R_p} + E \frac{R_p}{R + R_p}$;
- panta în regiunea liniară este 1;
- panta în regiunea de limitare este diferită de 0.

➤ impedanța de intrare (pentru rezistență de sarcină infinită și pentru diodă ideală) este:

- în regiunea liniară: $R_{int} = R$;

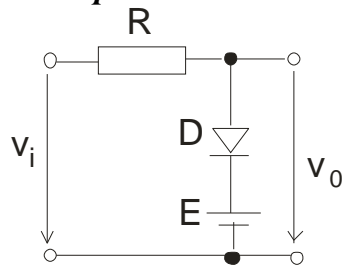
Electronică Digitală

- în regiunea de limitare: $R_{int} = \infty$.
- impedanța de ieșire (pentru rezistență de generator nulă și pentru diodă ideală) este:
 - în regiunea liniară: $R_{ies} = 0$;
 - în regiunea de limitare: $R_{ies} = R$.
- **regimul de comutare (dioda ideală):**

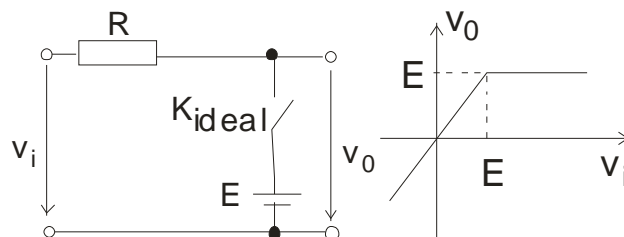


- comutarea directă: $v_0(t) = E(1 - e^{-\frac{t}{RC_s}})$, cu $t_{cr} = 2,3RC_s$ (mare);
- comutarea inversă: $v_0(t) = Ee^{-\frac{t}{R \parallel R_g C_s}}$, cu $t_{cad} = 2,3R \parallel R_g C_s$ (mic).

b) limitator superior cu diodă paralel



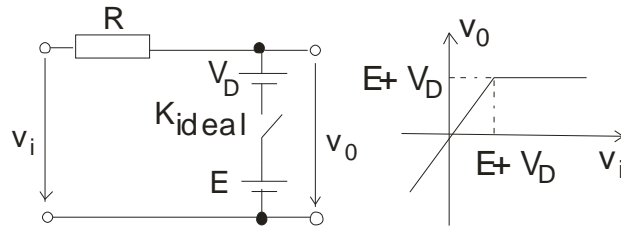
- dioda = comutator ideal



Electronică Digitală

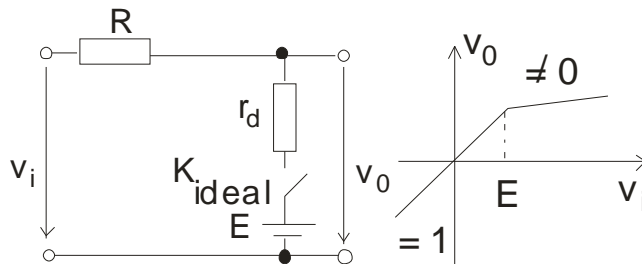
- pentru $v_i \leq E$, dioda blocată, $v_0 = v_i$;
- pentru $v_i \geq E$, dioda deschisă, $v_0 = E$.

➤ influența tensiunii de prag a diodei, V_D :



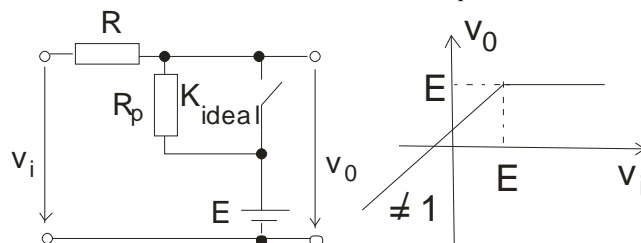
- pentru $v_i \leq E + V_D$, dioda blocată, $v_0 = v_i$;
- pentru $v_i \geq E + V_D$, dioda deschisă, $v_0 = E + V_D$;
- panta în regiunea liniară este 1;
- panta în regiunea de limitare este 0.

➤ influența rezistenței directe a diodei, r_{on} :

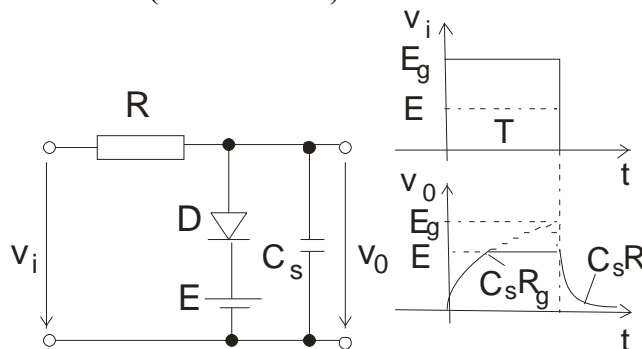


- pentru $v_i \leq E$, dioda blocată, $v_0 = v_i$;
- pentru $v_i \geq E$, dioda deschisă, $v_0 = v_i \frac{r_{on}}{R + r_{on}} + E \frac{R}{R + r_{on}}$;
- panta în regiunea liniară este 1;
- panta în regiunea de limitare este diferită de 0.

➤ influența rezistenței de pierderi a diodei, R_p :



- pentru $v_i \leq E$, dioda blocată, $v_0 = v_i \frac{R_p}{R + R_p} + E \frac{R}{R + R_p}$;
 - pentru $v_i \geq E$, dioda deschisă, $v_0 = E$;
 - panta în regiunea liniară este diferită de 1;
 - panta în regiunea de limitare este 0.
- impedanța de intrare (pentru rezistență de sarcină infinită și pentru diodă ideală) este:
- în regiunea liniară: $R_{int} = \infty$;
 - în regiunea de limitare: $R_{int} = R$.
- impedanța de ieșire (pentru rezistență de generator nulă și pentru diodă ideală) este:
- în regiunea liniară: $R_{ies} = R$;
 - în regiunea de limitare: $R_{ies} = 0$.
- regimul de comutare (dioda ideală):



- comutarea directă:

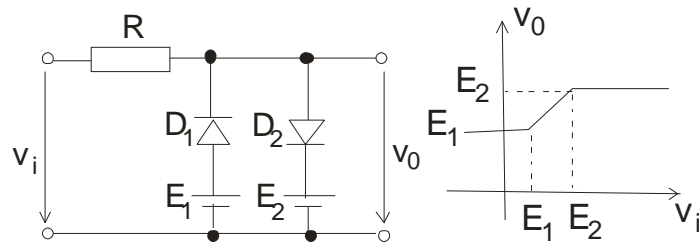
$$v_0(t) = E_g + (E - E_g)e^{-\frac{t}{RC_s}},$$

$$\text{cu: } t_{cr} = RC_s \ln \frac{E_g}{E_g - E} \text{ (mic);}$$

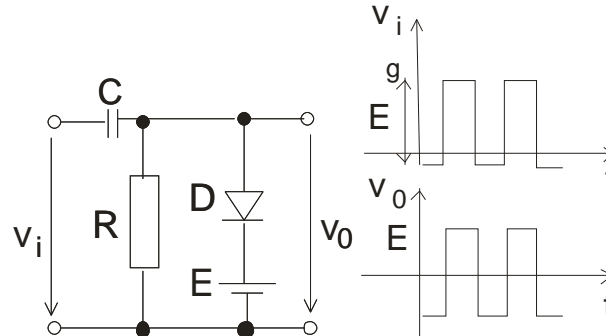
- comutarea inversă: $v_0(t) = Ee^{-\frac{t}{RC_s}}$, cu $t_{cad} = 2,3RC_s$ (mare).

Observație: comparație între caracteristicile de transfer și între regimurile de comutare ale celor două circuite de limitare cu diode;

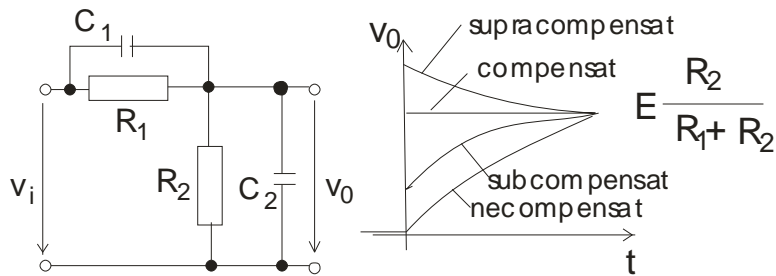
c) limitatoare bilaterale cu diode paralel (exemplu de schemă):



d) circuit de axare a impulsurilor (se modifică componenta continuă pentru un circuit de trecere):



e) divizor de tensiune compensat:



➤ tensiunea de ieșire:

$$v_0(t) = E \frac{R_2}{R_1 + R_2} + \left[E \frac{C_1}{C_1 + C_2} - E \frac{R_2}{R_1 + R_2} \right] e^{-\frac{t}{\tau}}$$

cu: $\tau = R_1 \parallel R_2 (C_1 + C_2)$;

➤ divizor necompensat: $C_1 = 0$;

➤ divizor subcompensat: $\frac{C_1}{C_1 + C_2} < \frac{R_2}{R_1 + R_2}$ sau: $C_1 R_1 < C_2 R_2$;

➤ divizor supracompensat: $\frac{C_1}{C_1 + C_2} > \frac{R_2}{R_1 + R_2}$ sau: $C_1 R_1 > C_2 R_2$;

- divizor compensat: $\frac{C_1}{C_1 + C_2} = \frac{R_2}{R_1 + R_2}$ sau: $C_1 R_1 = C_2 R_2$.
- utilizare: sonde de tensiune (capacitate de intrare mică pentru a testa circuite de viteză mare).

Circuite logice cu tranzistoare bipolare

Parametrii circuitelor logice

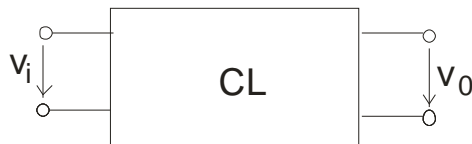
- pentru apreciere;
- pentru comparare:
 1. posibilități de interconectare;
 2. regim tranzitoriu;
 3. caracteristici de alimentare și putere disipată

Interconectarea circuitelor logice:

- posibilități puse în evidență prin:
 - caracteristici statice;
 - parametri statici;

Caracteristica de transfer, $v_0(v_i)$;

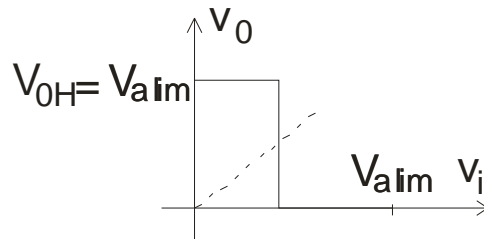
- cazul general:



rezultă:

- nivelele logice de ieșire, V_{0L}, V_{0H} (în logică pozitivă);
- tensiunile de intrare considerate ca nivele logice, V_{iL}, V_{iH} ;
- tensiunea de prag logic, V_{prL} (tensiunea pentru care se consideră că se face trecerea de la un nivel logic la celălalt);
- marginile de zgomot statice, MZL și MZH cu $MZL = V_{iL} - V_{oL}$ și $MZH = V_{oH} - V_{iH}$ (nivelul maxim al perturbațiilor statice admise fără schimbarea stării circuitului la ieșire);

➤ cazul circuitului logic ideal:



Rezultă:

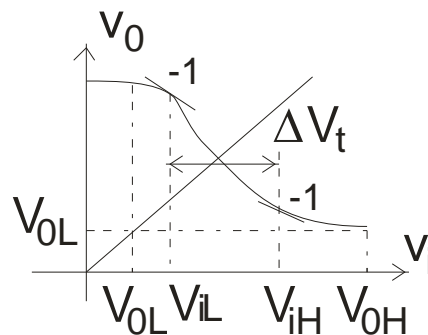
$$V_{oL} = 0; \quad V_{oH} = V_{ALIM}; \quad V_{prL} = 0,5V_{ALIM};$$

$$MZZ = MZH = 0,5V_{ALIM}.$$

Concluzii:

- se folosește integral tensiunea de alimentare;
- nivelele logice sunt bine precizate și, practic, independente de condițiile reale de funcționare;
- marginile de zgomot statice egale și maxime;
- tensiunea de prag logic la jumătatea tensiunii de alimentare.

➤ cazul circuitului logic real:



Rezultă:

- V_{iL}, V_{iH} se determină pentru panta caracteristicii egală cu -1 ;
- $V_{oL} \geq 0, \quad V_{oH} \leq V_{ALIM}$;
- $V_{prL} \neq 0,5V_{ALIM}$; MZZ, MZH scad;

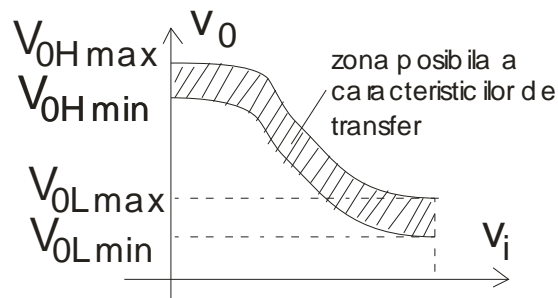
Concluzii:

- tensiunea de alimentare nu mai este integral folosită;
- nivelele logice nu mai sunt bine precizate și depind de condițiile reale de funcționare;
- apare zona de tranziție în care nivelele logice nu sunt bine precizate și în care se poate face schimbarea stării circuitului la ieșire la variații mici ale tensiunii de la intrare;

Condiții reale de funcționare:

- dispersia de fabricație a componentelor electronice;
- sarcina (de obicei, neprecizată);
- variația condițiilor de mediu (în special, θ);
- variația tensiunilor de alimentare;
- îmbătrânirea componentelor;
- zgomotele electrice și electromagnetice.

În condițiile de funcționare cele mai defavorabile:



- $0 \leq V_{oL \min} \leq V_{oL} < V_{oL \max} ; V_{oH \min} < V_{oH} \leq V_{oH \max} \leq V_{ALIM} ;$

- $V_{oL \max}, V_{oH \max}$ sunt garantate de producător, în condițiile de utilizare specificate pentru fiecare familie de circuite logice integrate ;

- $MZL = V_{iL \min} - V_{oL \max} ; MZH = V_{oH \min} - V_{iH \max} ;$

- $V_{iL} < V_{prL} < V_{iH} .$

caracteristica de intrare, $i_i(v_i)$;

Se determină curenții de intrare, I_{iL}, I_{iH} :

- pentru CL ideal: curenții de intrare sunt nuli;
- pentru CL real: curenții de intrare sunt între limite foarte mari:

mA pentru TTL respectiv pA pentru CMOS;

- în condițiile reale de funcționare, pentru fiecare familie de circuite integrate se stabilesc: $I_{iL \max}, I_{iH \max}$;

- se determină tensiunile extreme ce pot fi aplicate circuitului la intrare fără a se provoca distrugerea acestuia: $V_{i \min}, V_{i \max} .$

caracteristicile de ieșire, $i_o(v_o)$ (în funcție de starea logică la ieșire);

Se determină curenții disponibili la ieșire, I_{oL}, I_{oH} :

- pentru CL ideal: curenții de ieșire sunt nelimitați;
- pentru CL real se definesc: $I_{oL \max}, I_{oH \max}$;

Se definește *capacitatea de încărcare statică, fan-out*:

- circuite logice de același tip: $\min \left\{ \frac{I_{o \max}}{I_{iL \max}}, \frac{I_{oH \max}}{I_{iH \max}} \right\}$;

- pentru circuite diferite se face bilanțul curenților pentru fiecare stare logică de la ieșire: $I_{oL \max} > I_{sL \max}$, $I_{oH \max} > I_{sH \max}$.

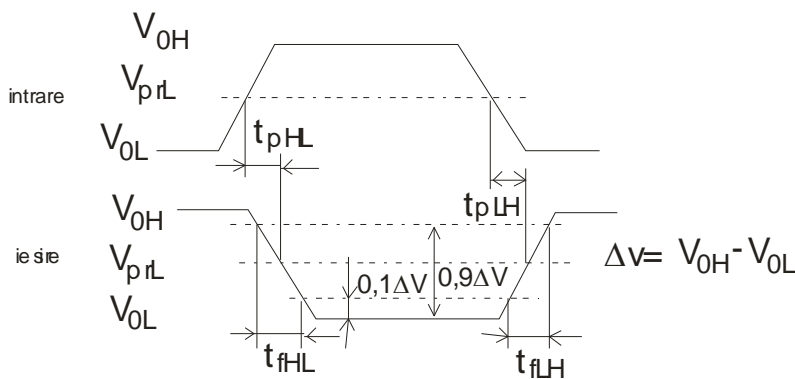
Regimul tranzitoriu:

Se consideră răspunsul unui circuit logic la un semnal obținut de la un circuit logic de același tip:

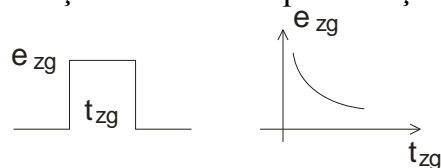
Se definesc:

- timpul de propagare (diferența de timp între trecerea prin V_{prL} a tensiunii de ieșire și trecerea prin aceeași valoare a tensiunii de intrare), $t_{pHL} \neq t_{pLH}$; timpul de propagare mediu:

$t_p = \frac{t_{pLH} + t_{pHL}}{2}$; determină viteza de lucru a circuitelor (numărul de operații pe secundă);



- duratele fronturilor, $t_{fHL} \neq t_{fLH}$ - depind de sarcină, de structura circuitului și se precizează valorile maxime pentru sarcini capacitive precizate; influențează timpul de propagare, determină o creștere suplimentară a consumului, favorizează tendința de apariție a oscilațiilor parazite, influențează regulile de proiectare și de realizare a circuitelor;
- marginea de zgomot dinamică – definită ca amplitudinea minimă a unui impuls de durată precizată care schimbă starea CL la ieșire – reflectă rezistența circuitului la perturbații dinamice.



Caracteristici de alimentare

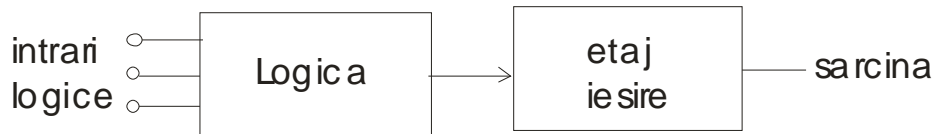
- tensiuni de polarizare: V_{CC}, V_{EE}, V_{DD} , cu toleranțele admise;
- curenții de alimentare:
$$\begin{cases} I_{CCL}, I_{CCH}, I_{CC} = \frac{I_{CCL} + I_{CCH}}{2}; \\ I_{DDL}, I_{DDH}, I_{DD} = \frac{I_{DDL} + I_{DDH}}{2}; \end{cases}$$
- puterea disipată: P_{CCL}, P_{CCH} ;
- puterea medie disipată: $P_d = \frac{P_{CCL} + P_{CCH}}{2}$, pentru impulsuri de joasă frecvență și cu un factor de umplere de 0,5;
- componentele tranzitorii ale puterii disipate determinate de sarcină și de duratele finite ale fronturilor impulsurilor de comandă;
- influențe: limitează gradul de integrabilitate, restricții la amplasarea componentelor, restricții la cablajele de masă și de alimentare, restricții la proiectarea surselor de alimentare.
- factor de merit: $M = P_d t_p$ - caracterizează familiile de CL.

Circuite logice cu tranzistoare bipolare

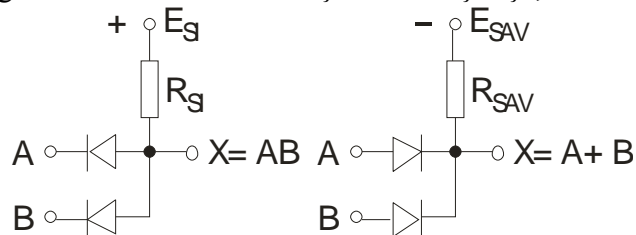
Comutator cu TBIP

Introducere. CL cu diode:

Schema bloc a unui CL cu TBIP:



- * semnale logice – logică pozitivă
- * funcții logice realizate cu diode și rezistențe: ȘI, SAU



Funcționare:

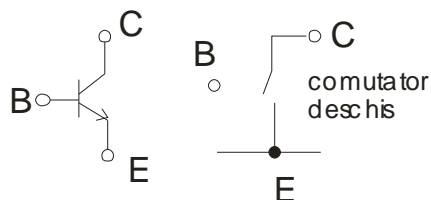
- * la circuitul SAU – la ieșire se obține cea mai mare dintre tensiunile de la intrări;
- * la circuitul ȘI – la ieșire se obține cea mai mică dintre tensiunile de la intrări;
- * dezavantaje:
 - degradarea nivelelor logice;
 - limitarea fan-out;
 - răspuns tranzitoriu nesimetric;
 - consum ridicat.
- * se realizează cu: diode, joncțiuni EB, prin însumare de curenți de colector sau cu tranzistoare multiemitor.

Parametrii de comutație ai TBIP

Obs. parametrii de comutație \neq parametrii de regim armonic

1) parametrii statici:

a) TBIP blocat \rightarrow comutator deschis:



parametrii:

- curenț rezidual $I_{ce0} = 10^{-7} \div 10^{-8} A$ (neglijabil);

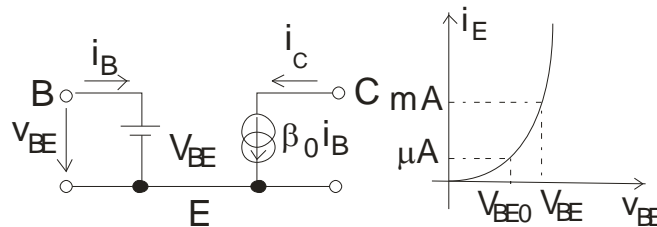
- rezistență de pierderi foarte mare (neglijabilă).

(aceste elemente pot conta numai în circuite cu rezistențe externe foarte mari);

Concluzie: la un TBIP blocat tensiunile pe joncțiuni depind numai de circuitul exterior și nu trebuie să depășească tensiunile maxim admisibile.

b) TBIP în conducție:

b1) în RAN:



parametrii:

- tensiunea de deschidere a joncțiunii EB (la curenți de emitor de zeci de μA):

$V_{BE0} = 0,55V \div 0,65V$, valoare tipică: $V_{BE0} = 0,6V$;

- tensiunea directă pe joncțiunea EB (la curenți de ordinul mA):

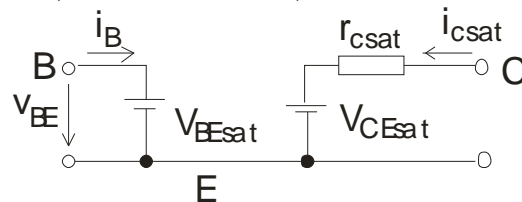
$V_{BE} = 0,75V \div 0,85V$, valoare tipică: $V_{BE} = 0,8V$;

- curențul rezidual al joncțiunii EB: $I_{eb0} < 10^{-12} A$ (aria joncțiunii foarte mică);

- factorul de curenț al tranzistorului: tipic, $\beta_0 = 40 \div 60$, dar și $\beta_0 < 40$;

- rezistența generatorului de curenț este foarte mare, neglijabilă.

b2) în SAT (comutator închis):



parametrii:

- tensiunea directă pe joncțiunea EB la saturație (la curenți de ordinul mA):

$V_{BEsat} = 0,75V \div 0,85V$, valoare tipică: $V_{BEsat} = 0,8V$;

- tensiunea de saturație intrinsecă: $V_{CEsat} \cong 0,1V$ (valoare tipică);

- rezistența de saturație, $r_{csat} \cong 10\Omega$ (măsură tehnologică pentru micșorare).

Concluzie: la un TBIP în saturație, curenții prin joncțiuni sunt stabiliți numai de circuitul exterior și nu trebuie să depășească curenții maxim admisibili; tensiunile pe joncțiuni sunt mici și bine precizate.

c) RAI

- de obicei, apare în mod neintenționat;

- se caracterizează prin parametrul α_i cu valoare tipică $< 10^{-1}$, cu o mare dispersie de fabricație.

Observație: toți parametrii TBIP sunt dependenți de curenții prin tranzistor (deci și de tensiunile de alimentare) și de temperatură.

2) parametrii dinamici:

- capacitățile de barieră:

$$C_{be} = \frac{C_{be0}}{\left(1 - \frac{u_E}{U_0}\right)^n}; \quad C_{bc} = \frac{C_{bc0}}{\left(1 - \frac{u_C}{U_0'}\right)^{n'}} \quad \text{cu:}$$

- C_{be0}, C_{bc0} , capacitățile de barieră ale celor două joncțiuni la polarizare nulă, neliniare, distribuite, proporționale cu ariile joncțiunilor, de ordinul pF sau mai mici;

- u_E, u_C tensiunile de pe cele două joncțiuni;

- U_0, U_0' , înălțimile de barieră ale celor două joncțiuni;

- n, n' , exponenți cu valori între 0,3 și 0,5.

- constantele de timp de viață ale purtătorilor minoritari în exces, τ_p și τ_n și constanta de timp de stocare, τ_s , cu valori de ordinul ns;

- capacitățile parazite ale conexiunilor, distribuite și neliniare.

Avantajele comutatorului cu TBIP:

- putere disipată mică în BL; curenții de valoare mică; tensiuni determinate de circuitul exterior;

- putere disipată mică în SAT; tensiunile pe joncțiuni de valoare mică și precizată; curenți determinați de circuitul exterior;

Dezavantajele comutatorului cu TBIP:

- comutarea din starea de blocare în starea de conducție și invers presupune deplasarea unei cantități de sarcină în (din) bază și în (din) capacitățile parazite ceea ce presupune timpi de comutare diferiți de zero.

Observatii:

1. t_{com} cât mai mic:

- C_{be} și C_{bc} cât mai mici \Rightarrow arii ale joncțiunilor cât mai mici cu consecințele:

- $I_{max adm}, P_{d max adm}$ mici;

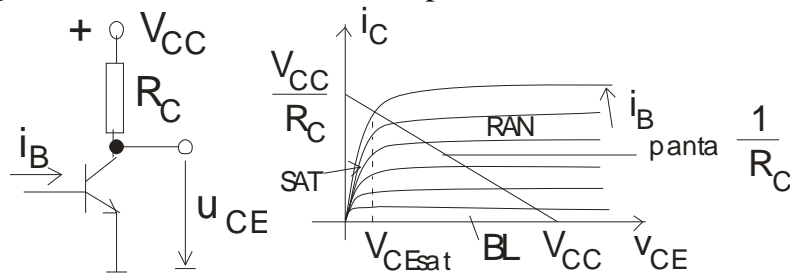
- I_{eb0}, I_{cb0} foarte mici ($< 10^{-11} A$);

- τ_n, τ_p, τ_s cât mai mici \Rightarrow dopare cu Aur \Rightarrow crește recombinarea în bază și scade factorul de curent al tranzistorului β_0 la valori < 50 ;

\Rightarrow concentrații de impurități, N_a și N_d cât mai mari $\Rightarrow I_{eb0}, I_{cb0}$ mici;

- deoarece I_{eb0} este foarte mic rezultă tensiunea directă bază emitor la curenți de ordinul mA cu valori ridicate $0,75V \div 0,85V$ cu valoarea tipică $0,8V$.

2. regimurile de lucru ale TBIP – pe caracteristicile statice:



- blocare: $i_B = 0, i_C = I_{ce0}$, neglijabil;
- RAN: $0 < i_B \leq i_{Bsi}; 0 < i_C \leq i_{Csat}$;
- SAT: $i_B \geq i_{Bsi}, i_C = i_{Csat} = \frac{V_{CC} - V_{CEsat}}{R_C}$.

Comportarea tranzistorului în saturație depinde și de i_B . Cantitativ:

- grad de saturație: $n = \frac{i_B - i_{Bsi}}{i_{Bsi}}$;
- factor de supracomandă: $n' = \frac{i_B}{i_{Bsi}} = n + 1$.

3. Dependența V_{CEsat} de curenți și de temperatură:

Ecuțiile Ebers Moll: $v_T = \frac{kT}{q}$; $B_e = e^{\frac{V_{BE}}{v_T}} - 1$; $B_c = e^{\frac{V_{BC}}{v_T}} - 1$.

$$I_{es} B_e - \alpha_i I_{cs} B_c = i_E = i_C + i_B$$

$$\alpha_0 I_{es} B_e - I_{cs} B_c = i_C$$

Se elimină B_e : $-I_{cs}(1 - \alpha_0 \alpha_i) B_c = (1 - \alpha_0) i_C - \alpha_0 i_B$

$$I_{es}(1 - \alpha_0 \alpha_i) B_e = (1 - \alpha_i) i_C + i_B$$

Rezultă:

$$V_{BC} = v_T \ln \left(1 + \frac{(1 - \alpha_0) i_C - \alpha_0 i_B}{-I_{cs}(1 - \alpha_0 \alpha_i)} \right) \cong v_T \ln \frac{\alpha_0 i - (1 - \alpha_0) i_C}{I_{cs}(1 - \alpha_0 \alpha_i)}$$

$$V_{BE} = v_T \ln \left(1 + \frac{(1 - \alpha_i) i_C + i_B}{I_{es} (1 - \alpha_0 \alpha_i)} \right) \cong v_T \ln \frac{i_B + (1 - \alpha_i) i_C + i_B}{I_{es} (1 - \alpha_0 \alpha_i)}$$

Rezultă:

$$V_{CEsat} = V_{BE} - V_{BC} = v_T \ln \frac{I_{cs} \frac{i_B + (1 - \alpha_i) i_C}{I_{es} \alpha_0 i_B - (1 - \alpha_0) i_C}}{\alpha_i \frac{\frac{i_B}{i_C} + 1 - \alpha_i}{\alpha_0 \frac{i_B}{i_C} - (1 - \alpha_0)}} = v_T \ln \frac{\alpha_0 \frac{i_B}{i_C} + 1 - \alpha_i}{\alpha_i \alpha_0 \frac{i_B}{i_C} - (1 - \alpha_0)}$$

$$\text{Dar: } i_C = i_{Csat} = \beta_0 i_{Bsi}; \quad i_B = n' i_{Bsi}; \quad \Rightarrow \quad \frac{i_B}{i_C} = \frac{n'}{\beta_0}.$$

$$\text{Deci: } V_{CEsat} = v_T \ln \frac{\alpha_0 \frac{\frac{n'}{\beta_0} + (1 - \alpha_i)}{\alpha_i \alpha_0 \frac{n'}{\beta_0} - (1 - \alpha_0)}}{1} = v_T \ln \frac{1}{\alpha_i} \frac{n' + \beta_0 (1 - \alpha_i)}{n' - 1}.$$

Dacă: n' scade, V_{CEsat} scade;

Ex.: $\beta_0 = 40; n' = 5, \alpha_i = 0,1 \Rightarrow V_{CEsat} = 0,115V$ (neglijabil, dar dependent de curenți și de temperatură).

4. TBIP este comutator electronic

comutare directă $BL \Rightarrow RAN, SAT$

comutare inversă $RAN, SAT \Rightarrow BL$

Comutarea TBIP

Ecuțiile metodei sarcinii

- se integrează ecuația de continuitate pe toată lungimea bazei; rezultă:

$$\frac{dQ(t)}{dt} + \frac{Q(t)}{\tau_n} = i_B(t) \quad \text{cu:}$$

- $i_B(t)$ curentul de bază, constant sau variabil, pentru $t > 0$;

- $\frac{Q(t)}{\tau_n}$ curentul de recombinare din bază;

- $\frac{dQ(t)}{dt}$ variația sarcinii din bază determinată de aportul de purtători al curentului de bază și datorită recombinării.

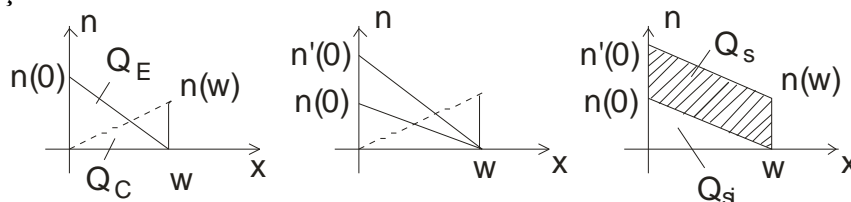
- în regim staționar, în RAN: $i_B = \frac{Q}{\tau_n} \Rightarrow i_C = \beta_0 i_B = \beta_0 \frac{Q}{\tau_n}$;

- se presupune că și în regim staționar se păstrează proporționalitatea:

$$i_C(t) = \beta_0 \frac{Q(t)}{\tau_n} \quad \text{și rezultă:}$$

$$\frac{d}{dt} \left(\tau_n \frac{i_C(t)}{\beta_0} \right) + \frac{i_C(t)}{\beta_0} = i_B(t) \Rightarrow \tau_n \frac{di_C(t)}{dt} + i_C(t) = \beta_0 i_B(t)$$

- în saturație:



- injecție de purtători de la emitor;

- injecție de purtători de la colector (polarizat direct);

- injecție suplimentară de la emitor pentru menținerea constantă a curentului de colector, dat de panta concentrației de purtători;

Rezultă:

- sarcina de purtători injectați până la saturație incipientă, Q_{si} ;

- sarcina de purtători injectați în saturație de ambele joncțiuni, Q_s

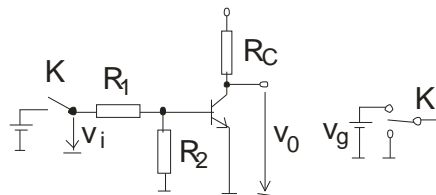
Ecuțiile metodei sarcinii vor fi:

$$\begin{aligned}
 & \text{- pentru RAN: } \begin{cases} \frac{dQ(t)}{dt} + \frac{Q(t)}{\tau_n} = i_B(t) \\ i_C(t) = \beta_0 \frac{Q(t)}{\tau_n} \end{cases} \quad \text{sau} \quad \tau_n \frac{di_C(t)}{dt} + i_C(t) = \beta_0 i_B(t); \\
 & \text{- pentru SAT: } \begin{cases} \frac{dQ_s(t)}{dt} + \frac{Q_s(t)}{\tau_s} + \frac{Q_{si}}{\tau_n} = i_B(t) \\ i_C(t) = i_{C_{sat}} \end{cases} ; \quad \text{cu } \tau_s = \frac{\tau_n}{1 + \beta_0(1 - \gamma)};
 \end{aligned}$$

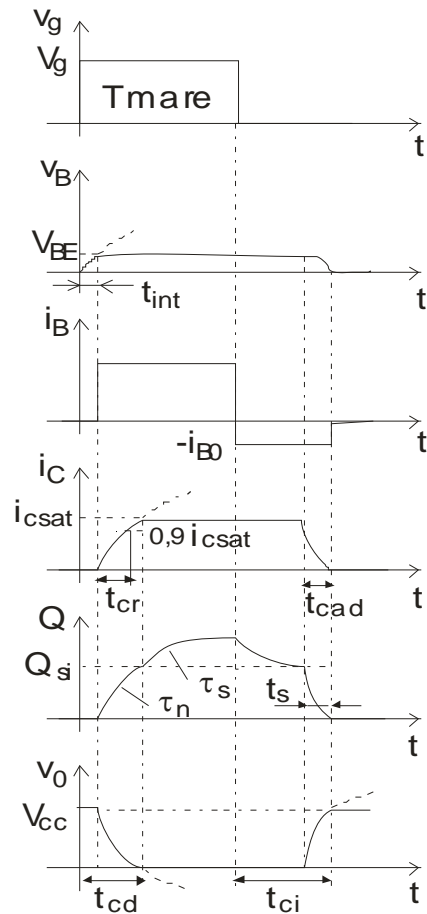
(τ_s este *constanta de timp de stocare*, dată de relația semiempirică în care γ este eficiența emitorului și cu valori comparabile cu ale lui τ_n).

Comutarea TBIP

Schema de comandă:



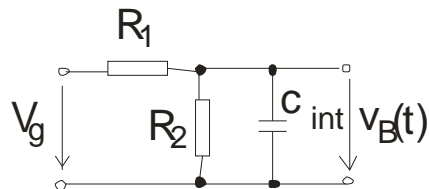
Graficele mărimilor electrice din circuit:



a) comutarea directă:

a1) timpul de întârziere:

- schema echivalentă pentru circuitul de intrare



- variația tensiunii pe baza tranzistorului după aplicarea saltului de tensiune de comandă:

$$v_B(t) = \frac{R_2}{R_1 + R_2} V_g \left(1 - e^{-\frac{t}{\tau_1}} \right) \text{ cu } \tau_1 = C_{\text{int}} R_1 \parallel R_2 ; \text{ cu:}$$

$$C_{\text{int}} \cong C_{be} + C_{bc}$$

- se atinge tensiunea de deschidere a TBIP dacă $v_B(t_{\text{int}}) = V_{BE0}$; rezultă:

$$t_{\text{int}} = C_{\text{int}} R_1 \parallel R_2 \ln \frac{\frac{R_2}{R_1 + R_2} V_g}{\frac{R_2}{R_1 + R_2} V_g - V_{BE0}} = C_{\text{int}} R_1 \parallel R_2 \ln \frac{1}{1 - \left(1 + \frac{R_1}{R_2}\right) \frac{V_{BE0}}{V_g}}.$$

a2) timpul de creștere:

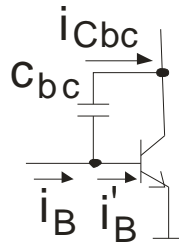
- se stabilește curentul de bază: $i_B = \frac{V_g - V_{BE}}{R_1} - \frac{V_{BE}}{R_2} = \frac{V_g}{R_1} - \frac{V_{BE}}{R_1 \parallel R_2};$

- se aplică metoda sarcinii pentru RAN:

$$\frac{dQ(t)}{dt} + \frac{Q(t)}{\tau_n} = i_B \text{ cu condiția inițială: } Q(0) = 0 \text{ și rezultă:}$$

$$Q(t) = \tau_n i_B \left(1 - e^{-\frac{t}{\tau_n}}\right); \quad i_C(t) = \beta_0 i_B \left(1 - e^{-\frac{t}{\tau_n}}\right).$$

- influența capacității de barieră a joncțiunii Colector-Bază, C_{bc} :



$$i'_B(t) = i_B - i_{C_{bc}} = i_B - C_{bc} \frac{dv_{BC}}{dt} \text{ (curentul care susține acumularea de}$$

sarcină în bază, conform ecuației metodei sarcinii, i_B fiind curentul de bază determinat de circuitul exterior);

$$v_{BC} = -v_{CB} = -(V_{cc} - R_c i_C - v_{BE}) \Rightarrow \frac{dv_{BC}}{dt} = R_c \frac{di_C}{dt};$$

Rezultă: $\tau_n \frac{di_C(t)}{dt} + i_C(t) = \beta_0 \left(i_B - C_{bc} R_c \frac{di_C(t)}{dt} \right)$ sau:

$$\tau_n' \frac{di_C(t)}{dt} + i_C(t) = \beta_0 i_B \text{ cu: } \tau_n' = \tau_n + \beta_0 C_{bc} R_c.$$

- se remarcă influența foarte mare a celui de al doilea termen și a lui β_0 . Deci:

$$Q(t) = \tau_n' i_B \left(1 - e^{-\frac{t}{\tau_n'}} \right); \quad i_C(t) = \beta_0 i_B \left(1 - e^{-\frac{t}{\tau_n'}} \right).$$

Terminarea comutării directe:

- în RAN: pentru $i_C(t_{cr}) = 0,9\beta_0 i_B \Rightarrow t_{cr} = 2,3\tau_n'$ (mare);

- în SAT: pentru $i_C(t_{cr}) = 0,9i_{Csat} \Rightarrow t_{cr} = \tau_n' \ln \frac{1}{1 - \frac{0,9i_{Csat}}{\beta_0 i_B}}$;

- dar; $n' = \frac{i_B}{i_{Bsi}} = \frac{i_B}{\frac{i_{Csat}}{\beta_0}} = \frac{\beta_0 i_B}{i_{Csat}}$ și: $t_{cr} = \tau_n' \ln \frac{1}{1 - \frac{0,9}{n'}}$.

- prin dezvoltare în serie: $t_{cr} \cong 0,9 \frac{\tau_n'}{n'}$.

- se observă: $t_{cr} = t_{cr}(\tau_n, R_c, \beta_0, C_{bc})$;

- pentru ca $t_{cr} \rightarrow 0$ este necesar ca: β_0 cât mai mic, τ_n, C_{bc} cât mai

mici, R_c cât mai mic (contradicție cu $P_d = \frac{V_{CC}^2}{2R_c}$ cât mai mică).

În continuare, se acumulează sarcină în bază:

$$\frac{dQ_s(t)}{dt} + \frac{Q_s(t)}{\tau_s} + \frac{Q_{si}}{\tau_n'} = i_B \quad \text{cu: } Q_{si} = \tau_n' i_{Bsi}; \quad Q_s(0) = 0.$$

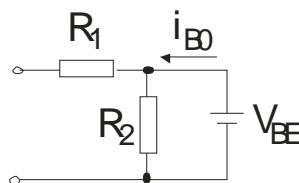
Rezultă:

$$Q_s(t) = \tau_s (i_B - i_{Bsi}) \left(1 - e^{-\frac{t}{\tau_s}} \right);$$

$$Q_s(\infty) = \tau_s (i_B - i_{Bsi}) = (n' - 1) Q_{si} = n Q_{si}.$$

b) comutarea inversă

- până la eliminarea sarcinii din bază, tensiunea V_{BE} rămâne la valoarea de deschidere; circuitul echivalent:



- curentul de bază va fi: $i_{B0} = \frac{V_{BE}}{R_2}$ (sau $R_1 \parallel R_2$, în funcție de circuit);

b1) eliminarea sarcinii suplimentare:

$$\frac{dQ_s(t)}{dt} + \frac{Q_s(t)}{\tau_s} + \frac{Q_{si}}{\tau'_n} = -i_{B0} \quad \text{cu: } Q_s(0) = \tau_s(i_B - i_{Bsi});$$

$$Q_s(t) = -\tau_s(i_{B0} + i_{Bsi}) + \tau_s(i_B + i_{B0}) e^{-\frac{t}{\tau_s}}.$$

La anularea sarcinii, $Q_s(t_s) = 0$, se obține *timpul de stocare*:

$$t_s = \tau_s \ln \frac{i_B + i_{B0}}{i_{Bsi} + i_{B0}}. \quad \text{comentarii.}$$

b2) comutarea de la saturația incipientă la blocare:

$$\tau'_n \frac{di_C(t)}{dt} + i_C = -\beta_0 i_{B0}, \quad \text{cu: } i_C(0) = i_{Csat} = \beta_0 i_{Bsi};$$

Rezultă:

$$i_C(t) = -\beta_0 i_{B0} + \beta_0(i_{B0} + i_{Bsi}) e^{-\frac{t}{\tau'_n}};$$

Se calculează timpul de cădere din condiția: $i_C(t_{cad}) = 0$:

$$t_{cad} = \tau'_n \ln \left(1 + \frac{i_{Bsi}}{i_{B0}} \right).$$

Concluzii:

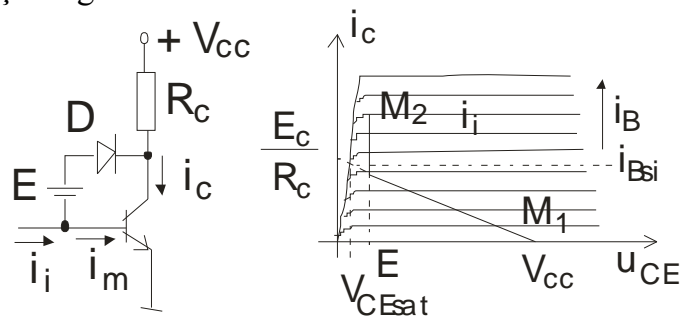
$$t_{cd} = t_{int} + t_{cr} \quad \text{comentarii.}$$

$$t_{ci} = t_s + t_{cad}$$

Evitarea intrării în saturație

* eliminare t_s , dar menținere în apropierea regiunii de saturație;

* circuit de reacție negativă neliniară:



funcționare:

- pentru $i_i < i_{B1}$, D blocată și PSF, în RAN, parcurge zona $M_1 \div M$

- pentru $i_i > i_{B1}$, D deschisă, se stabilește tensiunea de ieșire la valoarea:
 $V_{oL} = -V_D + E + V_{BE} \cong E$ și PSF, tot în RAN, parcurge zona $M \div M_2$;

curentul de colector se stabilește la valoarea: $i_C = \alpha_0 i_E = \alpha_0 \left(i_i + \frac{V_{CC} - E}{R_c} \right)$

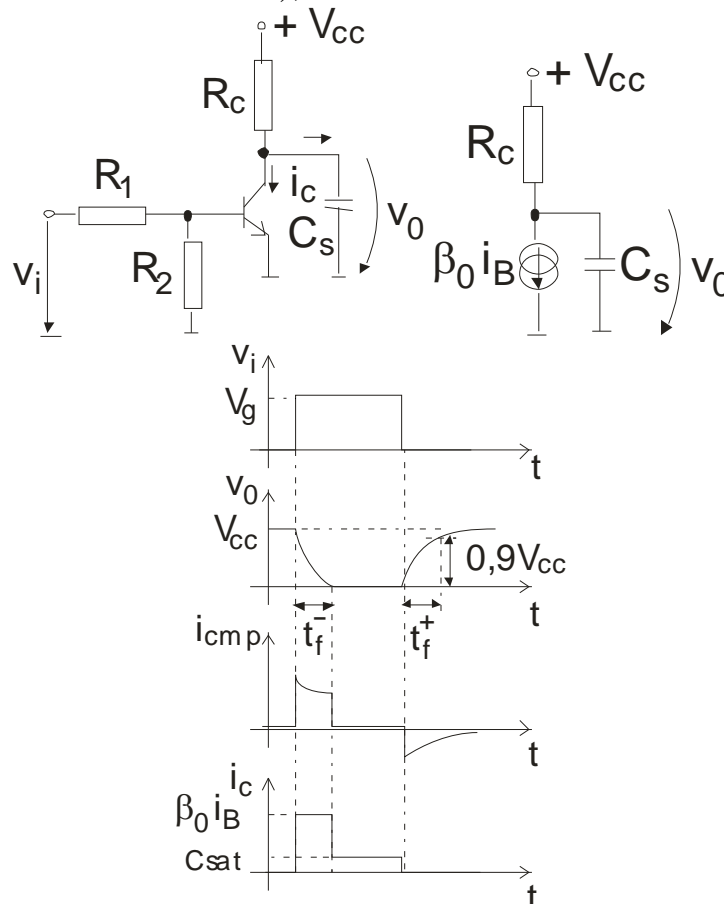
- tensiunea E se simulează cu rezistențe sau se poate folosi o diodă Schottky:

Comutarea inversorului cu TBIP și cu sarcină capacitivă

* capacitatea de sarcină:

- capacitatea de intrare a circuitelor comandate,
- capacitatea de ieșire a circuitului de comandă,
- capacitatea parazită a conexiunilor
- toate distribuite și neliniare

* TBIP este considerat comutator ideal (neidealitățile lui înrăutățesc răspunsul tranzitoriu al circuitului);



Electronică Digitală

- se stabilesc condițiile inițiale pentru formele de undă;
- la apariția impulsului de comandă (comutarea directă):

$$- i_B = \frac{V_g - V_{BE}}{R_1} - \frac{V_{BE}}{R_2}; \quad \text{TBIP rămâne în RAN (deoarece tensiunea de$$

colector nu poate scădea brusc din cauza capacității care nu admite salturi de tensiune), deci: $i_C = \beta_0 i_B$;

- începe descărcarea capacității de sarcină și tensiunea de ieșire scade spre tensiunea echivalentă $V_{CC} - \beta_0 i_B R_C$ după legea:

$$- v_0(t) = V_{CC} - \beta_0 i_B R_C + \beta_0 i_B R_C e^{-\frac{t}{\tau}} \quad \text{cu: } \tau = C_s R_c$$

- comutarea directă se termină când tensiunea de ieșire se anulează: $v_0(t_f^-) = V_{CEsat} \cong 0$ după timpul (durata frontului descrescător):

$$- t_f^- = C_s R_c \ln \frac{\beta_0 i_B R_c}{\beta_0 i_B R_c - V_{CC}} \cong \frac{C_s V_{CC}}{\beta_0 i_B}, \quad \text{dacă } \beta_0 i_B R_c \gg V_{CC}$$

- pe durata impulsului TBIP este saturat dacă este îndeplinită condiția anterioară echivalentă cu condiția: $i_B > i_{Bsi} = \frac{V_{CC}}{\beta_0 R_c}$.

- la dispariția impulsului de comandă (comutarea inversă) TBIP se blochează și capacitatea de sarcină se încarcă după legea:

$$- v_0(t) = V_{CC} \left(1 - e^{-\frac{t}{\tau}} \right)$$

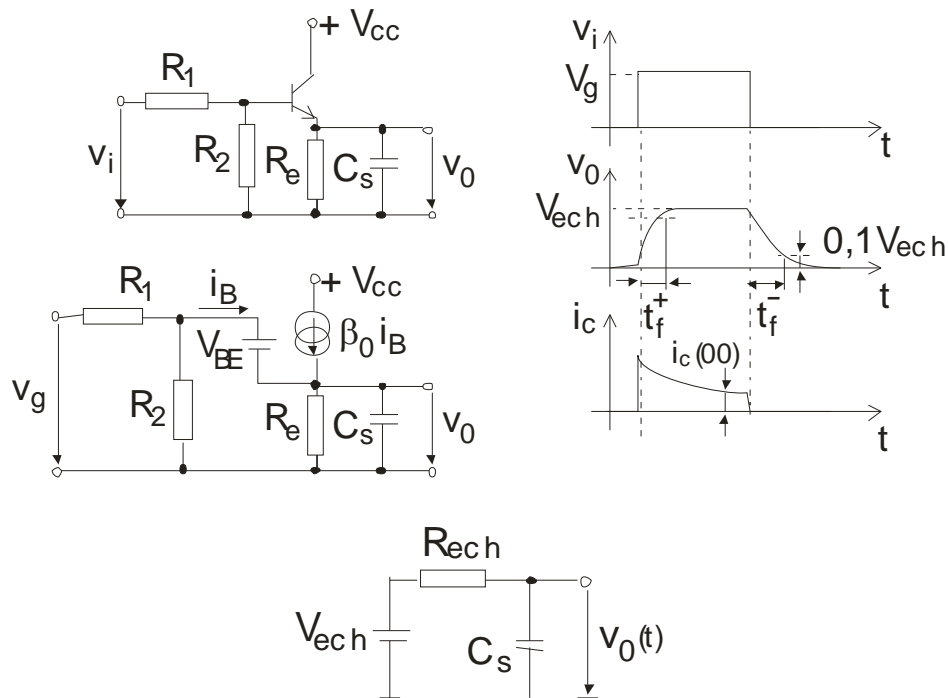
- durata frontului crescător: $t_f^+ = 2,3 C_s R_c \gg t_f^-$

Concluzii:

- inversorul descarcă repede o capacitate de sarcină dar o încarcă greu;
- durata frontului crescător se poate micșora prin micșorarea rezistenței de colector, dar crește puterea disipată și crește și t_f^- .

Comutarea repetorului pe emitor cu sarcină capacitivă

- * se folosește în clasă A ca etaj de adaptare datorită performanțelor sale;
- * se folosește și ca un comutator BL-COND (la TTL);
- * TBIP este considerat comutator ideal (neidealitățile lui înrăutățesc răspunsul tranzitoriu al circuitului);
- * capacitatea de sarcină – la fel ca în cazul anterior.
- * nu se saturează.



- condiții inițiale: tensiunea de ieșire este nulă;
- la apariția impulsului (comutarea directă), TBIP se deschide în RAN, tensiunea de ieșire începe să crească:

$$- V_{ech} = R_c (\beta_0 + 1) \frac{V_g \frac{R_2}{R_1 + R_2} - V_{BE} - V_{ech}}{R_1 \parallel R_2}, \text{ de unde:}$$

$$- V_{ech} = \left(V_g \frac{R_2}{R_1 + R_2} - V_{BE} \right) \frac{1}{1 + \frac{R_1 \parallel R_2}{(\beta_0 + 1) R_e}};$$

$$- R_{ech} = R_e \parallel \frac{R_1 \parallel R_2}{\beta_0 + 1};$$

$$- v_0(t) = V_{ech} \left(1 - e^{-\frac{t}{C_s R_{ech}}} \right).$$

- durata frontului crescător:

$$- t_f^+ = 2,3 C_s R_{ech} \text{ (mic).}$$

- la dispariția impulsului (comutarea inversă), TBIP se blochează și capacitatea de sarcină se va descărca spre zero prin rezistența din emitor:

$$- v_0(t) = V_{ech} e^{-\frac{t}{C_s R_e}};$$

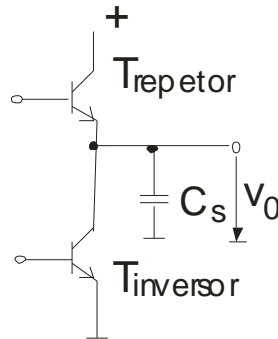
Electronică Digitală

- durata frontului descrescător:

$$- t_f^- = 2,3C_s R_e \gg t_f^+$$

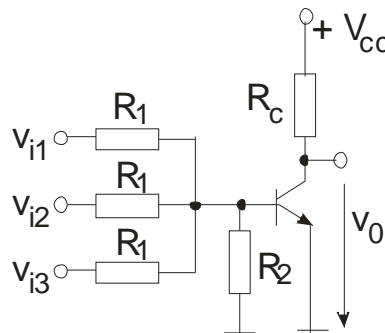
Concluzii: un repetor pe emitor încarcă repede o capacitate de sarcină dar o descarcă greu.

* stâlp totemic – prin combinația celor două circuite:



Circuite logice din familia RTL

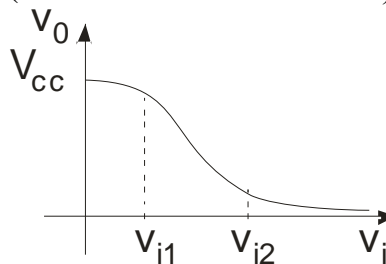
- funcția logică – însumare de tensiuni pe rezistențe egale + inversor cu TBIP
SAU – NU



- funcționare: TBIP utilizat pentru refacerea nivelelor logice

TBIP este deschis dacă cel puțin una dintre intrări este la nivel logic UNU ceea ce asigură nivel logic ZERO la ieșire; în caz contrar, la ieșire se obține nivel logic UNU.

- caracteristica de transfer (m este numărul de intrări):



$$- v_i < V_{i1} = V_{BE} \left(1 + \frac{R_1}{R_2 \parallel \frac{R_1}{m-1}} \right) \quad \text{TBIP blocat, } v_0 = V_{CC} = V_{0H} \text{ (în gol);}$$

$$- V_{i1} < v_i < V_{i2} = R_1 \left(\frac{V_{CC}}{\beta_0 R_c} + \frac{V_{BE}}{R_2 \parallel \frac{R_1}{m-1}} \right) + V_{BE} \quad \text{TBIP în RAN:}$$

$$v_0 = V_{CC} - \beta_0 R_c \left(\frac{v_i - V_{BE}}{R_1} - \frac{V_{BE}}{R_2 \parallel \frac{R_1}{m-1}} \right)$$

$$- v_i > V_{i2} \quad \text{TBIP în SAT: } v_0 = V_{oL} = V_{CEsat} \cong 0$$

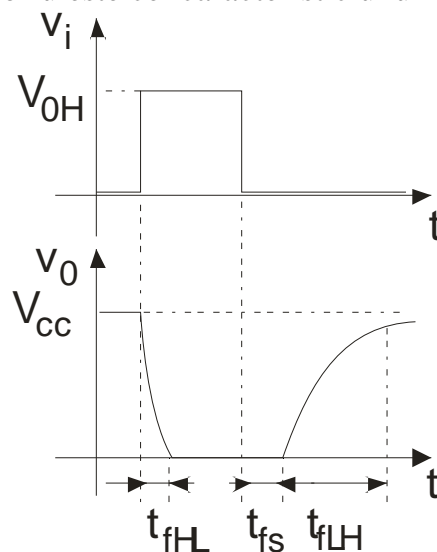
$$- \text{zona de tranziție: } \Delta V_{it} = V_{iH} - V_{iL} \cong V_{i2} - V_{i1} \text{ (mică);}$$

- marginile de zgomot statice:

$$- MZL = V_{i1} - V_{oL}; \quad MZH = V_{0H} - V_{i2}; \quad MZL < MZH \text{ (în gol);}$$

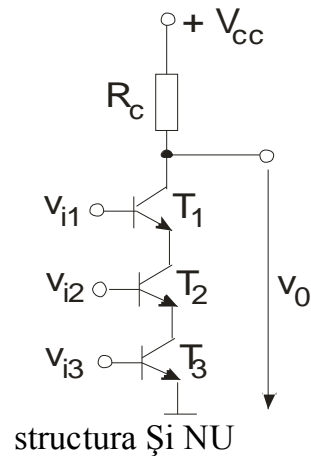
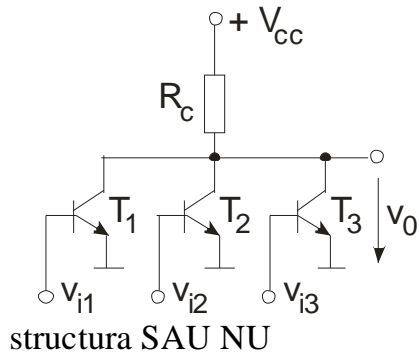
- determinarea fan-out: numărul de sarcini este limitat de curentul ce poate fi obținut prin rezistența de colector când TBIP este blocat și trebuie să asigure saturarea tuturor tranzistoarelor comandate.

- regimul tranzitoriu este cel caracteristic unui inversor cu TBIP.



Circuite logice din familia DCTL

- * influența distribuției parametrilor
- * evoluție spre IIL
- * logica se realizează prin însumarea curenților TBIP
- * schema:



* funcționare SAU NU:

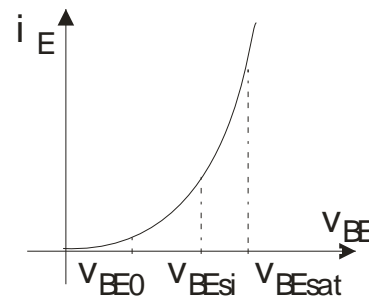
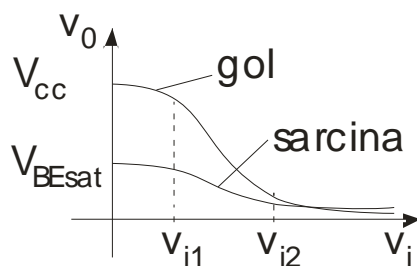
- dacă la o intrare este nivel logic UNU, TBIP este sat., la ieșire $v_0 = V_{oL} = V_{CEsat} \cong 0$;
- dacă la toate intrările se aplică nivel logic ZERO, TBIP este blocat și $v_0 = V_{oH} = V_{CC}$ (în gol);

* funcționare Și NU:

- dacă la o intrare este nivel logic ZERO, TBIP este blocat și la ieșire se obține $v_0 = V_{CC} = V_{oH}$;
- dacă la toate intrările se aplică nivel logic UNU, toate TBIP sunt în SAT și la ieșire se obține $v_0 = V_{oL} = V_{CEsat}$.

* circuitul ȘI NU nu este compatibil nici cu el însuși (decât cu restricții severe de proiectare) din cauza nivelelor de tensiuni corespunzătoare aceluiași nivel logic ZERO pe intrări.

* caracteristica de transfer:

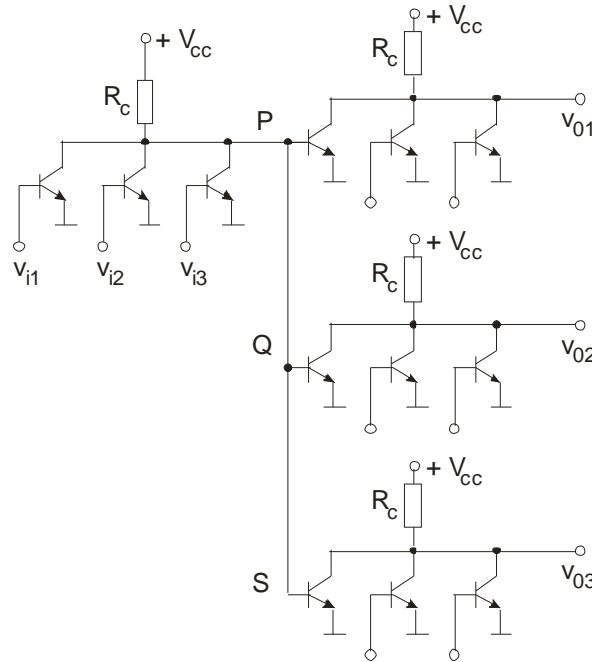


$$V_{i1} = V_{BE0} \cong 0,6V;$$

$$V_{i2} = V_{BEsi} \cong 0,8V.$$

Rezultă: $MZL < MZH$ (în gol !) dar: MZH foarte mic în sarcină deoarece $V_{oH} = V_{BEsat}$ apropiat de V_{BEsi} .

* determinarea fan-out:



- din condițiile pentru cele două nivele logice, restrictivă este condiția de saturare a tranzistoarelor comandate, în starea logică ZERO, în cele mai defavorabile condiții de funcționare asigurându-se un grad minim de saturație a acestora; se va lua în considerare dispersia de fabricație a caracteristicii de intrare a tranzistoarelor, cu influență majoră din cauza caracterului exponențial pe care îl are;

- tranzistoarele au caracteristici de intrare cuprinse între caracteristica de tip P și caracteristica de intrare de tip Q; la aceeași tensiune de intrare, V_{BE} , se obțin curenți de bază între limitele I_{BP} și I_{BQ} ;

- se definește coeficientul de neuniformitate: $\varepsilon = \frac{I_{BP}}{I_{BQ}}$ cu valori de

20 ÷ 50 pentru tranzistoare discrete și < 10 pentru tranzistoare integrate.

- în cazul cel mai defavorabil, tranzistorul Q trebuie să fie saturat cu gradul de saturație minim n :

$$I_{BQ} > (n+1)I_{Bsi} \text{ cu } I_{Bsi} = \frac{1}{\beta_0} \frac{V_{CC} - V_{CEsat}}{R_c} \cong \frac{1}{\beta_0} \frac{V_{CC}}{R_c}.$$

- în cazul cel mai defavorabil, este un tranzistor de tipul Q și celelalte fiind de tipul P; curentul de sarcină va fi:

$$- i_s = \frac{V_{CC} - V_{BE}}{R_c} = (N - 1)I_{BP} + I_{BQ} = (N - 1)\varepsilon I_{BQ} + I_{BQ};$$

$$- \text{rezultă: } I_{BQ} = \frac{V_{CC} - V_{BE}}{R_c} \frac{1}{1 + \varepsilon(N - 1)}.$$

- condiția de saturație devine:

$$\frac{V_{CC} - V_{BE}}{R_c} \frac{1}{1 + \varepsilon(N - 1)} > (n + 1) \frac{V_{CC} - V_{CEsat}}{\beta_0 R_c} \quad \text{și rezultă:}$$

$$N < 1 + \frac{1}{\varepsilon} \left(\frac{V_{CC} - V_{BE}}{V_{CC} - V_{CEsat}} \frac{\beta_0}{n + 1} - 1 \right).$$

* cazuri particulare:

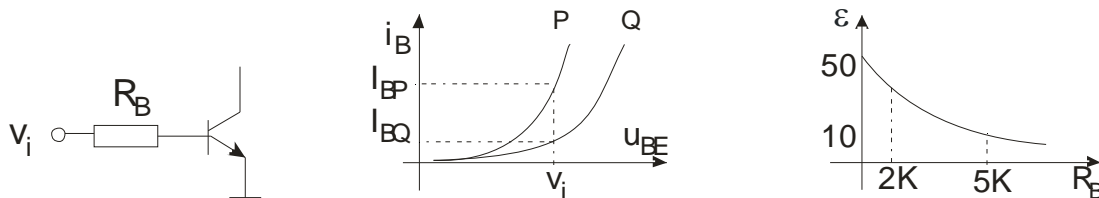
$$- \varepsilon = 1; \quad N < \frac{V_{CC} - V_{BE}}{V_{CC}} \frac{\beta_0}{n + 1};$$

$$- \text{dacă: } V_{CC} = 4V_{BE} \text{ (valoare tipică pentru } V_{CC}): N < \frac{3}{4} \frac{\beta_0}{n + 1}$$

$$- \text{pentru } n = 3; \quad \beta_0 = 100 \rightarrow N_{\max} = 18;$$

$$- \varepsilon = 10; \quad \text{în aceleași condiții: } N_{\max} = 3.$$

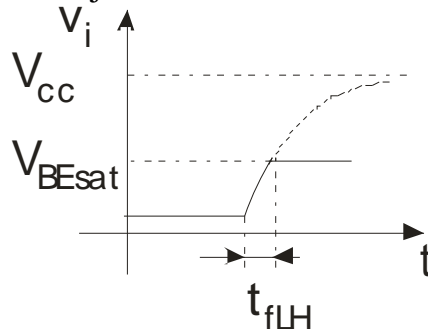
* soluție pentru micșorarea lui ε :



- se vede că: $V_i = V_{BE} + R_B i_B$ produce o liniarizare a caracteristicii de intrare.

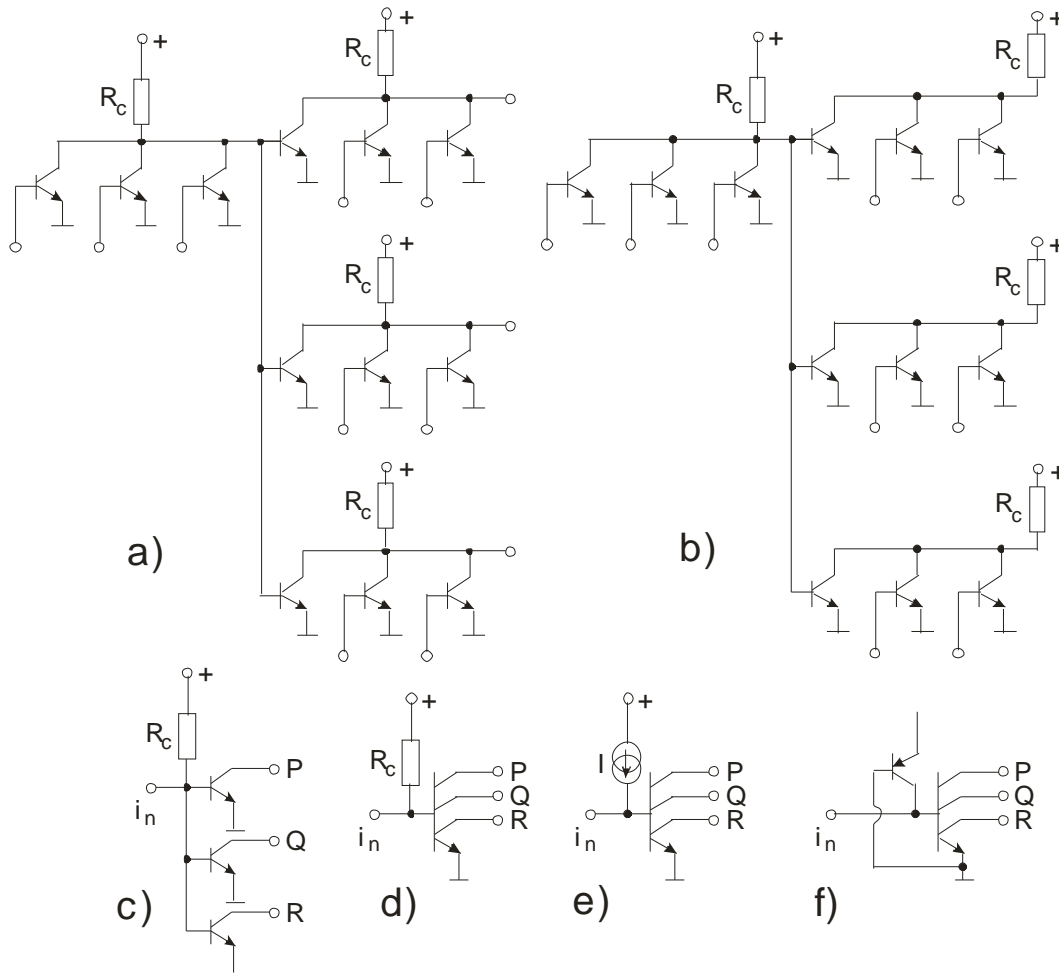
- dezavantaj R_B : răspuns tranzitoriu, integrare monolitică.

* regim tranzitoriu – dezavantaj inversor.

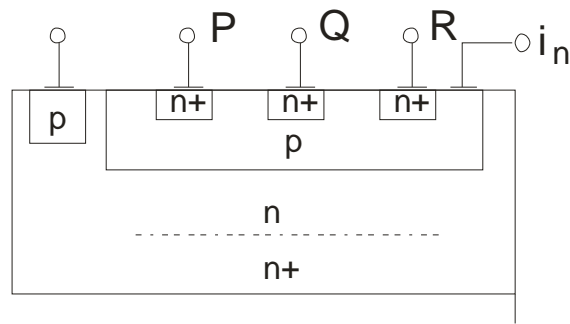


Circuite logice din familia IIL

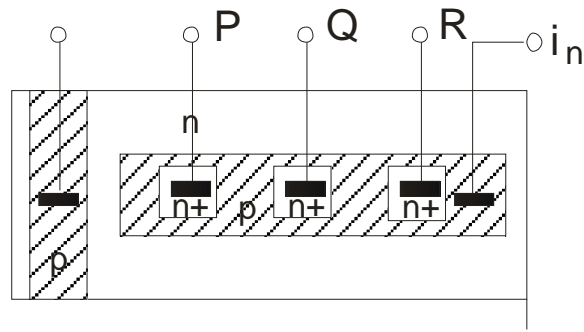
➤ se poate considera că derivă din familia DCTL:



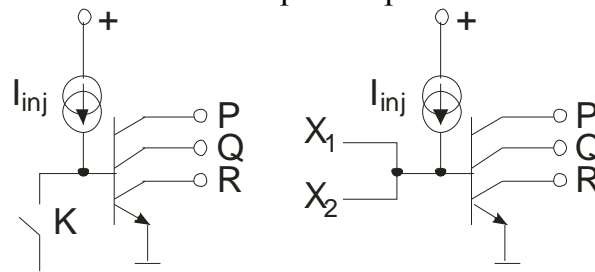
- tranzistor injector;
- structura tehnologică unitară (suprafață mică → grad mare de integrare);
- curentul de injecție se alege prin polizarea circuitului și prin ariile joncțiunilor (putere disipată mică și controlabilă);
- * secțiune și lay-out
- tranzistor injector



* funcționare:



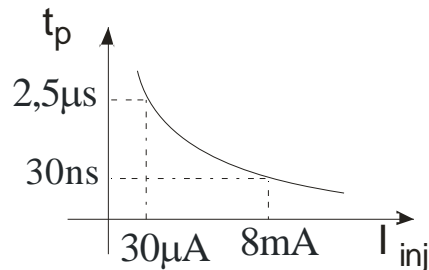
- K deschis (UNU): $I_{inj} \rightarrow$ bază, toate secțiunile P,Q și R sunt saturate și la ieșiri se obțin tensiuni mici (V_{CEsat}) corespunzătoare nivelului logic ZERO;
- K închis (ZERO): toate tranzistoarele sunt blocate, ieșirile sunt flotante și pot accepta tensiune impuse de alte circuite, în cazul banal, tensiunea V_{BEsat} a unuia dintre tranzistoarele comandate care va fi nivel logic UNU;
- comportarea este de circuit inversor cu o intrare și mai multe ieșiri;
- se pot conecta și mai multe intrări în paralel pentru realizarea funcției NAND:



* deficiență majoră: T lucrează în regim inversat (c olectorul este mai puternic dopat decât emitorul) și, ca urmare, câștigul ascendent scade mult, factorul de curent β_0 având valori de $5 \div 10$, ceea ce limitează numărul de colectoare la $3 \div 5$.

* regimul tranzitoriu: se schimbă circuitul în care se aplică curentul de injecție:

- la comutare directă (de la blocare la saturație, tensiunea de ieșire scade de la V_{BEsat} la V_{CEsat} prin descărcarea capacității de sarcină, ca la un inversor cu TBIP (adică relativ repede), iar comutarea inversă se face prin încărcarea capacității de sarcină prin curentul de injecție. Deoarece timpul de propagare este dat, în principal, de timpul de comutare inversă, rezultă că va fi dependent de curentul de injecție;



Electronică Digitală

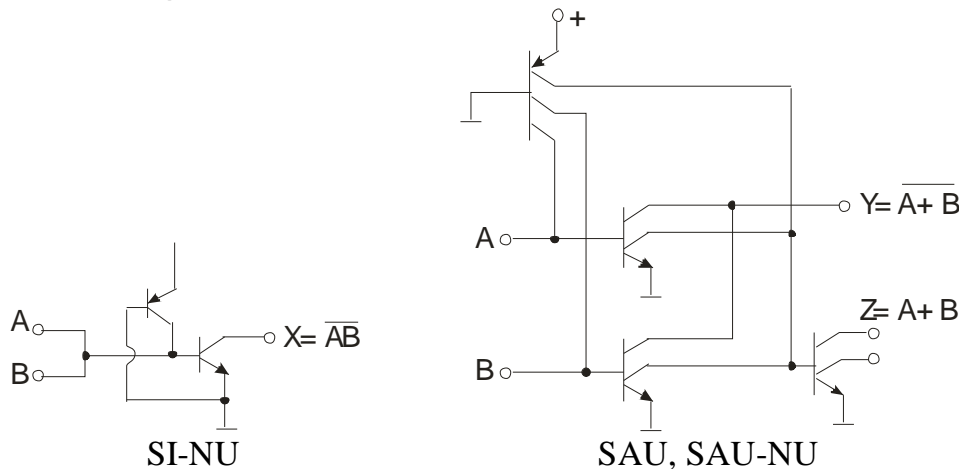
- pentru curenți de injecție între $0,5\mu A$ și $0,5mA$ se obțin timpi de propagare (pentru celula elementară) între $1\mu s$ și $50ns$.

Avantaje ale tehnologiei IIL:

- suprafață mică pe plachetă (nu sunt rezistențe), densitate mare;
- tensiune de alimentare scăzută (sub $1V$), P_d mică, densitate mare;
- fiabilitate ridicată pentru că P_d mică;
- proces tehnologic compatibil cu cel al CIL (utilizare în convertoare A-D-A);
- posibilitatea realizării compromisului putere disipată – viteză de funcționare;
- valoarea factorului de merit este de $1pJ$, cea mai mică valoare pentru circuite logice cu TBIP, comparabilă cu CMOS (capacități parazite mici, excursii mici de tensiuni între cele două nivele logice);
- posibilitatea realizării unor circuite complexe cu puține elemente.

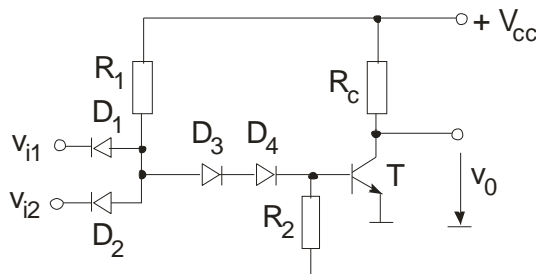
Exemple:

* structura βP 1000 cu 160 structuri cu 5 colectoare;



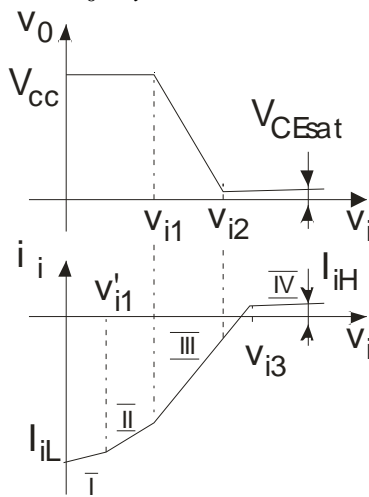
Circuite logice din familia DTL

➤ structura de bază:



- poartă ȘI-NU – funcționare din punct de vedere electric:
 - toate diodele de la intrare blocate, tranzistorul se saturează și la ieșire se obține nivel logic ZERO;
 - cel puțin o diodă de la intrare este deschisă, tranzistorul este blocat și la ieșire se obține tensiune mare (V_{CC}), nivel logic UNU;
- logica: D_1, D_2, R_1 ;
- circuite de transpoziție: D_A, D_B ;
- inversor: T, R_c (și celelalte elemente de circuit).

* caracteristica de transfer, $v_0(v_i)$:



- $v_i < V_{i1} = V_{BE0} + V_{DA} + V_{DB} - V_{D1} \cong 1,4V \rightarrow$ Dioda de intrare este deschisă, diodele de transpoziție și joncțiunea bază-emitor a tranzistorului vor fi blocate, tensiunea de ieșire va fi V_{CC} , nivel logic UNU;
- $V_{i1} < v_i < V_{i2} = V_{BE} + V_{DA} + V_{DB} - V_{D1} \cong 1,6V \rightarrow$ tranzistorul este deschis în RAN;
- $v_i > V_{i2} \rightarrow$ tranzistorul este saturat, tensiunea de ieșire este V_{CEsat} .
- zona de tranziție: $\Delta V_{it} = V_{i2} - V_{i1}$ (foarte mică).

* caracteristica de intrare:

Electronică Digitală

- zona I: $v_i < V_i' = 2V_{D0} - V_{D1}$, diodele de transpoziție sunt blocate;
 $i_i = -\frac{V_{CC} - V_D - v_i}{R_1} = \frac{v_i}{R_1} - \frac{V_{CC} - V_D}{R_1}$ unde: $I_{iL} = \frac{V_{CC} - V_D}{R_1}$; caracteristica

are panta dată de R_1 ;

- zona II: $V_i' < v_i < V_{i2}$, panta este dată de $R_1 \parallel R_B$;

- zona III: panta foarte mare, tranzistorul fiind deschis;

- zona IV: anularea curentului de intrare: $V_{i3} = V_{DA} + V_{DB} - V_{D0} \cong 1,8V$;

tranzistorul este saturat, $I_{iH} = 0$.

* marginile de zgomot statice:

$$MZL = V_{i1} - V_{0L} \cong V_{i1}; \quad MZH = V_{0H} - V_{i2} \cong V_{CC} - V_{i2}$$

* zona de tranziție:

$$\Delta V_t = V_{i2} - V_{i1} \cong 0,2V;$$

* tensiunea de prag logic:

$$V_{prL} \cong 1.5V.$$

* capacitatea de încărcare maximă statică maximă, N_{\max} :

- starea logică UNU – număr nelimitat ($I_{iH} = 0$);

- starea logică ZERO: tranzistorul de comandă să rămână în saturație cu un grad minim de saturație n :

$$i_B > (n+1)i_{Bsi};$$

$$i_B = \frac{V_{CC} - 2V_D - V_{BE}}{R_1} - \frac{V_{BE}}{R_B};$$

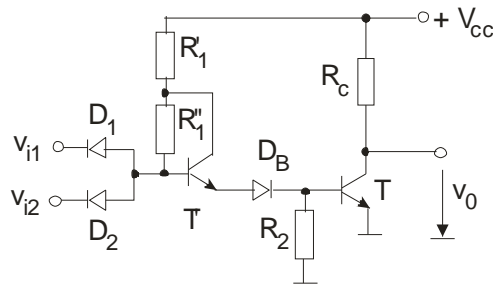
$$i_{Bsi} = \frac{1}{\beta_0} \left(\frac{V_{CC}}{R_c} + N \frac{V_{CC} - V_D}{R_1} \right);$$

Rezultă:

$$N_{\max} \leq \frac{R_1}{V_{CC} - V_D} \left[\frac{\beta_0}{n+1} \left(\frac{V_{CC} - 2V_D - V_{BE}}{R_1} - \frac{V_{BE}}{R_B} \right) - \frac{V_{CC}}{R_c} \right].$$

N_{\max} depinde de tranzistor (β_0, V_{BE}) și de circuit (V_{CC}, R_1, R_B, R_c).

* mărirea lui N_{\max} :



- condiții: rolul lui D_A preluat de joncțiunea BE a tranzistorului T' ;

$$- i_B = i_E' - \frac{V_{BE}}{R_B}; \quad R_1' + R_1'' = R_1;$$

$$- V_{CC} = R_1' i_E' + R_1'' \frac{i_E'}{\beta_0' + 1} + V_{BE}' + V_D + V_{BE} \Rightarrow i_E' = \frac{V_{CC} - V_{BE}' - V_D - V_{BE}}{R_1' + \frac{R_1''}{\beta_0' + 1}}$$

$$N_{\max} \leq \frac{R_1}{V_{CC} - V_D} \left[\frac{\beta_0}{n+1} \left(\frac{V_{CC} - V_{BE}' - V_D - V_{BE}}{R_1' + \frac{R_1''}{\beta_0' + 1}} - \frac{V_{BE}}{R_B} \right) - \frac{V_{CC}}{R_c} \right]$$

* caracteristici de alimentare:

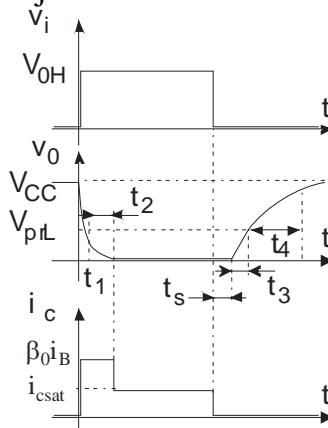
$$I_{CCH} = \frac{V_{CC} - V_D}{R_1}; \quad I_{CCL} = \frac{V_{CC} - 2V_D - V_{BE}}{R_1} + \frac{V_{CC}}{R_c};$$

$$P_d = \frac{1}{2} V_{CC} \left(\frac{V_{CC} - V_D}{R_1} + \frac{V_{CC} - 2V_D - V_{BE}}{R_1} + \frac{V_{CC}}{R_c} \right).$$

- exemplu: $I_{CCH} = 1,05mA$; $I_{CCL} = 5,65mA$; $P_d = 17mW$.

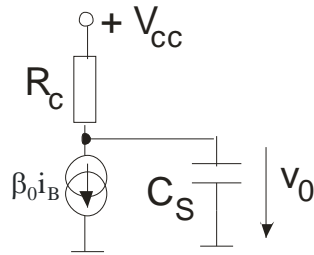
* regim tranzitoriu:

- avantaje și dezavantajele inversorului cu TBIP;



* comutarea directă: $i_B = \frac{V_{CC} - 2V_D - V_{BE}}{R_1} - \frac{V_{BE}}{R_B};$

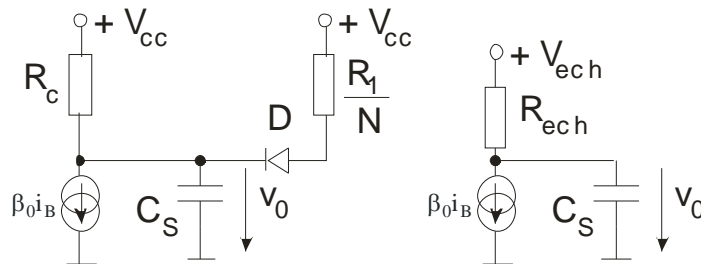
a)



$$v_o(t) = V_{CC} - \beta_0 i_B R_C + \beta_0 i_B R_C e^{-\frac{t}{R_C C_S}}; \quad v_o(t_1) = V_{prL};$$

$$t_1 = C_s R_c \ln \frac{\beta_0 i_B R_c}{\beta_0 i_B R_c - V_{CC} + V_{prL}}$$

b)



$$R_{ech} = R_c \parallel \frac{R_1}{N};$$

$$V_{ech} = \frac{\frac{V_{cc}}{R_c} + N \frac{V_{CC} - V_D}{R_1}}{\frac{1}{R_c} + \frac{N}{R_1}};$$

$$v_o(t) = V_{ech} - \beta_0 i_B R_c + (V_{prL} - V_{ech} + \beta_0 i_B R_c) e^{-\frac{t}{C_s R_{ech}}}.$$

Din condiția: $v_o(t_2) = 0$, rezultă:

$$t_2 = C_s V_{ech} \ln \frac{\beta_0 i_B R_c - V_{ech} + V_{prL}}{\beta_0 i_B R_c - V_{ech}}.$$

Deci: $t_f^- \cong t_1 + t_2.$

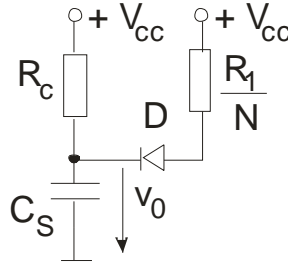
* comutarea inversă: $i_{B0} = \frac{V_{BE}}{R_B}; \quad i_{Bsi} = \frac{1}{\beta_0} \left(\frac{V_{CC}}{R_c} + N \frac{V_{CC} - V_D}{R_1} \right)$

Electronică Digitală

c) timpul de stocare: $t_s = \tau_s \ln \frac{i_B + i_{B0}}{i_{Bsi} + i_{B0}}$;

comentariu: R_B, t_1, t_2 .

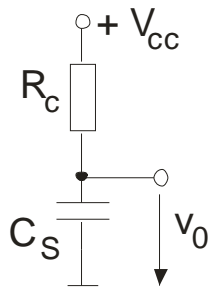
d)



$$v_o(t) = V_{ech} \left(1 - e^{-\frac{t}{C_s R_{ech}}} \right); \quad v_o(t_3) = V_{prL};$$

$$t_3 = C_s R_{ech} \ln \frac{V_{ech}}{V_{ech} - V_{prL}}.$$

e)



$$v_o(t) = V_{CC} + (V_{prL} - V_{CC}) e^{-\frac{t}{C_s R_{ech}}}; \quad v_o(t_4) = 0,9V_{CC};$$

$$t_4 = C_s R_{ech} \ln \frac{V_{CC} - V_{prL}}{0,1V_{cc}}.$$

$$t_f^+ = t_3 + t_4; \quad t_p = \frac{t_1 + t_s + t_3}{2}.$$

* Varianta DTHL:

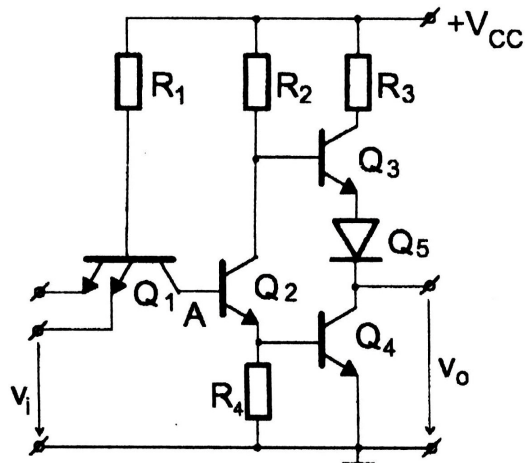
- pentru utilizare în medii zgomotoase;
- imunitate la zgomote ridicată:
 - diferențe mari între nivelele logice $\rightarrow V_{CC}$ crește (15 V);
 - marginile de zgomot depind de diodele de transpoziție.

Circuite logice din familia TTL

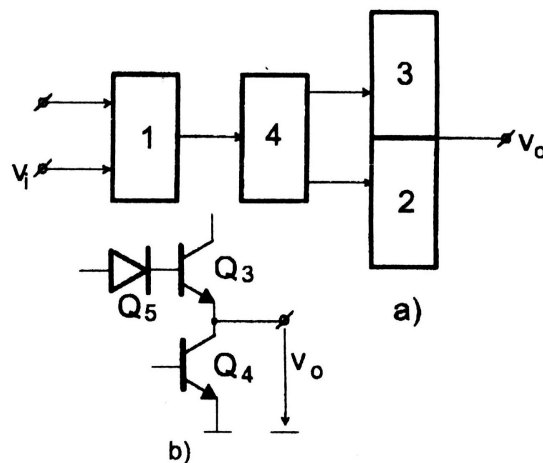
- prezentare generală:
 - tranzistoare în saturație;
 - familie cu subfamilii;
- se analizează structura standard.

Caracteristici statice ale porții TTL standard

- schema standard:



- valori tipice pentru elementele de circuit:
 - $R_1 = 4k\Omega$; $R_2 = 1,6k\Omega$; $R_3 = 130\Omega$; $R_4 = 1k\Omega$; $V_{CC} = 5V$;
- elementele active (diodele și tranzistoarele) sunt caracterizate prin:
 - $V_{BE0} = V_{D0} = 0,6V$; $V_{BE} = V_D = 0,8V$; $\beta_0 = 40$; $V_{CEsat} = 0 \div 0,2V$.
- funcționare după schema bloc:



- 1 –circuitul care realizează logica: tranzistor multiemitor;

Electronică Digitală

- 2+3 – etaj de ieșire de tip stâlp totemic cu tranzistorul Q4 inversor (2) și cu tranzistorul Q3 repetor pe emitor (3);
- 4 – separator de fază cu tranzistorul Q2, cu sarcină în colector și în emitor pentru a comanda în antifază cele două etaje ale stâlpului totemic;
- dioda $D (Q_5)$, realizată cu un tranzistor cu scurt circuit între colector și bază este necesară pentru blocarea lui Q3 atunci când Q4 este saturat:

$$v_{BE}(Q_3) + V_{D0} + V_{CEsat}(Q_4) = V_{CEsat}(Q_2) + V_{BE}(Q_4) \\ \Rightarrow v_{BE}(Q_3) < V_{BE0}.$$

➤ funcționare:

- dacă ambele intrări sunt la UNU logic, tranzistorul Q1 are joncțiunile E-B blocate, se deschide în RAI și asigură curent de bază pentru Q2 care se saturează; curentul său de emitor saturează pe Q4 și asigură tensiune mică la ieșire (V_{CEsat}), adică nivel logic ZERO; Q3 este blocat cu ajutorul diodei D ;

- dacă cel puțin una dintre intrări este la ZERO logic (tensiune mică), joncțiunea E-B a tranzistorului Q1 este în conducție, Q1 se saturează și determină un potențial mic pe baza lui Q2 blocându-l; se blochează și Q4 iar Q3 este deschis și asigură tensiune mare la ieșire, nivel logic UNU;

- funcția logică realizată este ȘI-NU (NAND).

➤ condiția de saturare a tranzistoarelor Q1, Q2 și Q3 (atunci când conduc);

- Q1 se saturează ușor deoarece curentul său de colector este foarte mic (curentul de intrare în Q2 blocat); curentul de bază este:

$$i_{B1} = \frac{V_{CC} - V_{BE}(Q_1)}{R_1},$$

practic egal cu curentul său de emitor; din această cauză, tensiunea $V_{CEsat}(Q_1)$ este foarte mică, practic neglijabilă, cele două joncțiuni asigurând, practic, același curent);

- pentru Q2 se verifică relația: $i_{B2} > i_{Bsi2}$ cu:

$$i_{B2} = \frac{V_{CC} - V_{BC}(Q_1) - V_{BE}(Q_2) - V_{BE}(Q_4)}{R_1} \cong \frac{5 - 0,8 - 0,8 - 0,8}{4} \cong 0,65mA;$$

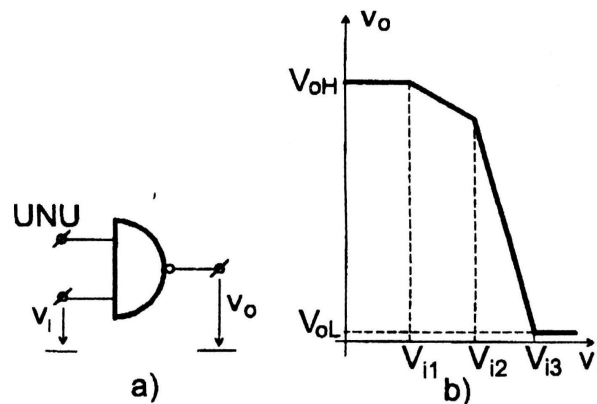
$$i_{Bsi2} = \frac{1}{\beta_0} i_{Csat2} = \frac{1}{\beta_0} \frac{V_{CC} - V_{CEsat}(Q_2) - V_{BE}(Q_4)}{R_2} \cong \frac{1}{40} \frac{5 - 0,2 - 0,8}{1,6} \cong 0,062mA$$

- pentru Q4 se verifică relația: $i_{B4} > i_{Bsi4}$ cu:

$$\begin{aligned}
 i_{B4} &= i_{E2} - \frac{V_{BE}(T_4)}{R_4} = i_{B2} + i_{C_{sat2}} - \frac{V_{BE}(T_4)}{R_4} = \\
 &= \frac{V_{CC} - V_{BC}(T_1) - V_{BE}(T_2) - V_{BE}(T_4)}{R_1} + \frac{V_{CC} - V_{CE_{sat}}(T_2) - V_{BE}(T_4)}{R_2} - \\
 &\quad - \frac{V_{BE}(T_4)}{R_4} = \frac{5 - 0,8 - 0,8 - 0,8}{4} + \frac{5 - 0,2 - 0,8}{1,6} - \frac{0,8}{1} \cong 2,35mA \\
 i_{B_{si4}} &= \frac{1}{\beta_0} i_{C_{sat4}} \leq \frac{1}{\beta_0} N_{\max} I_{iL \max} = \frac{1}{40} 10 \cdot 1,6 = 0,4mA.
 \end{aligned}$$

(N_{\max} este numărul maxim de circuite identice pe care le poate comanda circuitul iar $I_{iL \max}$ este valoarea maximă a curentului de intrare al circuitului standard în starea logică ZERO).

caracteristica de transfer: $v_o(v_i)$



* o intrare la UNU logic, pe cealaltă se aplică tensiune între 0 și V_{CC} .

- $v_i = 0$, T_1 saturat, T_2 blocat, T_4 blocat, tensiunea de ieșire este dată de T_3 (în RAN, pentru că are curent mic de colector) și circuitul său:

$v_o = V_{oH} = V_{CC} - R_2 i_{B3} - V_{BE0}(T_3) - V_{D0}$ cu valori de $3,8 \div 4,1V$ în funcție de curentul de sarcină;

- în condițiile de funcționare cele mai defavorabile (dispersia de fabricație, îmbătrânirea, variațiile tensiunii de alimentare, variația temperaturii ambiante, sarcina), se garantează: $V_{oH} > V_{oH \min} = 2,4V$.

- $0 \leq v_i \leq V_{i1}$, $v_o = V_{oH}$; V_{i1} este tensiunea la care se deschide T_2 :

$$V_{i1} = V_{BE0}(T_2) - V_{CE_{sat}}(T_1) \cong 0,6V.$$

- $V_{i1} \leq v_i \leq V_{i2} \Rightarrow T_2$ se deschide în RAN, T_3 funcționează ca repetor pe emitor și tensiunea de ieșire scade cu panta dată de raportul rezistențelor din colectorul și emitorul lui T_2 : $-\frac{R_2}{R_4} = -1,6$; V_{i2} este tensiunea la care se

deschide T_4 :

$$V_{i2} = V_{BE}(T_2) + V_{BE0}(T_4) - V_{CEsat}(T_1) \cong 1,4V .$$

- $V_{i2} \leq v_i \leq V_{i3} \Rightarrow T_2$ este tot în RAN dar se deschide T_4 și tensiunea din colectorul lui T_2 scade repede, acesta se saturează și-l blochează pe T_3 ; tensiunea de ieșire scade cu o pantă mare până la valoarea tensiunii de saturație a lui T_4 ; V_{i3} este tensiunea la care se saturează T_2 și T_4 :

$$V_{i3} = V_{BE}(T_2) + V_{BE}(T_4) - V_{CEsat}(T_1) \cong 1,6V .$$

- $V_{i3} \leq v_i \leq V_{CC}$, circuitul este în starea logică ZERO la ieșire cu T_4 saturat: $v_o = V_{oL} = V_{CEsat}(T_4) \cong 0,1V$ (valoare mică dar dependentă de sarcină și de temperatură);

- în condițiile de funcționare cele mai defavorabile se garantează:

$$V_{oL} < V_{oLmax} = 0,4V;$$

* nivelele logice: $V_{oH} > V_{oHmin} = 2,4V$; $V_{oL} < V_{oLmax} = 0,4V$;

* tensiunile de intrare pentru care se garantează stări logice bine definite la ieșire (în condițiile de funcționare reale cele mai defavorabile:

$$- v_i < V_{i1} < V_{i1min} = 0,8V \Rightarrow v_o = V_{oH};$$

$$- v_i > V_{i3} > V_{i3max} = 2V \Rightarrow v_o = V_{oL};$$

* marginile de zgomot statice:

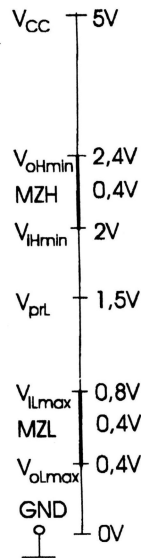
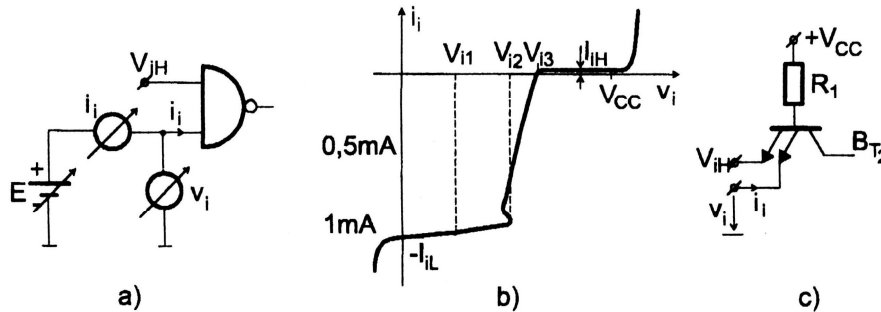
$$MZL = V_{i1min} - V_{oLmax} = 0,8 - 0,4 = 0,4V;$$

$$MZH = V_{oHmin} - V_{i3max} = 2,4 - 2 = 0,4V;$$

(la stabilirea acestor valori contribuie și comportarea în regim tranzitoriu)

* tensiunea de prag logic, V_{prL} este cuprinsă între V_{i2} și V_{i3} și se poate considera că are valoarea: $V_{prL} \cong 1,5V$.

2.7.1.1. *caracteristica de intrare: $i_i(v_i)$*



- profund neliniară;

$$* v_i = 0 \rightarrow i_i = -I_{iL}; I_{iL} = i_{B1} + i_{C2} \rightarrow I_{iL} \cong \frac{V_{CC} - V_{BE}}{R_1} = 1,05 \text{ mA};$$

- se garantează: $I_{iL} < I_{iLmax} = 1,6 \text{ mA}$, în condițiile de funcționare reale cele mai defavorabile;

* $0 < v_i < V_{i1}$; (până la deschiderea lui T_2):

$$i_i = -\frac{V_{CC} - V_{BE} - v_i}{R_1} = -I_{iL} + \frac{v_i}{R_1}; \text{ panta este dată de } R_1;$$

* $V_{i1} < v_i < V_{i2}$ (până la deschiderea lui Q4) panta este dată de $R_1 \parallel ((\beta_0 + 1)R_2)$;

* $V_{i2} < v_i < V_{i3}$ (până la suturarea lui Q4) se constată și o zonă de rezistență negativă; explicații: reacția pozitivă din circuit, dependentă și de sarcină sau prin caracteristica de intrare a circuitului);

* $v_i = V_{i3}$, curentul de intrare se anulează;

* $V_{i3} < v_i < V_{CC}$, curentul de intrare este I_{iH} cu 3 componente:

$$- I'_{iH} = \beta_i i'_{B1}; \text{ curentul tranzistorului } T_1, \text{ conectat invers, de ordinul } \mu\text{A};$$

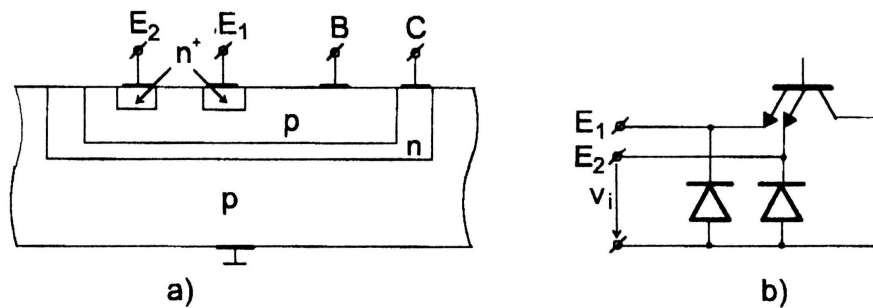
- $I_{iH}'' = \beta_I i_{B1}''$; curentul tranzistorului lateral, format cu emitoarele vecine care pot fi conectate la nivel logic ZERO, de ordinul μA ;

(factorii de curent β_i, β_l depind de parametri fizici, tehnologici și geometrici ai tranzistoarelor și au valori de $10^{-4} \div 10^{-2}$);

- I_{iH}''' , curentul de saturație al diodelor de evitare a reflexiilor, foarte mic.

* Rezultă $I_{iH} = 10 \mu A$ și se garantează: $I_{iH} < I_{iH \max} = 40 \mu A$.

Observație: de ce apar reflexii – cum se micșorează efectul lor – diode de evitare a reflexiilor realizate pe toate intrările de circuite logice TTL:



* $v_i < 0$, curentul de intrare crește foarte mult; cauze posibile:

- se deschid diodele de evitare a reflexiilor;
- crește curentul direct prin joncțiunea E-B alui T_1 ;
- din cauza diodei colector substrat a tranzistorului T_1 care funcționează ca un circuit limitator, la scăderea tensiunii pe emitorul său, tensiunea pe colector rămâne fixată de dioda colector-substrat și T_1 intră în RAN ceea ce duce la creșterea curentului său de emitor;

- se impune: $v_i > V_{i \max} = 0$.

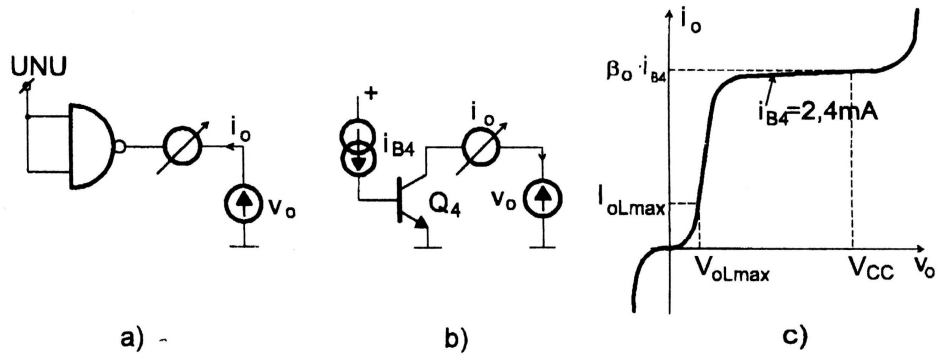
* $v_i > V_{Cc} = 5V$, curentul de intrare crește foarte mult; cauze posibile:

- se poate străpunge joncțiunea E-B a tranzistorului T_1 ;
- se poate străpunge dioda de evitare a reflexiilor de pe intrare;
- poate să apară străpungere între două emitoare;
- se impune $v_i < V_{i \max} = 5,5V$ (foarte restrictiv).

caracteristicile de ieșire

se definesc pentru cele două stări la ieșire:

a) ambele intrări la UNU logic, la ieșire ZERO logic, tranzistorul T_4 în conducție iar tranzistorul T_3 blocat:



* se obține caracteristica de ieșire a unui TBIP cu un curent de bază de valoare: $i_{B4} = 2,34mA$, calculat anterior; rezultă:

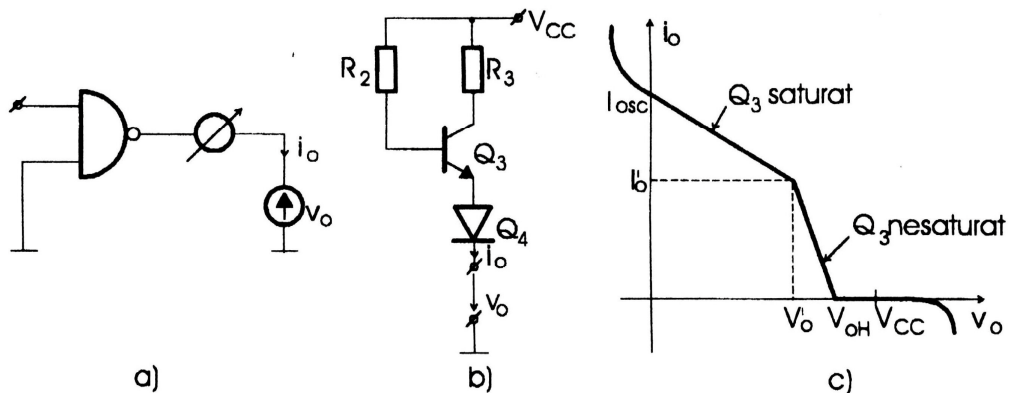
- $i_{C4max} = \beta_0 i_{B4} \cong 94mA$ (foarte mare) și putere disipată foarte mare, se va evita scurt circuit la tensiunea de alimentare în starea logică ZERO la ieșire;

- din condiția $V_{oL} = V_{CEsat} + r_{Csat} I_{oL} < V_{oLmax}$, rezultă:

$$I_{oL} < I_{oLmax} = 16mA;$$

* rezistența de ieșire dinamică va fi: $r_{oL} = r_{Csat} \cong 10\Omega$;

b) cel puțin o intrare la ZERO logic, la ieșire UNU logic, tranzistorul T4 blocat, tranzistorul T_3 în conducție; caracteristica de ieșire are două zone după starea de conducție a lui T_3 :



- T_3 saturat: se definește curentul de scurt circuit:

$$I_{osc} = \frac{V_{CC} - V_{CEsat}(T_3) - V_D}{R_3} + \frac{V_{CC} - V_{BE}(T_3) - V_D}{R_2} \cong 33mA$$

$$i_o = \frac{V_{CC} - V_{CEsat}(T_3) - V_D - v_o}{R_3} + \frac{V_{CC} - V_{BE}(T_3) - V_D - v_o}{R_2} = I_{osc} - \frac{v_o}{R_3 \parallel R_2}$$

cu panta dată de: $r'_{oH} = R_3 \parallel R_2 \cong 120\Omega$ (mai sunt și alte componente mai mici);

- T_3 în RAN:

$$i_o = (\beta_0 + 1) \frac{V_{CC} - V_{BE}(T_3) - V_D - v_o}{R_2};$$

cu panta dată de: $r_{oH}'' = \frac{R_2}{\beta_0 + 1}$ (mai sunt și alte componente mai mici dar este mai mică decât r_{oH}').

- din condiția: $V_{oH} > V_{oH \min}$; rezultă: $I_{oH} < I_{oH \max} = 400 \mu A$.

- uneori, se precizează: $I_{oH} < I_{oH \max} = 800 \mu A$

* trecerea de la o pantă la alta se face atunci când este îndeplinită condiția:

$$\beta_0 \frac{I_0'}{\beta_0 + 1} R_3 + V_{CEsat}(T_3) = \frac{I_0'}{\beta_0 + 1} R_2 + V_{BE}(T_3) \text{ și rezultă:}$$

$$V_0' = V_{CC} - R_3 \frac{I_0'}{\beta_0 + 1} - V_{BE}(T_3) \text{ (cu valori dependente de } \beta_0 \text{ și de sarcină);}$$

* capacitatea de încărcare statică maximă se deduce din condiția:

$$N_{\max} \leq \left[\frac{I_{oL \max}}{I_{iL \max}}, \frac{I_{oH \max}}{I_{iH \max}} \right] = 10;$$

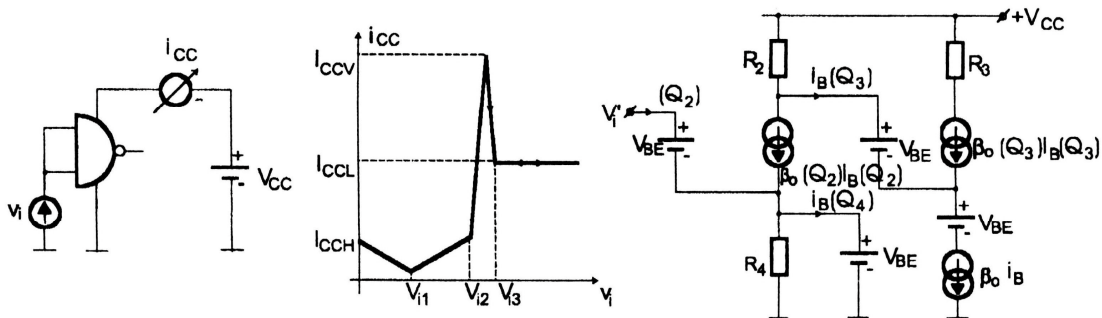
- încărcări diferite pe cele două stări logice;

- bilanțul curenților în cele două stări (dacă nu sunt sarcini identice).

caracteristica de alimentare:

* tensiunea de alimentare: $V_{CC} = 5V \pm 5\%$, dar, accidental, $V_{CC} < 7V$.

- caracteristica de alimentare: $i_{CC}(v_i)$:



$$-I_{CCH} = \frac{V_{CC} - V_{BE}(T_1)}{R_1} \cong 1,05 mA \text{ (fără sarcină);}$$

$$I_{CCL} = \frac{V_{CC} - V_{BC}(T_1) - V_{BE}(T_2) - V_{BE}(T_4)}{R_1} + \frac{V_{CC} - V_{CEsat}(T_2) - V_{BE}(T_4)}{R_2} \cong 3,2mA;$$

* rezultă: $I_{CC} \cong 2mA$; $P_d = V_{CC}I_{CC} = 10mW$. – un parametru important.

* puterea disipată crește cu frecvența – sunt mai multe cauze.

* caracteristica de alimentare: $i_{CC}(v_i)$:

$$- 0 < v_i < V_{i1} : i_{CC} = I_{CCH} - \frac{v_i}{R_1};$$

- $V_{i1} < v_i < V_{i2}$: se adaugă curentul prin T_2 ;

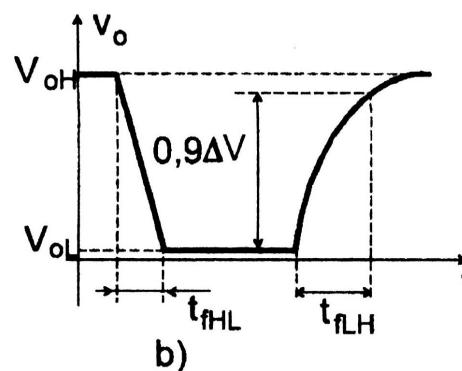
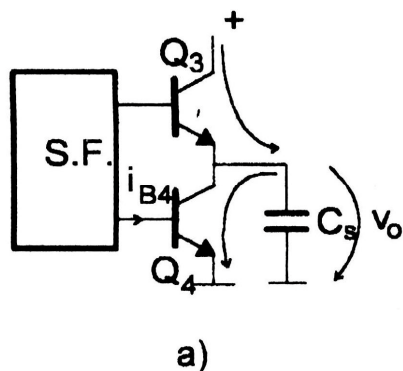
- $v_i \in (V_{i2}, V_{i3})$: vârf de curent de alimentare, toate tranzistoarele sunt deschise și cel mai mult contează curentul prin stâlpul totemic de la ieșire; valoarea maximă este de circa $35mA$.

- $V_{i3} < v_i < V_{CC}$: $i_{CC} = I_{CCL}$.

Regimul tranzitoriu al porții TTL standard

- parametru principal; timpul de propagare este $t_p = 10ns$ iar fronturile au același ordin de mărime (dar $t_{pHL} < t_{pLH}$);

- elementul esențial este stâlpul totemic de la ieșire:



* comutarea directă:

$$t_{fHL} = \frac{(V_{oH} - V_{oL})C_s}{\beta_0(T_4)i_B(T_4)}; t_{fHL} \downarrow \text{ pentru că } i_{B4} \text{ este mare;}$$

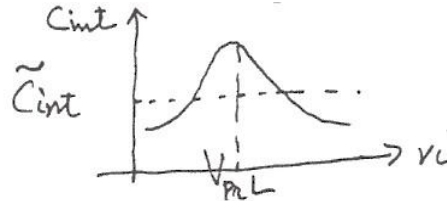
* comutarea inversă:

Electronică Digitală

- timpul de stocare (ca la orice inversor);
- $t_{fLH} \cong 2,3C_s r_{ies}(T_3)$ unde $r_{ies}(T_3) = r_{oH}'$ sau r_{oH}'' (repetor sau saturat).

* aspecte calitative:

- capacitatea de sarcină: cu componentele:
 - $N \cdot C_b$ a diodelor de evitare a reflexiilor din circuitele comandate;
 - $N \cdot \tilde{C}_{int}$, capacitatea tranzistoarelor multiemitor comandate, neliniară, cu valoare medie de $2,5 \div 3,5 pF$, pentru o intrare;



- capacitățile conexiunilor, neliniare, distribuite, circa $1 \div 3 pF$;
- capacitatea de ieșire a porții de comandă, neliniară, distribuită, cu valoare tipică de $7 pF$;

- valoarea totală a capacității de sarcină: $C_s \cong 25 \div 40 pF$.

* contribuția elementelor schemei electrice după modul de comandă a tranzistoarelor:

- T_1 este în conexiune bază la masă, deci comutare rapidă;
- T_2 - comutarea directă \rightarrow curent de bază mare;
- comutarea inversă - curentul de bază va fi;

$$i_{B0}(T_2) = i_C(T_1) = \beta_0(T_1) i_B(T_1) = \beta_0(T_1) \frac{V_{CC} - V_{oL} - V_{BE1}}{R_1};$$

- blocarea rapidă a lui T_2 limitează curentul de resorbție al tranzistorului

T_4 la valoarea: $i_{B0}(T_4) = \frac{V_{BE}}{R_4} = 0,8 mA \Rightarrow t_{s4}$ mare;

- timpul de stocare T_4 :

$$t_{s4} = \tau_s \ln \frac{i_B(T_4) + i_{B0}(T_4)}{i_{Bsi}(T_4) + i_{B0}(T_4)} \text{ de valoare mare (zeci de ns) deoarece:}$$

- $i_B(T_4)$ este mare;
- $i_{Bsi}(T_4)$ depinde puternic de sarcină și de $\beta_0(T_4)$;
- $i_{B0}(T_4)$ este relativ mic;

observație: pe durata timpului de stocare al lui T_4 apare vârful de curent pe sursa de alimentare de valoare foarte mare (circa $35 mA$).

- comutarea directă a lui T_4 este rapidă deoarece $i_B(T_4)$ este mare;
- T_3 comută repede fiind comandat cu curenți mari.

* influența elementelor extrinseci (capacitățile de barieră, capacitățile diodelor și tranzistoarelor parazite, capacitățile conexiunilor) depinde de rezistențele echivalente cu care formează constantele de timp; mai importante:

- constanta de timp echivalentă din colectorul lui T_3 ;
- constanta de timp echivalentă din baza lui T_3 ;

Variante ale circuitelor TTL

- se accentuează anumite performanțe în funcție de aplicațiile cărora le sunt destinate.

Poarta TTL standard cu $t_p = 10ns$ și $P_d = 10mW$; structura este cea prezentată anterior cu valorile rezistențelor precizate;

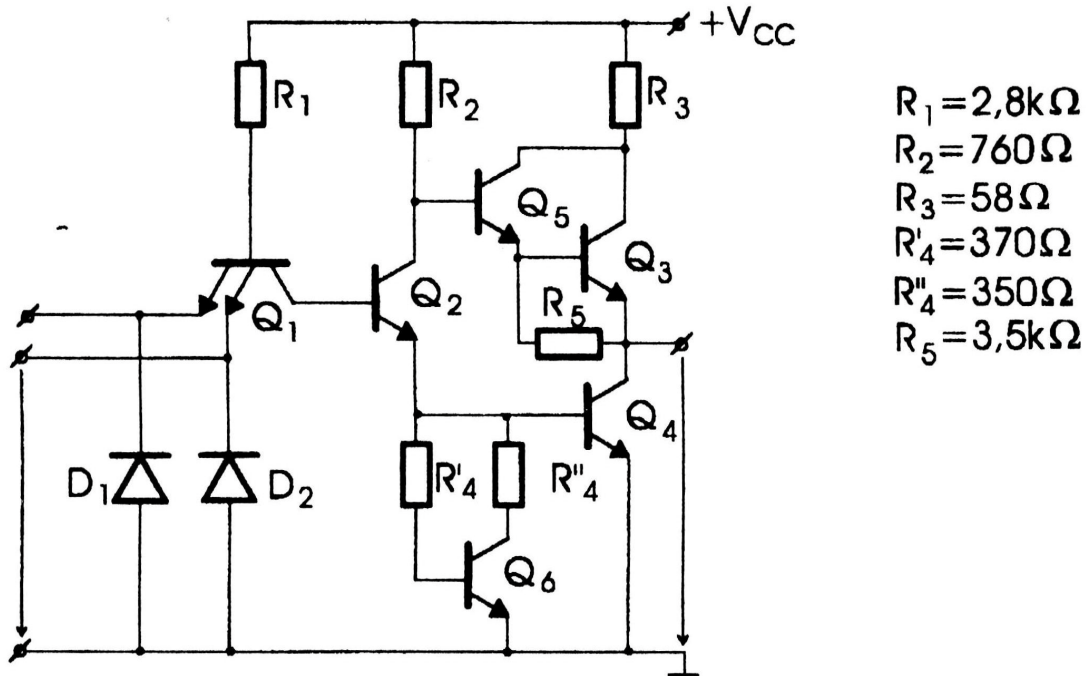
Poarta TTL de mică putere (LPTTL) pentru reducerea consumului:

- aceeași structură ca și poarta standard, dar cu rezistențe de $4 \div 10$ ori mai mari; rezultă:

- consum redus: $2mW$;
- timp de propagare mediu mai mare: $> 20ns$;
- curenți de intrare mai mici;
- curenții disponibili la ieșire mai mici;
- curenți de alimentare mai mici:
 - zgomote proprii mai mici;
 - crește densitatea posibilă a componentelor și a circuitelor;
 - proiectarea termică mai comodă;
 - sursă de alimentare mai puțin solicitată;
 - crește fiabilitatea schemei;
- mai puțin sensibilă la zgomote în impulsuri;
- compatibilitate pin la pin cu poarta standard.

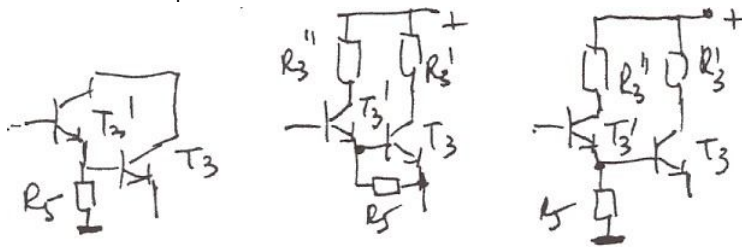
Poarta TTL de viteză mare (HTTL):

- timpul de propagare scade la $6ns$;
- puterea medie disipată crește la $22mW$;



Reducerea timpului de propagare se face prin 3 metode:

- reducerea rezistențelor cu efect asupra consumului și asupra încărcării provocate de circuit;
- înlocuirea diodei de transpoziție cu un tranzistor (amplificator de curent care asigură curent mai mare în trecerea spre starea logică UNU la ieșire); sunt mai multe variante prezentate în figură;
- înlocuirea rezistenței R_4 cu o sarcină dinamică (formată din tranzistorul T_6 și rezistențele R'_4, R''_4) pentru mărirea curentului de bază la comutarea inversă a tranzistorului T_4 ; are influență și asupra caracteristicii de transfer.

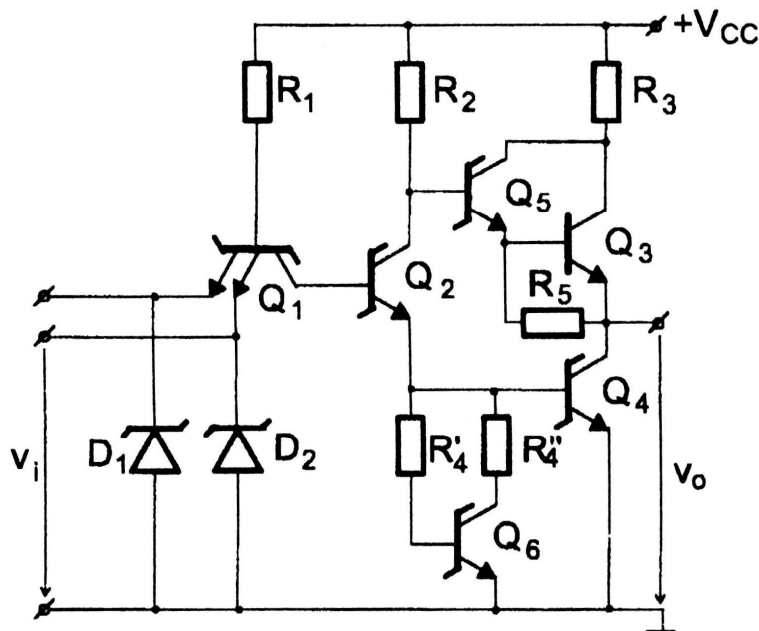


Poarta TTL Schottky (STTL):

- aceeași structură ca HTTL;
- folosește diode Schottky pentru evitarea intrării în saturație;
- timpul de propagare se reduce: $t_p = 3ns$;
- puterea medie disipată este la fel ca la HTTL;

Electronică Digitală

- puterea disipată crește mai încet cu frecvența decât la TTL;
- diodele de evitare a oscilațiilor sunt mai eficiente (se deschid la tensiuni mai mici, de circa $0,4V$);
- marginea de zgomot statică în starea ZERO scade la valoarea $MZL = 0,3V$ deoarece crește $V_{oL} = -V_{DS} + V_{BE} < V_{oLmax} = 0,5V$;
- viteze de variație a semnalului la ieșire devine circa $1V/1ns$ (mare) cu consecințe în proiectarea circuitelor – linii lungi de la circa 15 cm;

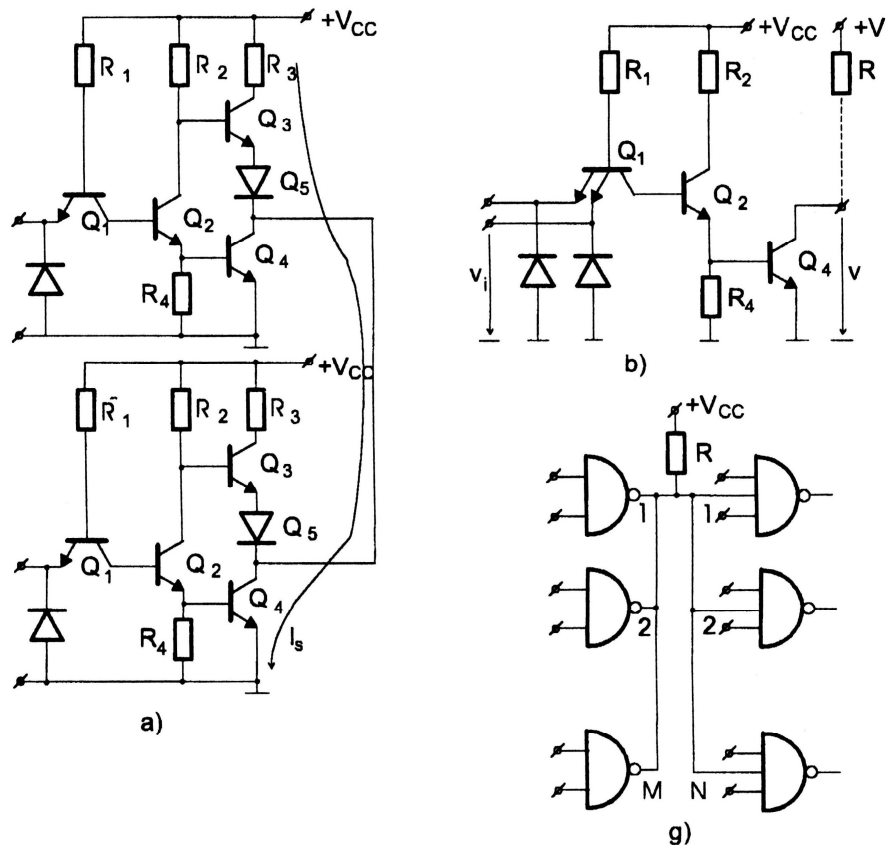


Poarta TTL de mică putere Schottky (LPSTTL):

- structura ca LPTTL;
- timp de propagare ca la TTL standard;
- putere disipată ca la LPTTL; curenți de intrare mici – recomandată pentru interfața cu circuite MOS;

TTL cu colectorul în gol

- realizare magistrale hard – pentru funcții SAU (ȘI) cablat;
- nu se pot pune în paralel porți TTL cu ieșire pe stâlp totemic;
- o variantă – circuitele cu colectorul în gol:



- rezistența de colector se poate cupla și la alte tensiuni de alimentare (se poate realiza interfață cu circuite alimentate la diferite tensiuni de alimentare)
- tranzitoriu – dezavantajele inversorului clasic;
- se pot realiza circuite de întârziere cu o capacitate ca sarcină;
- calculul rezistenței de colector (valori tipice $1 \div 5k\Omega$) dacă:
 - M este numărul de circuite care comandă în paralel;
 - N este numărul de circuite comandate în paralel:

$$R_{\min} < R < R_{\max}$$

- R_{\min} rezultă din condiția de a nu se depăși $I_{oL\max}$ în starea ZERO:

$$I_{oL} = \frac{V_{cc} - V_{oL\max}}{R} + NI_{iL\max} < I_{oL\max}$$

$$R > R_{\min} = \frac{V_{cc} - V_{oL\max}}{I_{oL\max} - NI_{iL\max}}$$

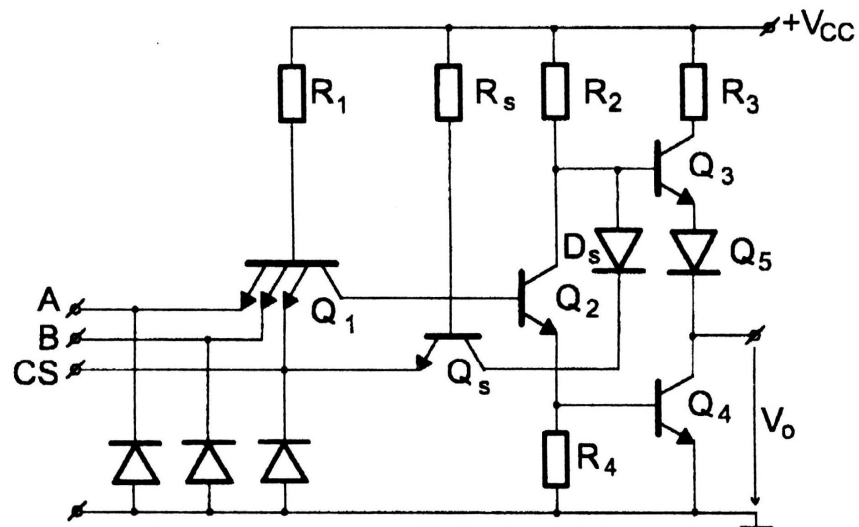
- R_{\max} rezultă din condiția ca tensiunea de ieșire să nu scadă sub $V_{oH\min}$ în starea UNU:

$$V_{oH} = V_{cc} - R(NI_{iH\max} + MI_{o1\max})$$

$$R < R_{\max} = \frac{V_{cc} - V_{oH\min}}{NI_{iH\max} + MI_{o1\max}}$$

- $I_{01\max}$ este curentul rezidual al tranzistorului T_4 blocat;
- comentarii pentru $N > 7$.

TTL cu trei stări – pentru funcții SAU (ȘI) cablat:



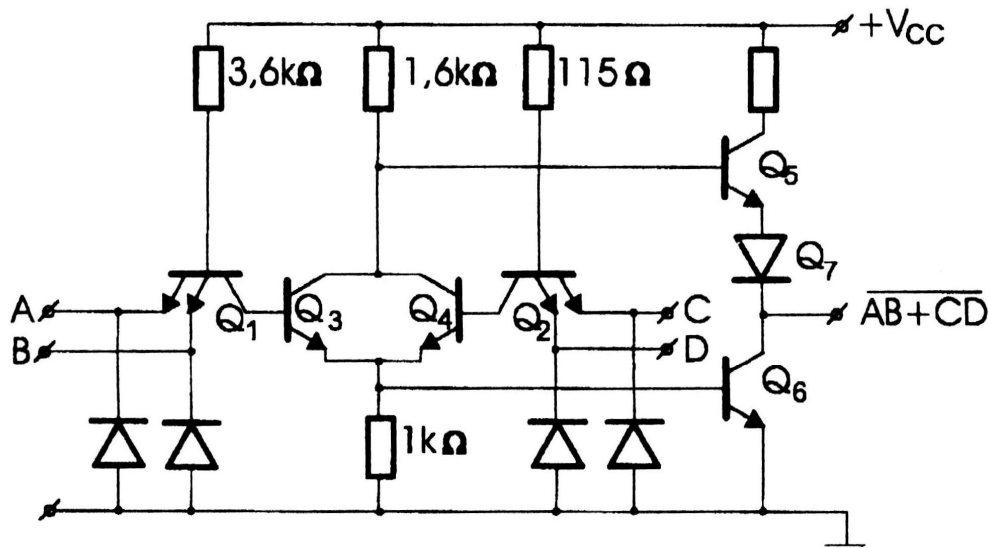
- intrare CS:

- dacă CS=UNU, T_s și D_s sunt blocate și ieșirea ia valoarea ZERO sau valoarea UNU în funcție de intrările A și B;

- dacă CS=ZERO, T_s și D_s sunt deschise, tranzistorul T_2 este blocat (prin T_1) și blochează și pe T_4 iar tranzistorul T_3 este blocat (prin dioda suplimentară); rezultă că la ieșire este o impedanță mare (a treia stare) și potențialul să poate fi stabilit de către un alt circuit conectat aici;

- sunt mai multe variante electrice de blocare a celor două tranzistoare.

Alte circuite: ȘI-SAU-NU:



- comentarii.

Alte tehnologii TTL

putere medie disipată (mW)	22	10				2
	S	TTL	AS	F	LS	ALS L
timp de propagare mediu (ns)	<3	<3	3		10	10 >20
	AS	F	S	ALS	LS	TTL L

Circuite logice din familia ECL

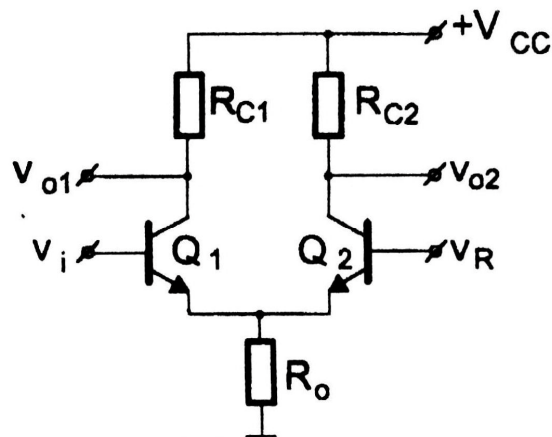
* viteza cea mai mare pt. CL cu TBIP:

- eliminarea t_s altfel decât la STTL – funcționare în RAN dar nivelele logice să nu depindă de parametrii TBIP ---> deschiderea și închiderea unui TBIP prin care circuitul un curent de valoare precizată;

- reducerea timpilor de încărcare-descărcare a capacităților prin reducerea lui $\Delta V = V_{oH} - V_{oL}$ (se micșorează marginile de zgomot).

- reducerea constantelor de timp prin micșorarea rezistențelor din circuit și deci și a suprafețelor circuitelor (se mărește puterea disipată).

* structura de bază:



- tensiunea de referință, V_R - constantă (fixă);
- o intrare, v_i și două ieșiri: v_{01} , v_{02}
- dacă $v_i \ll V_R$ (dar suficient cu $0,2 \div 0,3V$):

T_1 blocat, T_2 în conducție:

$$V_{01} = V_{CC}; \quad \text{UNU}$$

$$V_{02} = V_{CC} - R_{c2} I_{R0} \quad \text{ZERO}$$

- dacă v_i crește, v_{01} scade, v_{02} crește, I_{R0} comută;
- dacă $v_i \gg V_R$ (dar suficient cu $0,2 \div 0,3V$):

T_2 blocat, T_1 în conducție:

$$V_{02} = V_{CC}; \quad \text{UNU}$$

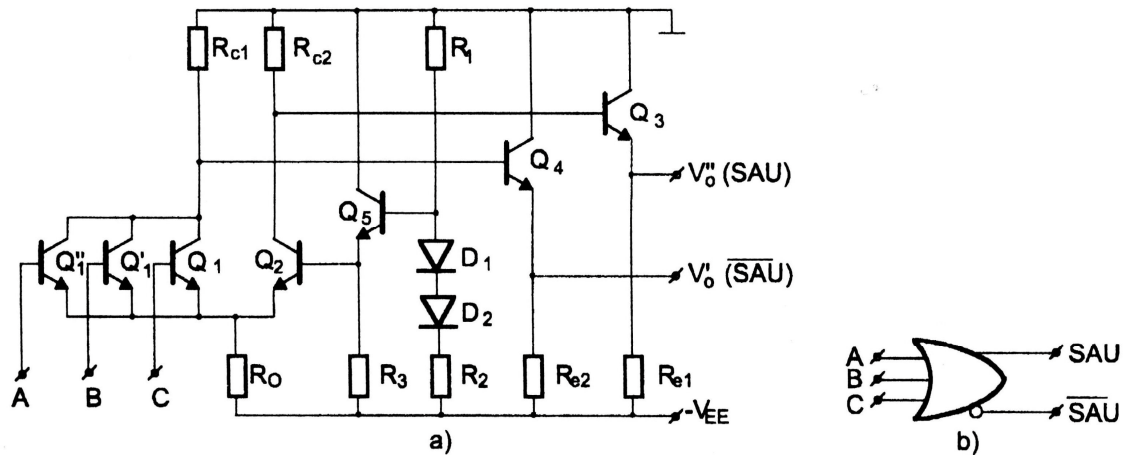
$$V_{01} = V_{CC} - R_{c2} I_{R0} \quad \text{ZERO}$$

Deci:

- o variație mică a tensiunii de intrare determină comutarea curentului dintr-un tranzistor în altul;
- se obțin tensiuni diferite în cele două situații care pot fi considerate ca nivele logice;

- se evită intrarea în saturație prin alegerea corespunzătoare a rezistențelor din colectoare.

* Poarta ECL standard

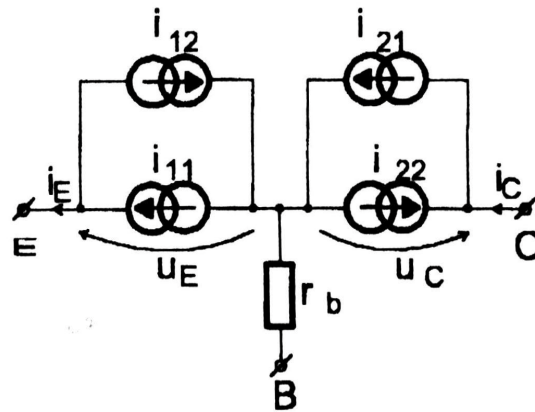
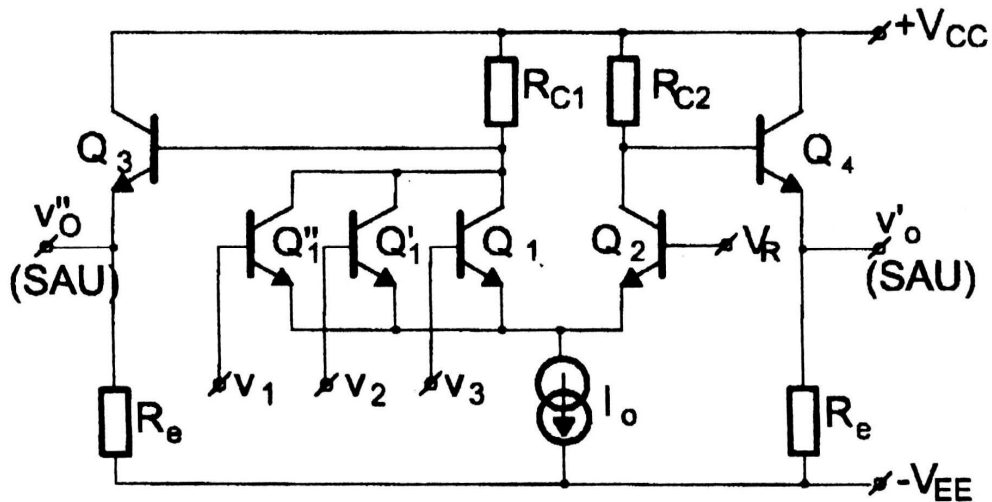


* elemente componente:

- diferențial;
- sursa de tensiune de referință;
- repetoare pe ieșiri (pentru adaptare de impedanțe și precizare nivele logice);
- logica se realizează prin însumarea curenților tranzistoare de intrare, deci logică de tip SAU;
- două ieșiri complementare – avantaj în proiectare;
- rezistențele de colector sunt diferite pentru a asigura același nivel logic ZERO la ieșire deoarece pe o intrare se aplică V_{oH} iar pe cealaltă $V_R < V_{oH}$ (curenți de colector diferiți);
- se alimentează cu tensiune negativă:
 - propagarea zgomotului de pe liniile de alimentare;
 - scurt circuit accidental pe ieșire;
- funcționarea schemei din punct de vedere electric;
- puterea medie disipată: $35mW$;
- repetoarele pe emitor suportă încărcare capacitivă mare;

- timpi de propagare foarte mici: 3 ns – 0,3 ns.

* Caracteristicile statice și parametrii porții ECL Standard
 V_R constantă;



- model pentru TBIP, de tip Ebers-Moll:

- parametrii modelului: α_0 , α_i , I_{e0} , I_{c0} , cu relația:

$$\alpha_0 I_{e0} = \alpha_i I_{c0};$$

- notații: $B_e = e^{\frac{u_E}{v_T}} - 1$; $B_c = e^{\frac{u_C}{v_T}} - 1$; $v_T = \frac{kT}{q}$;

- curenții generatoarelor de curent:

$$i_{11} = \frac{I_{e0}}{1 - \alpha_0 \alpha_i} B_e; \quad i_{12} = \frac{\alpha_i I_{c0}}{1 - \alpha_0 \alpha_i} B_c;$$

$$i_{21} = \frac{\alpha_0 I_{e0}}{1 - \alpha_0 \alpha_i} B_e; \quad i_{22} = \frac{I_{c0}}{1 - \alpha_0 \alpha_i} B_c;$$

- curenții tranzistorului:

$$i_E = i_{11} - i_{12}; \quad i_C = i_{21} - i_{22}; \quad i_B = i_E - i_C;$$

* Presupunem tranzistoare identice care funcționează numai în RAN și BL: $B_c \cong -1$; dar I_{e0} și I_{c0} sunt mici și:

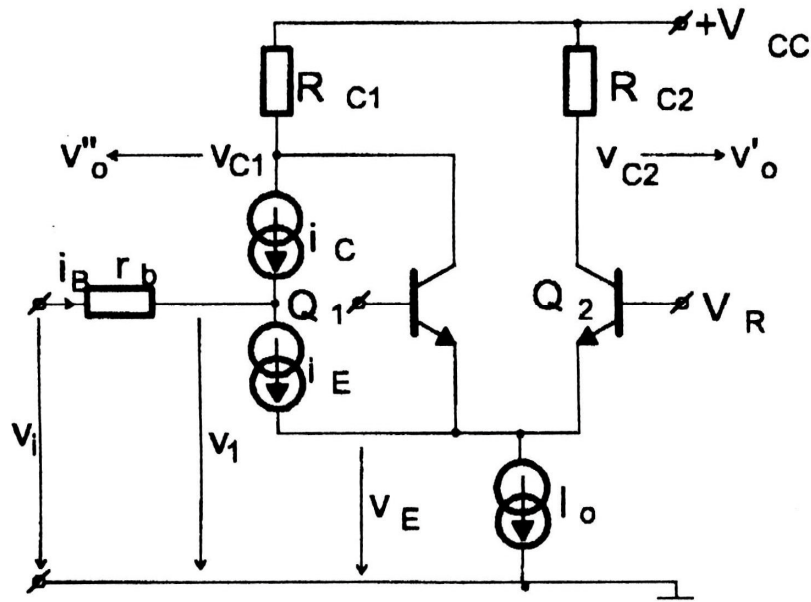
$$i_E = \frac{I_{e0}}{1 - \alpha_0 \alpha_i} B_e; \quad i_C = \frac{\alpha_0 I_{e0}}{1 - \alpha_0 \alpha_i} B_e \text{ sau:}$$

$$i_E = I_{ES} B_e; \quad i_C = \alpha_0 I_{ES} B_e \text{ cu } I_{ES} = \frac{I_{e0}}{1 - \alpha_0 \alpha_i}.$$

- semnificația curenților;
- model pentru caracteristica de transfer;
- curentul generatorului de curent: I_0 (mA);
- se neglijează căderea de tensiune pe rezistența distribuită a bazei (numai în curent continuu): $v_1 = v_i$;

- se deduc: $v_0'(v_i)$ și $v_0''(v_i)$;

- intrări comandate: $m_1 \leq m$;



- $I_0 = m_1 i_{T1} + i_{T2}$ (în emitoarele comune);

-
$$I_0 = m_1 I_{ES} \left(e^{\frac{u_{E1}}{v_T}} - 1 \right) + I_{ES} \left(e^{\frac{u_{E2}}{v_T}} - 1 \right);$$

- $u_{E1} = v_1 - v_E; \quad u_{E2} = V_R - v_E;$

-
$$I_0 + (m_1 + 1)I_{ES} = m_1 I_{ES} e^{\frac{v_1 - v_E}{v_T}} + I_{ES} e^{\frac{V_R - v_E}{v_T}}$$

- se deduce:

$$- I_{ES} e^{\frac{v_1 - v_E}{v_T}} = \frac{I_0 + (m_1 + 1)I_{ES}}{e^{\frac{V_R - v_1}{v_T}}} \cong \frac{I_0}{m_1 + e^{\frac{v_1 - v_E}{v_T}}}$$

(deoarece I_0 mA iar I_{ES} nA);

- tensiunea de ieșire:

$$v_0'' = v_{c1} - V_{BE} = V_{CC} - R_c i_{Rc} - V_{BE};$$

$$i_{Rc} = m_1 i_{C1} = m_1 \alpha_0 I_{ES} B_e = m_1 \alpha_0 I_{ES} \left(e^{\frac{v_1 - v_E}{v_T}} - 1 \right)$$

$$v_0'' = V_{CC} - V_{BE} - m_1 R_c \alpha_0 \frac{I_0}{\frac{V_R - v_1}{m_1 + e^{v_T}}}$$

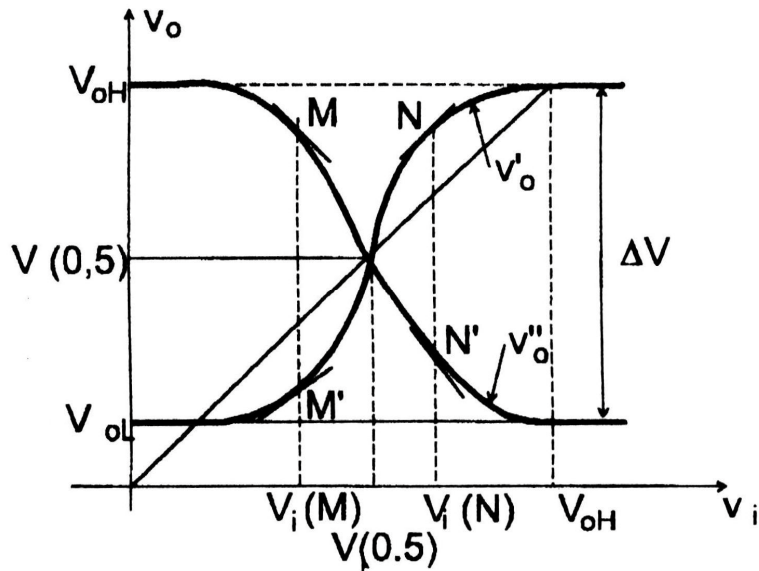
$$v_0'' = V_{CC} - V_{BE} - R_c \alpha_0 I_0 \frac{1}{1 + \frac{1}{m_1} e^{v_T}}$$

Se notează: $\Delta V = R_c \alpha_0 I_0$;

$$v_0'' = V_{CC} - V_{BE} - \frac{\Delta V}{1 + \frac{1}{m_1} e^{v_T}}; \text{ analog:}$$

$$v_0' = V_{CC} - V_{BE} - \frac{\Delta V}{\frac{v_1 - V_R}{1 + m_1 e^{v_T}}}$$

(caracteristica de transfer de tip inversor și de tip neinversor)



* dacă $v_1 \ll V_R$ (dar suficient cu câteva v_T):

$$v_o'' = V_{oH} = V_{CC} - V_{BE}$$

$$v_o' = V_{oL} = V_{CC} - V_{BE} - \Delta V$$

* dacă $v_1 \gg V_R$ (dar suficient cu câteva v_T):

$$v_o'' = V_{oL} = V_{CC} - V_{BE} - \Delta V$$

$$v_o' = V_{oH} = V_{CC} - V_{BE}$$

* compatibilitate intrare – ieșire:

$$V_{iL} = V_{oL}; \quad V_{iH} = V_{oH};$$

- rezultă:

$$V_{iL} = V_{CC} - V_{BE} - \Delta V$$

$$V_{iH} = V_{CC} - V_{BE}$$

* se notează: $v_1(0,5)$ pentru care: $v_o' = v_o''$:

$$V_{CC} - V_{BE} - \frac{\Delta V}{1 + \frac{1}{m_1} e^{\frac{v_1(0,5) - V_R}{v_T}}} = V_{CC} - V_{BE} - \frac{\Delta V}{1 + m_1 e^{\frac{v_1(0,5) - V_R}{v_T}}}$$

- rezultă: $v_1(0,5) = V_R - v_T \ln m_1 \cong V_R$ (v_T mic, m_1 unitați);

- consecință: $v_o'(0,5) = v_o''(0,5) = V_{CC} - V_{BE} - \frac{\Delta V}{2}$, indiferent de m_1 ;

- dar: $v_1(0,5) = v_o'(0,5) = v_o''(0,5)$ și:

$$V_R - v_T \ln m_1 = V_{CC} - V_{BE} - \frac{\Delta V}{2} \text{ sau:}$$

$$V_R \cong V_{CC} - V_{BE} - \frac{\Delta V}{2}, \text{ de unde:}$$

$$V_{CC} = V_R + V_{BE} + \frac{\Delta V}{2}.$$

- pentru ECL standard: $V_{CC} = 0$ și $V_R = -1,175V$:

$\Delta V = -2(-1,175 + 0,75) = 0,85V$ (diferența dintre nivelele logice);

- rezultă:

$$V_{oL} = V_{oL}' = V_{oL}'' = V_{iL} = V_R - \frac{\Delta V}{2} \Rightarrow V_{CL}' = V_{oL} + V_{BE}$$

$$V_{oH} = V_{oH}' = V_{oH}'' = V_{HL} = V_R + \frac{\Delta V}{2} \Rightarrow V_{CH}' = V_{oH} + V_{BE}$$

Determinarea marginilor de zgomot:

- se determină punctele M și N în care panta caracteristicii inversoare este -1 :

$$MZL = v_1(M) - V_{oL} \text{ și } MZH = V_{oH} - v_1(-1)$$

- condiția:

$$\frac{dv_o''(v_1)}{dt} = -1; \quad \frac{dv_o''(v_1)}{dt} = -\Delta V \frac{\frac{1}{m_1} - 1 \frac{e^{\frac{V_R - v_1}{v_T}}}{v_T}}{\left(1 + \frac{1}{m_1} e^{\frac{V_R - v_1}{v_T}}\right)^2} = -1$$

- nu se rezolvă integral; situații limită:

- pentru M: $\frac{V_R - v_1(M)}{v_T} \gg 1$:

$$\frac{\frac{\Delta V}{m_1 v_T} e^{\frac{V_R - v_1(M)}{v_T}}}{\frac{1}{m_1^2} e^{2 \frac{V_R - v_1(M)}{v_T}}} = 1 \Rightarrow e^{\frac{V_R - v_1(M)}{v_T}} = \frac{m_1 \Delta V}{v_T}; \text{ rezultă:}$$

$$v_1(M) = V_R - v_T \ln \frac{m_1 \Delta V}{v_T}.$$

- pentru N: $\frac{V_R - v_1(N)}{v_T} \ll -1:$

$$\frac{\Delta V}{m_1 v_T} e^{\frac{V_R - v_1(N)}{v_T}} = 1 \Rightarrow e^{\frac{V_R - v_1(N)}{v_T}} = \frac{m_1 v_T}{\Delta V}; \text{ rezultă:}$$

$$v_1(N) = V_R + v_T \ln \frac{\Delta V}{m_1 v_T}.$$

Se calculează marginile de zgomot:

$$\begin{aligned} MZH &= V_{oH} - v_1(N) = V_R + \frac{\Delta V}{2} - \left(V_R + v_T \ln \frac{\Delta V}{m_1 v_T} \right) = \\ &= \frac{\Delta V}{2} - v_T \ln \frac{\Delta V}{m_1 v_T}; \end{aligned}$$

$$\begin{aligned} MZL &= v_1(N) - V_{oL} = V_R - v_T \ln \frac{m_1 \Delta V}{v_T} - \left(V_R - \frac{\Delta V}{2} \right) = \\ &= \frac{\Delta V}{2} - v_T \ln \frac{m_1 \Delta V}{v_T}; \end{aligned}$$

- pentru $m_1 = 1 \Rightarrow MZL = MZH = 0,34V;$

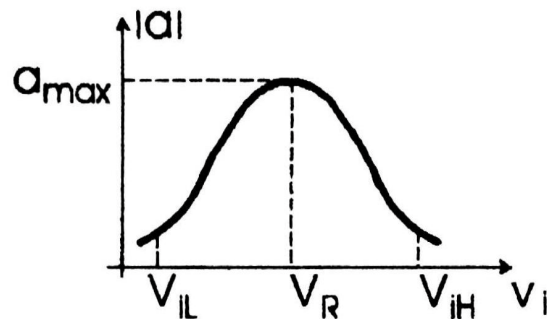
- pentru $m_1 = 3 \Rightarrow MZL = 0,31V; MZH = 0,39V.$

* zona de tranziție:

$$\begin{aligned} \Delta V_{it} &= v_1(N) - v_1(M) = V_R + v_T \ln \frac{\Delta V}{m_1 v_T} - \left(V_R - \frac{\Delta V}{2} \right) = \\ &= 2v_T \ln \frac{\Delta V}{v_T} = 172,5mV. \end{aligned}$$

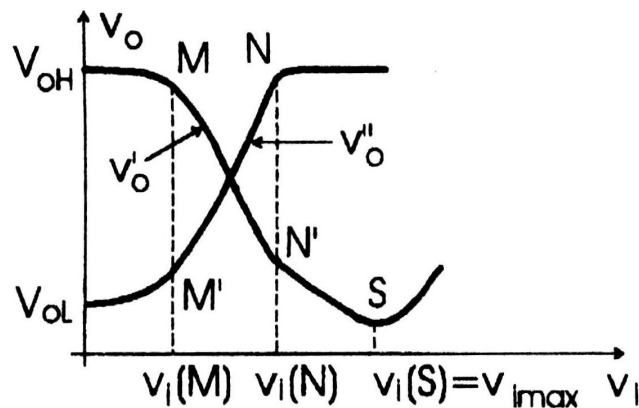
* amplificarea de tensiune:

$$a_{\max} = \left. \frac{dv'_o}{dv_1} \right|_{v_1=V_R} = \frac{\Delta V}{v_T} \frac{m_1}{(1+m_1)^2}$$



Observații:

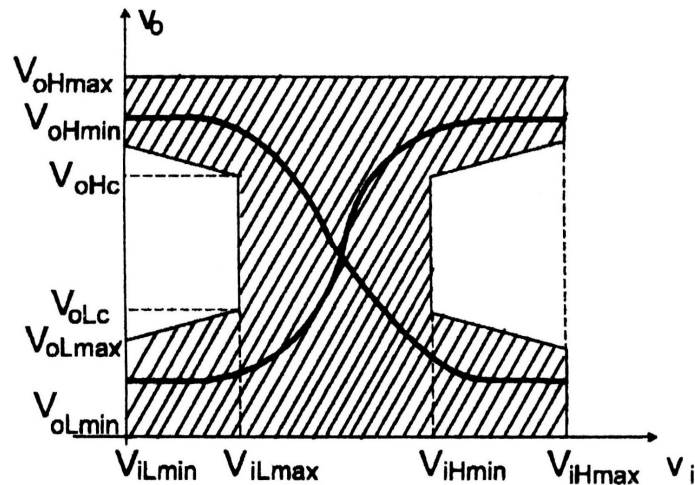
1. modificarea caracteristicii de transfer pentru R_0 de cuplaj (I_0 nu este constant):



(panta $-\frac{R_{c1}}{R_o}$ până la saturație apoi panta este pozitivă);

2. în acest caz, deoarece $V_{iH} > V_R$, trebuie ca: $R_{c2} > R_{c1}$ pentru a avea același nivel logic ZERO;

3. influența condițiilor reale de funcționare:



4. caracteristica de intrare:

$$- I_{iL} < I_{iLmax} = 0,5mA$$

$$- I_{iH} < I_{iHmax} = 470\mu A$$

cu $Z_{int} > 100k\Omega$;

- se micșorează efectele lui $\frac{di}{dt}$;

- curenți mai mici pe liniile de semnal

5. caracteristicile de ieșire:

- liniară (din cauza repeturului deschis permanent);

- impedanța de ieșire de circa 15Ω ;

- capacitatea de încălzire statică poate fi foarte mare;

- se pot comanda sarcini capacitive importante;

- crește importanța rezistenței distribuite a bazelor tranzistoarelor de intrare – pentru regimul tranzitoriu;

- se poate realiza funcția SAU CABLAT – legarea ieșirilor în paralel este posibilă;

- se oferă simultan SAU și SAU negat.

6. caracteristicile de alimentare:

- tensiunea de alimentare: $-5,2V$; (compromis între viteza de lucru, marginile de zgomot și puterea medie disipată);

- rejecția tensiunilor de alimentare este bună;
- curenții de alimentare independenți de nivelele logice;
- $I_{EE} = 6,5mA$;
- puterea medie disipată: $35mV$;

Regimul tranzitoriu al porții logice ECL:

caracteristici:

- timp de comutare foarte mic;
- trebuie luare în caclul efectele cumulate ale tranzistorului intrinsec și ale capacităților parazite;
- model mai evoluat pentru TBIP având în vedere că TBIP funcționează numai în BL și RAN (nu în SAT).

* răspunsul la baza TBIP:

- efectul capacităților de intrare;
- efectul rezistențelor r_x și r_{iesire} ;

* răspunsul la nivelul colectorului:

- efectul tranzistorului intrinsec;
- efectul sarcinii de colector;

* răspunsul la nivelul repetorului pe emitor:

- efectul repetorului pe emitor;
- efectul capacității de sarcină.

Se urmăresc: timpul de propagare și duratele fronturilor.

Presupuneri:

- T_1 nu se saturează;
- cuplajul se face prin generator de curent, I_0 ;
- răspunsul în nodul emitorului se neglijează fiind foarte rapid deoarece este deschis cel puțin un tranzistor;

Răspunsul la nivelul bazei TBIP:

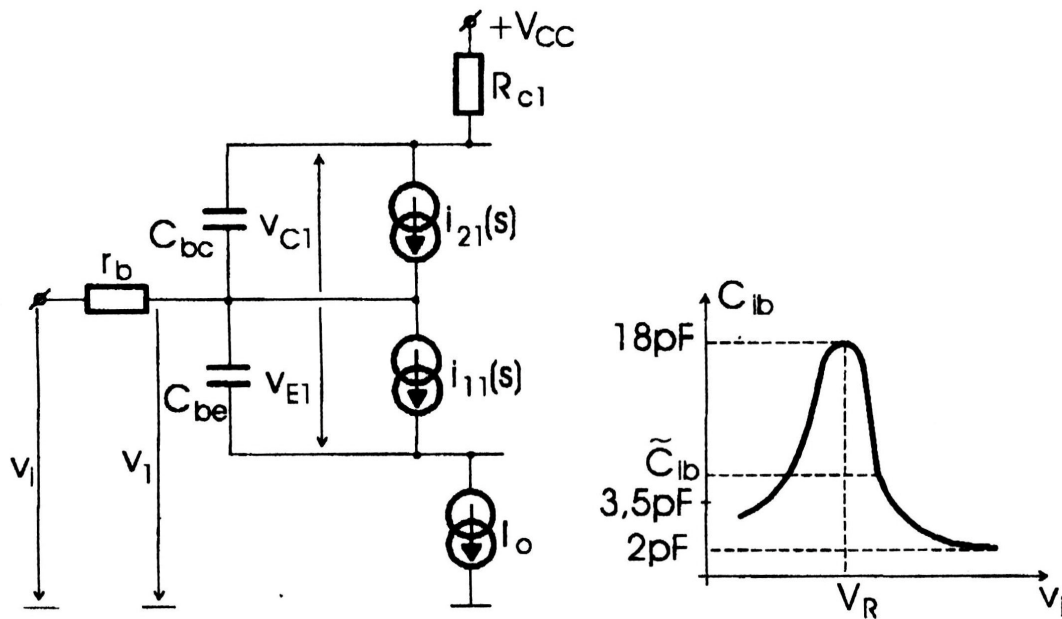
* Capacitatea de intrare:

- permite analiza separată a răspunsului în bază și în colector;

- se determină separat capacitatea de barieră și capacitatea de difuzie.

Capacitatea de barieră:

Schema echivalentă:



- elementele de circuit:

- generatoarele de curent independente și dependente;
- rezistența distribuită a bazei;
- capacitățile de barieră ale celor două joncțiuni – variază cu tensiunile aplicate pe joncțiuni;
- transferul de la tensiunea de intrare la tensiunile pe joncțiuni este o funcție neliniară.

$$C_{ib} = \frac{dQ_{ib}}{dv_1}; \quad Q_{ib} = \int C_{be} du_{E1} + \int C_{bc} du_{C1}$$

$$C_{ib} = \frac{dQ_{ib}}{dv_1} = C_{be} \frac{du_{E1}}{dv_1} + C_{bc} \frac{du_{C1}}{dv_1}.$$

$$\frac{d}{dx} \int f(y) dy = \frac{d}{dx} F(y) = F'(y) \frac{dy}{dx} = f(y(x)) \frac{dy}{dx}$$

Dar:

$$C_{be} = \frac{C_{be0}}{\left(1 - \frac{u_{E1}}{V_{oe}}\right)^{r_1}}; \quad C_{bc} = \frac{C_{bc0}}{\left(1 - \frac{u_{C1}}{V_{oc}}\right)^{r_2}},$$

unde: $u_{E1} = v_1 - v_E$
 $u_{C1} = v_1 - v_{C1}$

Rezultă:

$$C_{ib} = C_{be} \left(1 - \frac{dv_E}{dv_1}\right) + C_{bc} \left(1 - \frac{dv_{C1}}{dv_1}\right) \quad (\text{mai important este}$$

ultimul termen prin efect Miller).

* Tensiunea din emitoarele comune:

$$I_0 + (m_1 + 1)I_{ES} = m_1 I_{ES} e^{\frac{v_1 - v_E}{v_T}} + I_{ES} e^{\frac{V_R - v_E}{v_T}} =$$

$$= I_{ES} e^{\frac{V_R - v_E}{v_T}} \left(1 + m_1 e^{\frac{v_1 - V_R}{v_T}}\right)$$

Se neglijează $(m_1 + 1)I_{ES}$ în comparație cu I_0 și se logaritmează:

$$\ln \frac{I_0}{I_{ES}} = \frac{V_R - v_E}{v_T} + \ln \left(1 + m_1 e^{\frac{v_1 - V_R}{v_T}}\right); \quad v_T \ln \frac{I_0}{I_{ES}} = V_0;$$

Rezultă:

$$v_E = V_R - V_0 + v_T \ln \left(1 + m_1 e^{\frac{v_1 - V_R}{v_T}}\right);$$

$$v_{C1} = v_o'' + V_{BE} = V_{CC} - V_{BE} - \frac{\Delta V}{1 + \frac{1}{m_1} e^{\frac{V_R - v_1}{v_T}}} + V_{BE};$$

Rezultă:

$$C_{ib} = C_{be} \left(1 - \frac{v_T m_1 \frac{1}{v_T} e^{\frac{v_1 - V_R}{v_T}}}{1 + m_1 e^{\frac{v_1 - V_R}{v_T}}} \right) + C_{bc} \left(1 + \frac{m_1 \Delta V \frac{1}{v_T} e^{\frac{V_R - v_1}{v_T}}}{\left(m_1 + e^{\frac{V_R - v_1}{v_T}} \right)^2} \right)$$

* grafic:

Rezultă: $\tilde{C}_{ib} \cong 4,7 \text{ pF}$

Altfel:

$$\tilde{C}_{ib} = \frac{\Delta Q_{ib}}{V_{iH} - V_{iL}} = \frac{1}{V_{iH} - V_{iL}} \left(\int_{V_{iL} - V_{EL}}^{V_{iH} - V_{EH}} C_{be} du_{E1} + \int_{V_{iL} - V_{C1L}}^{V_{iH} - V_{C1H}} C_{bc} du_{C1} \right)$$

Prin calcule, se obțin:

$$\tilde{C}_{ib} = 0,95 C_{be0} + 1,62 C_{bc0}; \quad \text{pentru } r_1 = r_2 = \frac{1}{3};$$

$$\tilde{C}_{ib} = 0,5 C_{be0} + 2 C_{bc0}; \quad \text{pentru } r_1 = r = 0.$$

Capacitatea de difuzie

- Tensiunea de intrare trece de la $V_{iL} = V_R - \frac{\Delta V}{2}$ la

$$V_{iH} = V_R + \frac{\Delta V}{2}, \text{ adică: } v_i(t) = V_R - \frac{\Delta V}{2} + \Delta V \cdot 1(t).$$

- circuitul echivalent:

- diferența dintre v_i și v_1 ;
- Generatoarele de curent se aproximează prin relațiile:

$$i_{11}(s) = I_{ES} (1 + s\tau_i) \left(e^{\frac{u_{E1}}{v_T}} - 1 \right)$$

$$i_{21}(s) = \frac{\alpha_0 I_{ES}}{1 + s\tau} \left(e^{\frac{u_{E1}}{v_T}} - 1 \right)$$

Rezultă:

$$i_B(s) = i_{11}(s) - i_{21}(s) = I_{ES} \left(1 + s\tau_i - \frac{\alpha_0}{1 + s\tau_0} \right) \left(e^{\frac{u_{E1}}{v_T}} - 1 \right);$$

$$i_B(s) = I_{ES} (1 - \alpha_0) \frac{1 + s \frac{\tau_i + \tau_0}{1 - \alpha_0} + s^2 \frac{\tau_i \tau_0}{1 - \alpha_0}}{1 + s\tau_0} \left(e^{\frac{u_{E1}}{v_T}} - 1 \right)$$

- poarta este foarte rapidă, se ia în considerație constanta de timp cea mai importantă:

$$i_B(s) \cong I_{ES} (1 - \alpha_0) \left(1 + s \frac{\tau_i + \tau_0}{1 - \alpha_0} \right) \left(e^{\frac{u_{E1}}{v_T}} - 1 \right)$$

Se trece în timp:

$$i_B(t) = I_{ES}(1 - \alpha_0) \left(e^{\frac{u_{E1}}{v_T}} - 1 \right) + I_{ES}(\tau_i + \tau_0) \frac{d}{dt} \left(e^{\frac{u_{E1}}{v_T}} - 1 \right)$$

- mic -

- mare -

Dar: $i_B(t) = \frac{dQ_{id}}{dt} = I_{ES}(\tau_i + \tau_0) \frac{d}{dt} \left(e^{\frac{u_{E1}}{v_T}} - 1 \right)$ și:

$$Q_{id} = I_{ES}(\tau_i + \tau_0) \left(e^{\frac{u_{E1}}{v_T}} - 1 \right);$$

Capacitatea de difuzie va fi:

$$C_{id} = \frac{\Delta Q_{id}}{\Delta v_1} = \frac{I_{ES}(\tau_i + \tau_0) \left(e^{\frac{u_{E1}}{v_T}} - 1 \right)_{V_{1H} - V_{EH}}}{V_{1H} - V_{1L}};$$

Dar:

$$V_{1H} = V_{iH} = V_R + \frac{\Delta V}{2}; \quad V_{1L} = V_{iL} = V_R - \frac{\Delta V}{2};$$

$$V_{EH} = V_R - V_0 + v_T \ln \left(1 + m_1 e^{\frac{V_{1H} - V_R}{v_T}} \right) \cong$$

$$\cong V_R - V_0 + v_T \ln m_1 + V_{1H} - V_R = V_{1H} - V_0 + v_T \ln m_1$$

(se neglijează 1);

$$V_{EL} = V_R - V_0 + v_T \ln \left(1 + m_1 e^{\frac{V_{1L} - V_R}{v_T}} \right) \cong V_R - V_0$$

(se neglijează al doilea termen);

Se calculează:

$$\left(e^{\frac{u_{E1}}{v_T}} - 1 \right) \frac{V_{1H} - V_{EH}}{V_{1L} - V_{EL}} = e^{\frac{V_{1H} - V_{1H} + V_0 - v_T \ln m_1}{v_T}} - e^{\frac{V_{1L} - V_R + V_0}{v_T}} =$$

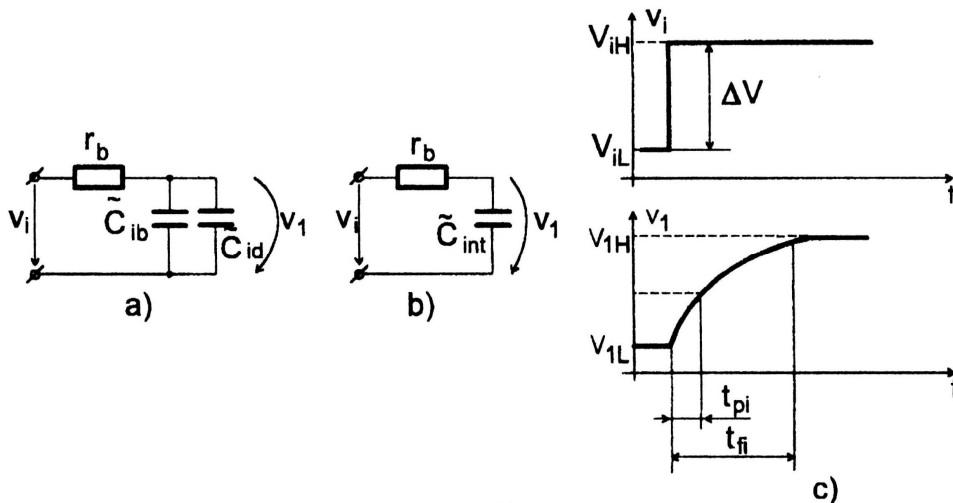
$$= e^{\frac{V_0}{v_T}} \frac{1}{m_1} - e^{\frac{V_0}{v_T}} e^{-\frac{\Delta V}{2v_T}} \cong e^{\frac{V_0}{v_T}} \frac{1}{m_1}$$

Rezultă:

$$\tilde{C}_{id} = \frac{I_{ES} (\tau_i + \tau_0) e^{\frac{V_0}{v_T}} \frac{1}{m_1}}{\Delta V} = \frac{I_0 (\tau_i + \tau_0)}{m_1 \alpha_0 R_c I_0} = \frac{1}{m_1 \alpha_0 R_c \omega_T}$$

(ω_T este pulsația de tranziție).

Circuitul echivalent:



- capacitatea de intrare (medie):

$$\tilde{C}_i = \tilde{C}_{ib} + \tilde{C}_{id}$$

- răspunsul circuitului:

$$r_x \tilde{C}_i \frac{dv_1}{dt} + v_1 = V_R - \frac{\Delta V}{2} + \Delta V 1(t) \Rightarrow$$

$$v_1(t) = V_R + \frac{\Delta V}{2} - \Delta V e^{-\frac{t}{\tau_b}} \quad \text{cu } \tau_b = r_x \tilde{C}_i$$

rezultă:

$$t_f^+(baza) = \tau_b \ln 2 \cong 2,3\tau_b \text{ și } t_{pLH}(baza) = \tau_b \ln 2 \cong 0,7\tau_b$$

Exemplu numeric:

$$C_{bc0} = 2 \text{ pF}; \quad C_{beo} = 1,5 \text{ pF}; \quad \tau_i = 0,25 \text{ ns};$$

$$\tau_0 = 0,25 \text{ ns}; \quad \alpha_0 = 0,99; \quad R_c = 200 \Omega; \quad r_x = 50 \Omega.$$

$$\tilde{C}_{ib} = 4,3 \text{ pF}; \quad \tilde{C}_{id} = 2,5 \text{ pF};$$

$$\tau_b = 0,34 \text{ ns}; \quad t_f^+(baza) = 0,75 \text{ ns}; \quad t_{pLH}(baza) = 0,25 \text{ ns}.$$

Răspunsul la nivelul colectorului (câteva elemente):

- capacitatea echivalentă la colector:
 - C_{bc} - capacitatea colector bază a celor m_1 tranzistoare deschise;
 - C'_{bc} - capacitatea colector bază a celor $m - m_1$ tranzistoare blocate;
 - C_{rep} - capacitatea de intrare a repetorului pe emitor;
 - capacitățile parazite.

Ecuția diferențială din colectorul TBIP:

$$m_1 \tilde{C}_{bc} \frac{d(v_{C1} - v_1)}{dt} + [(m - m_1)C'_{bc} + C_{rep} + C_p] \frac{dv_{C1}}{dt} + \frac{v_{C1} - V_{CC}}{R_c} + m_1 i_C(t) = 0$$

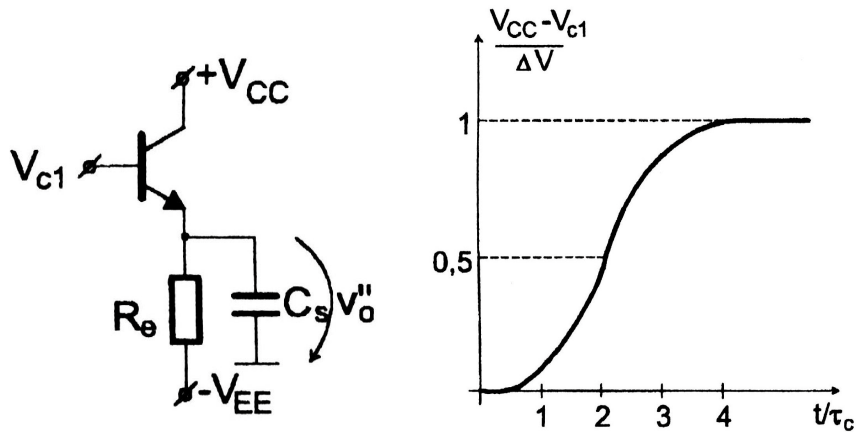
- $i_C(t)$ este variabil în timp, cu constantele τ_i și τ_0 ;

- constanta de timp echivalentă:

$$\tau_c = R_c [m_1 C_{bc} + (m - m_1)C'_{bc} + C_{rep} + C_p]$$

(de circa 10 ori mai mare decât τ_i și τ_0).

Forma de undă:



Comutarea la nivelul repetorului pe emitor

Schema:

Ecuția diferențială:

$$C_s \frac{dv_0''}{dt} + \frac{v_0''}{R_e} = I_{ES} e^{\frac{v_{C1}-v_0''}{V_T}}$$

aprecieri calitative

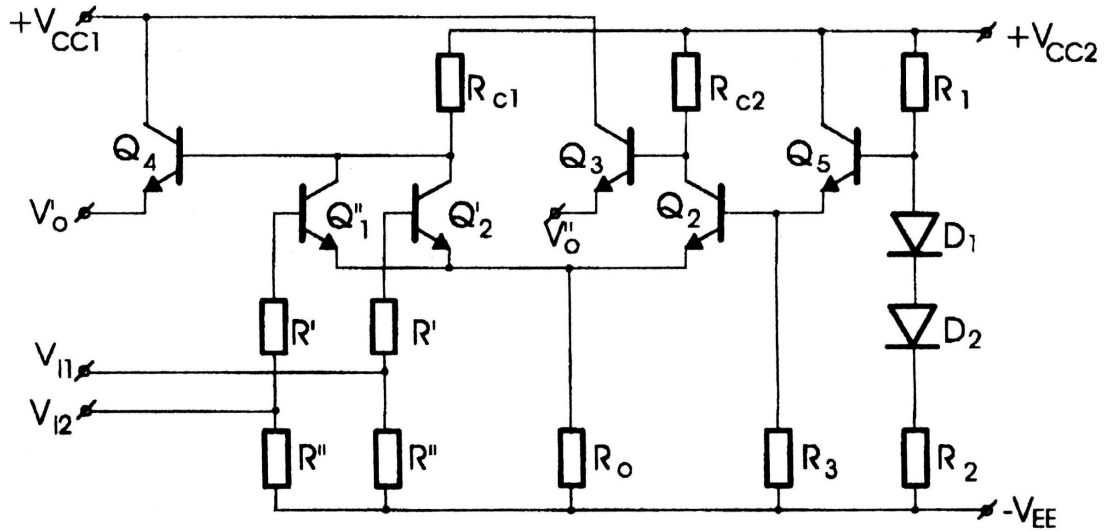
Variante ale circuitelor logice din familia ECL

- pentru adaptare la probleme de proiectare

a) poarta standard:

- repetoare pe emitor;
- surse de curent sau rezistențe;
- valori diferite ale rezistențelor;

b) ECL open-colector:



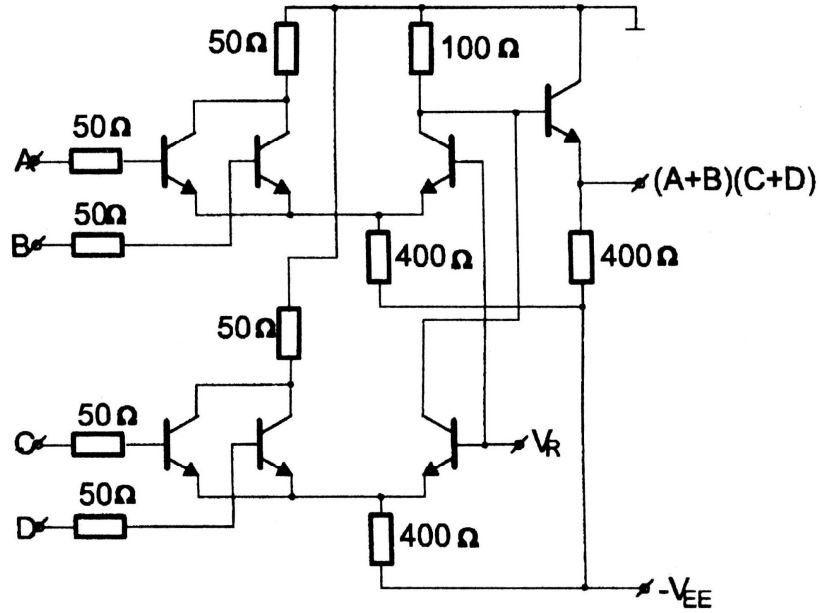
- 2 ieșiri complementare;
- rezistențele din emitoare sunt la intrările circuitelor;
- V_{CC2} poate fi 0;
- V_{CC1} poate fi la o valoare pozitivă, pentru flexibilitate;

Avantaje:

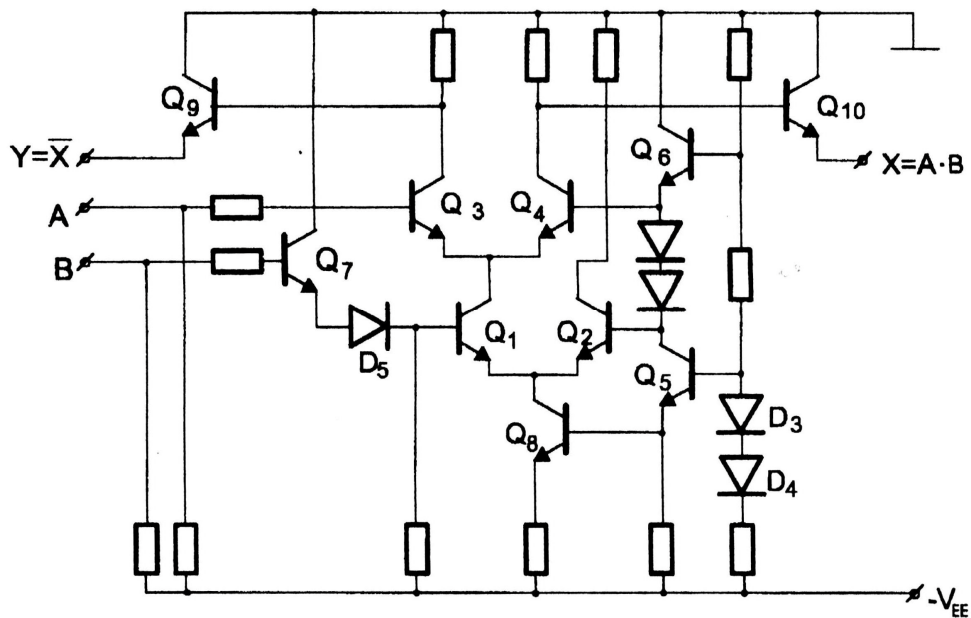
- intrările pot fi lăsate în gol;
- posibilități de SAU CABLAT;
- alegere ușoară pentru interfațare;
- reducerea puterii disipate pentru intrări neutilizate.

c) Circuite logice ȘI:

- cu un nivel:



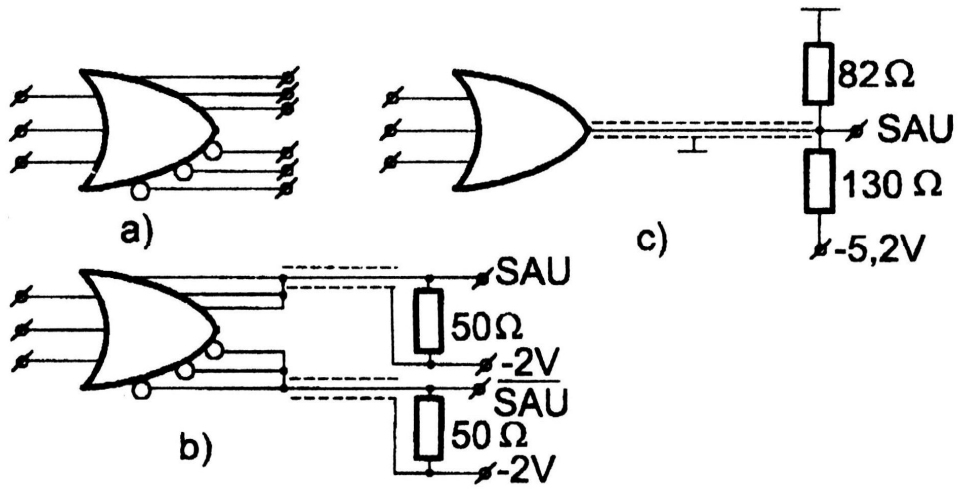
- cu două nivele (același curent este utilizat în mai multe decizii);



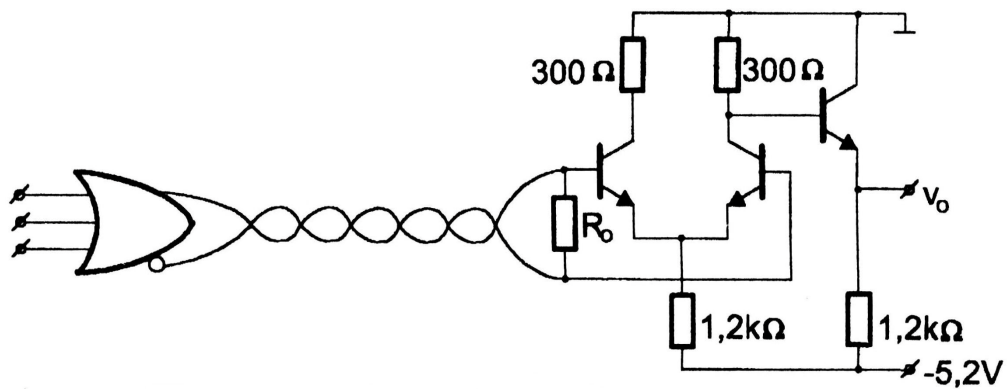
Q1 și Q2 - nivelul inferior - V_R coborât cu $2V_D$ (și semnalul de la B este coborât tot cu două diode).

d) Circuite cu ieșiri multiple - pentru emisie:

e) circuite pentru comanda cablurilor coaxiale:

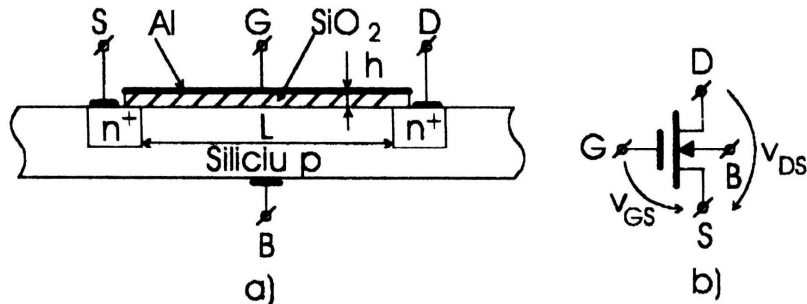


f) circuite pentru comanda de cabluri torsadate:

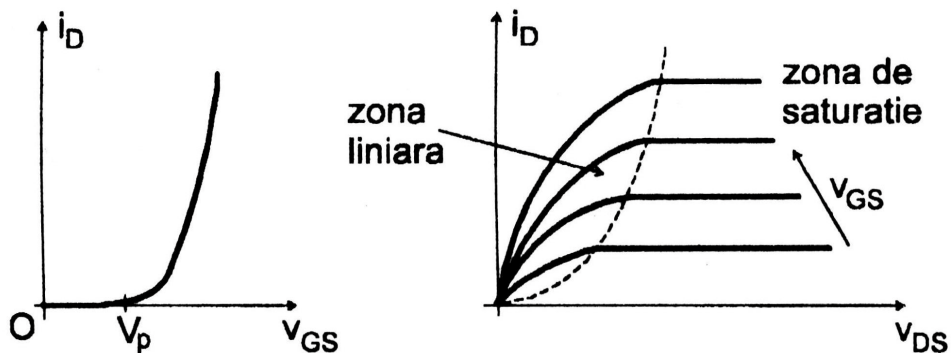


Comutator electronic cu TECMOS

* exemplu: structura fizică a unui TECMOS cu canal indus:



- funcționare, caracteristici, parametri:



- ecuațiile lui Sah:

$$i_D = 0 \quad \text{dacă: } v_{GS} < V_p \quad (\text{tranzistor blocat})$$

$$i_D = k \left[(v_{GS} - V_p) v_{DS} - \frac{v_{DS}^2}{2} \right] \quad \text{dacă: } v_{GS} > V_p; v_{DS} < V_{Dsat};$$

(tranzistor în regiunea liniară);

$$i_D = \frac{k}{2} (v_{GS} - V_p)^2 \quad \text{dacă: } v_{GS} > V_p; v_{DS} > V_{Dsat};$$

(tranzistor în saturație);

$$\text{cu: } V_{Dsat} = v_{GS} - V_p$$

- parametri:

- tensiunea de prag:

- dependentă de tensiunea sursă substrat;

- dependentă de temperatură (mai puțin ca la TBIP);

Electronică Digitală

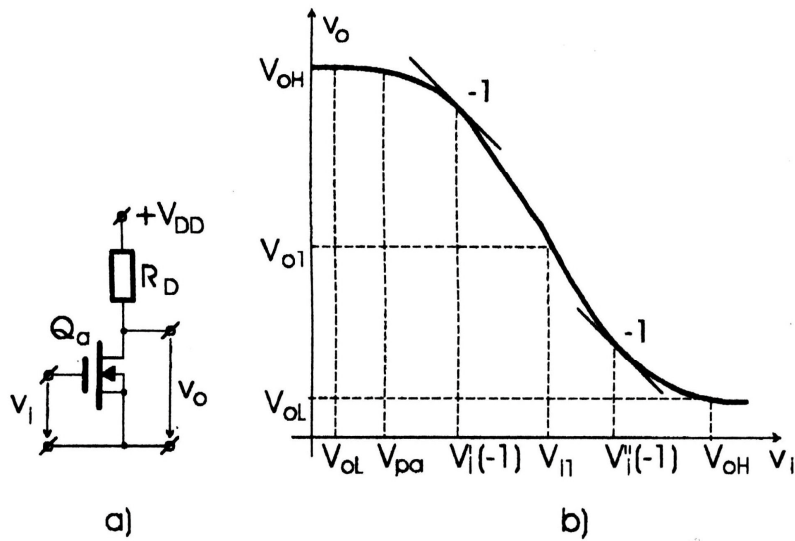
- se poate controla foarte bine în limite largi prin concentrația de impurități din izolator;
- valori tipice: $1,5 \div 3V$;
- importanță: micșorarea tensiunii de prag \rightarrow micșorarea tensiunii de alimentare și a puterii disipate;
- factorul de conducție:

$$k = \mu C_{ox} \frac{Z}{L}$$

- μ_n mobilitatea purtătorilor de sarcină din canal (electroni);
- C_{ox} capacitatea specifică a izolatorului, pF / mm^2 ;
- L, Z - discuție: limitări sus și jos;
- $\frac{Z}{L}$ geometria tranzistorului: poate fi >1 sau <1 , în raport de funcția pe care o îndeplinește tranzistorul;
- TEC MOS blocat:
 - I_{rez} foarte mic (nA), neglijabil;
 - conductanță foarte mică, neglijabilă;
- TEC MOS în conducție:
 - generator de curent comandat de tensiunea de la intrare;
 - tensiunea reziduală este nulă;
 - rezistența serie pentru tensiuni drenă sursă de valori mici (în jurul originii) este mică, sute de Ω ;
- caracteristica de intrare:
 - curent foarte mic, $I_{int} < 10^{-12} A$;
 - rezistența de intrare: $R_{int} > 10^{12} \Omega$;
 - N_{max} - nelimitat.
- regim tranzitoriu:
 - a) comutarea tranzistorului intrinsec – apariția/dispariția canalului la aplicarea unui câmp electric – foarte rapidă – timp de comutare neglijabil față de alți timpi de comutare, viteza de deplasare a purtătorilor în semiconductor;
 - b) comutarea elementelor extrinseci:
 - capacitatea poartă sursă;
 - capacitatea poartă drenă;
 - capacitatea de barieră sursă-substrat și drenă-substrat;
 - capacitățile parazite;
 - toate neliniare, distribuite și dependente și de sarcină.

Inversor nMOS cu sarcină rezistivă:

* schema:



* caracteristica de transfer:

- $v_i < V_{pa}$, $v_o = V_{oH} = V_{DD}$;

- $v_i > V_{pa}$; T în saturație: $i_{R_d} = i_{D_a}$:

$$\frac{V_{DD} - v_o}{R_d} = k_a \frac{(v_i - V_{pa})^2}{2} \Rightarrow$$

$$v_o = V_{DD} - k_a R_d \frac{(v_i - V_{pa})^2}{2};$$

- pentru: $v_i = V_{il}$, TMOS trece în zona liniară: $v_o = V_{il} - V_{pa} = V_{ol}$;

$$V_{il} - V_{pa} = V_{DD} - \frac{k_a R_d}{2} (V_{il} - V_{pa})^2 \text{ se deduce } V_{il} \text{ și apoi și } V_{ol}.$$

- $v_i > V_{pa}$, T în regiunea liniară: $i_{R_d} = i_{D_a}$:

$$\frac{V_{DD} - v_o}{R_d} = k_a \left[(v_i - V_{pa})v_o - \frac{v_o^2}{2} \right] \rightarrow$$

$$v_o = v_i - V_{pa} + \frac{2}{k_a R_d} - \sqrt{\left(v_i - V_{pa} + \frac{2}{k_a R_d} \right)^2 - \frac{2V_{DD}}{k_a R_d}}.$$

Electronică Digitală

* nivelele logice:

- $V_{oH} = V_{DD}$;

$$V_{oL} = v_o(V_{oH}) = V_{DD} - V_{pa} + \frac{2}{k_a R_d} - \sqrt{\left(V_{DD} - V_{pa} + \frac{2}{k_a R_d}\right)^2 - \frac{2V_{DD}}{k_a R_d}}$$

- prin dezvoltare în serie:

$$V_{oL} \cong \frac{V_{DD}}{k_a R_d (V_{DD} - V_{pa})}$$

- este necesar ca: R_d cât mai mare și k_a cât mai mare;

* marginile de zgomot:

$$MZL = V_i'(-1) - V_{oL}; \quad MZH = V_{oH} - V_i''(-1)$$

$$V_i'(-1) = V_{pa} + \frac{1}{k_a R_d}; \quad V_i''(-1) = V_{pa} - \frac{2}{k_a R_d} + \sqrt{\frac{8 V_{DD}}{3 k_a R_d}}$$

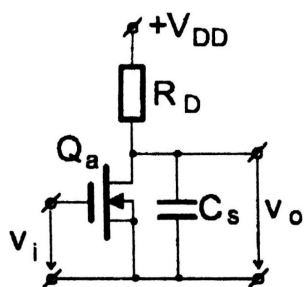
- tensiunea de transfer logic rezultă din relația: $v_o(V_{prL}) = V_{prL}$;

- caracteristici de alimentare:

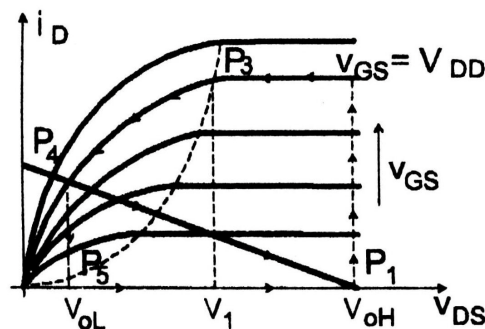
$$I_{DDL} = \frac{V_{DD} - V_{oL}}{R_d} \cong \frac{V_{DD}}{R_d}; \quad I_{DDH} = 0;$$

$$P_d = \frac{V_{DD}^2}{2R_d}; \text{ comentarii.}$$

* regimul tranzitoriu:



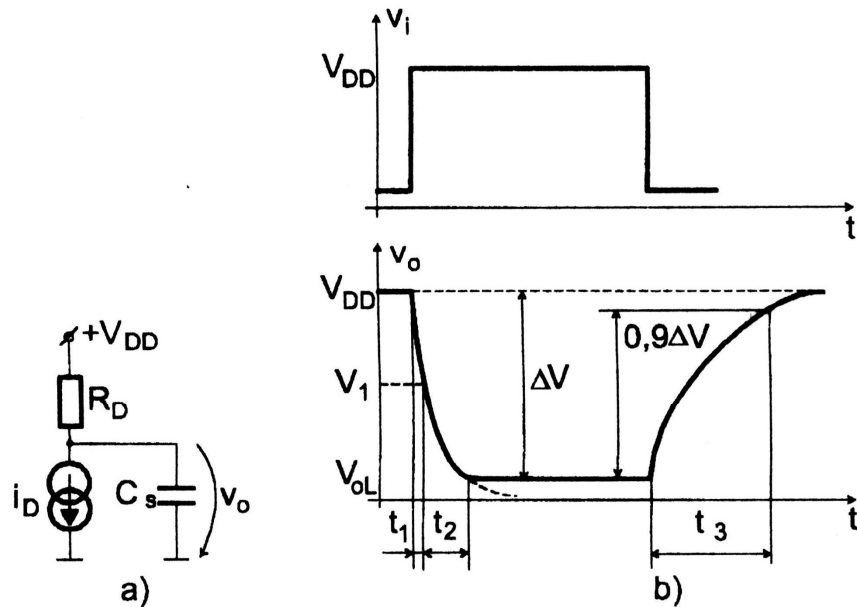
a)



b)

- P1-P2: timp de comutare negliabil;

- P2-P3: T saturat;



$$v_o(t) = V_{DD} - \frac{1}{C_s} i_D t; \quad i_D = k_a \frac{(V_{DD} - V_{pa})^2}{2};$$

- se termină faza când TMOS intră în zona liniară:

$$V_1 = V_{Dsat} = V_{DD} - V_{pa}; \text{ rezultă:}$$

$$t_1 = \frac{C_s V_{pa}}{\frac{k_a}{2} (V_{DD} - V_{pa})^2} = \frac{2C_s}{k_a (V_{DD} - V_{pa})} \frac{V_{pa}}{V_{DD} - V_{pa}} = \tau_a \frac{V_{pa}}{V_{DD} - V_{pa}}$$

- constanta de timp: $\tau_a = \frac{2C_s}{k_a (V_{DD} - V_{pa})}$

- P3-P4: TMOS în zona liniară:

$$i_D = k_a \left[(V_{DD} - V_{pa}) v_o - \frac{v_o^2}{2} \right] \text{ se neglijează } i_{R_d} :$$

$$C_s \frac{dv_o}{dt} = -k_a \left[(V_{DD} - V_{pa}) v_o - \frac{v_o^2}{2} \right]$$

$$\frac{k_a}{2C_s} dt = - \frac{dv_o}{2(V_{DD} - V_{pa}) v_o - v_o^2} \text{ se integrează:}$$

$$\frac{k_a}{2C_s} t = - \int_{V_{DD}-V_{pa}}^{v_o} \frac{1}{2(V_{DD}-V_{pa})} \left[\frac{1}{v_o} + \frac{1}{2(V_{DD}-V_{pa})-v_o} \right] dv_o$$

$$\frac{k_a}{2C_s} t = - \frac{1}{2(V_{DD}-V_{pa})} \ln \frac{v_o}{2(V_{DD}-V_{pa})-v_o}$$

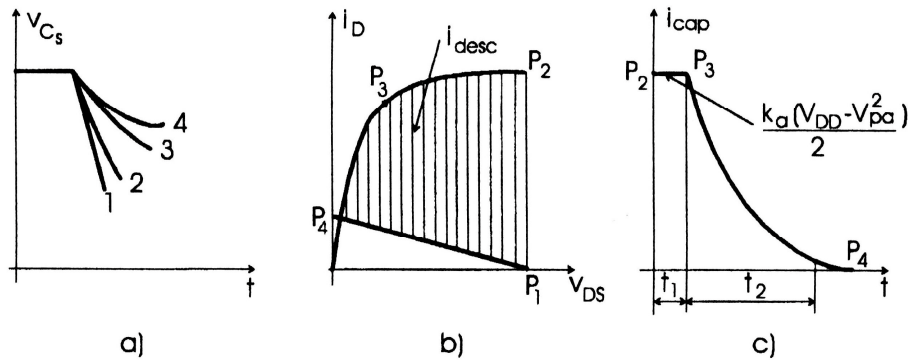
$$t = \frac{\tau_a}{2} \ln \frac{2(V_{DD}-V_{pa})-v_o}{v_o};$$

- se deduce simplu:

$$v_o(t) = 2(V_{DD}-V_{pa}) \frac{1}{1 + e^{\frac{2t}{\tau}}} = (V_{DD}-V_{pa}) \left(1 - th \frac{t}{\tau} \right)$$

- timpul de comutare t_2 se deduce:

$$v_o(t_2) = 0,1(V_{DD}-V_{pa}) \rightarrow t_2 = \frac{\tau_a}{2} \ln 19 \cong 1,45\tau_a.$$



- comparație pentru diferite posibilități de descărcare a unei capacități;

* comutarea inversă:

- încărcare prin rezistență fixă (de valoare mare) la sursa de tensiune:

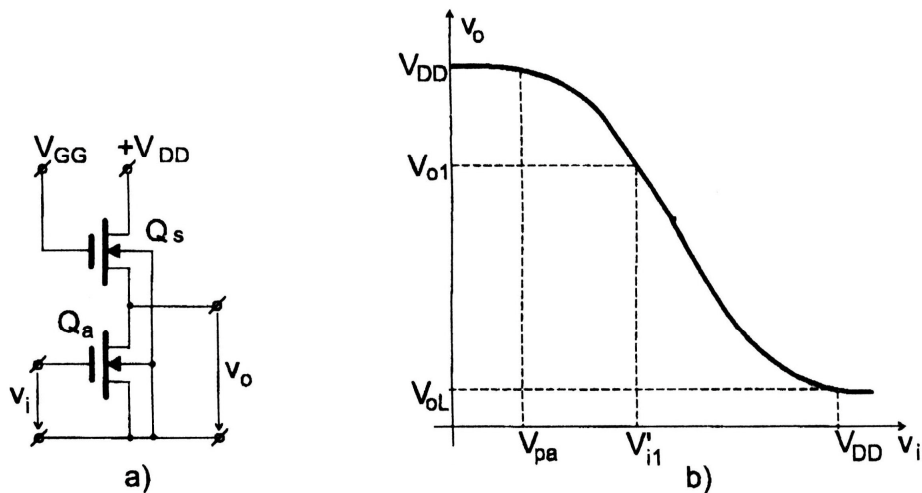
- fenomenele fizice: compararea curenților de descărcare a capacității cu

curentul de încărcare a capacității: $t_{inc} \gg t_{desc}$.

$$v_o(t) = V_{DD} + (V_{oL} - V_{DD}) e^{-\frac{t}{R_d C_s}}$$

$$t_f^+ = 2,3 C_s R_d - \text{foarte mare}$$

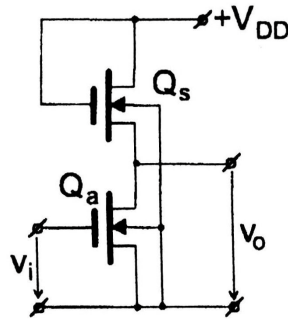
Inversorul NMOS cu sarcină TMOS în zona liniară



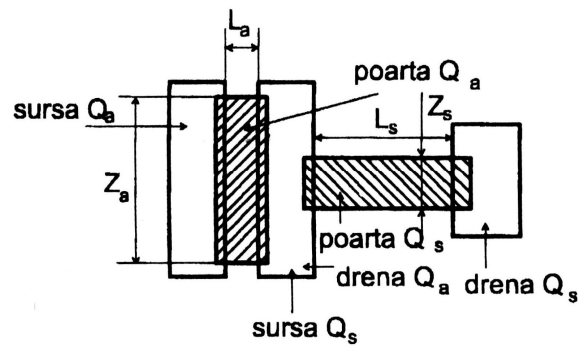
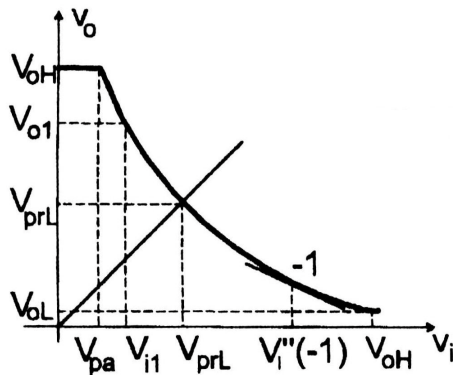
- apar astfel de scheme în structuri nMOS dinamice;
- se folosesc două surse de tensiune de alimentare;
- tranzistoarele sunt ambele cu canal indus;
- se obține o rezistență dinamică mai mică pentru încărcarea capacității de sarcină;
- tranzistorul de sarcină ocupă o suprafață mult mai mică decât rezistența de drenă;
- nivelul logic UNU este fixat de tensiunea de alimentare V_{DD} ;
- nivelul logic ZERO depinde de geometriile celor două tranzistoare;
- parametrii statici sunt mai buni ca la circuitul precedent;
- s-a folosit ca circuit logic în cazul tranzistoarelor MOS cu canal P la care tensiunea de prag nu putea fi bine controlată, tensiunile de alimentare fiind relativ mari pentru a putea acoperi dispersiile acestora;
- timpii de comutare sunt comparabili cu cei ai schemei precedente, cu avantajul că, la integrare, suprafața ocupată de acest circuit este mult mai mică decât a celui precedent și, deci, și capacitățile parazite sunt mult mai mici.

Inversorul NMOS cu sarcină PMOS saturat

* o schemă mai mult folosită, în special pentru circuite de memorare statică;



- elimină sursa suplimentară;
- tranzistor amplificator; tranzistor de sarcină;
- * caracteristica de transfer:



- $v_i < V_{pa} = V_p$ - Ta blocat, Ts în zona liniară:

$$- i_{Ds} = \frac{1}{2} (V_{DD} - V_p - V_{oH})^2 \cong 0 \rightarrow$$

$$- V_{oH} = V_{DD} - V_{ps} = V_{DD} - V_p$$

- $v_i > V_{pa} = V_p$, Ta deschis la saturație; Ts în saturație:

- egalitatea curenților:

$$k_a \frac{(v_i - V_p)^2}{2} = k_s \frac{(V_{DD} - v_o - V_p)^2}{2}$$

cu notația: $a^2 = \frac{k_a}{k_s}$; rezultă:

$$v_o = V_{DD} - V_p - a(v_i - V_p)$$

- caracteristică liniară, cu panta ce reprezintă și amplificarea de tensiune pe care o realizează acest montaj;

- $v_i > V_{pa} = V_p$, Ta în zona liniară, Ts în saturație:

$$\frac{k_s}{2} (V_{DD} - V_p - v_o)^2 = k_a \left[(v_i - V_p)v_o - \frac{v_o^2}{2} \right]$$

- se amplifică cu $\frac{2}{k_s}$ și se ordonează după puterile lui v_o ;

$$v_o^2(1 + a^2) - 2v_o \left[(v_i - V_p)a^2 + (V_{DD} - V_p) \right] + (V_{DD} - V_p)^2 = 0$$

- de aici se deduce simplu $v_o(v_i)$;

- trecerea între cele două zone:

$$V_{i1} - V_{pa} = V_{i1} - V_p = V_{o1}; \text{ se obține:}$$

$$V_{i1} = V_p + \frac{V_{DD} - V_p}{1 + a} = \frac{V_{DD} + aV_p}{1 + a};$$

* tensiunea corespunzătoare nivelului logic ZERO:

- pentru $v_i = V_{oH} = V_{DD} - V_p$, rezultă aproximativ:

$$V_{oL} \cong \frac{(V_{DD} - V_p)^2}{2a^2(V_{DD} - 2V_p)}$$

- comentarii: $a, V_{DD} \approx V_p$;

- semnificația lui $a = \sqrt{\frac{k_a}{k_s}} = \sqrt{\frac{Z_a L_s}{Z_s L_a}}$;

- margini de zgomot statice:

$$V_i'(-1) = V_p;$$

$$V_i''(-1) = V_p + \frac{V_{DD} - V_p}{a^2} \left(\frac{2a}{\sqrt{3}} - 1 \right);$$

- tensiunea de prag logic:

$$V_{prL} = \frac{V_{DD} - V_p + aV_p}{1 + a};$$

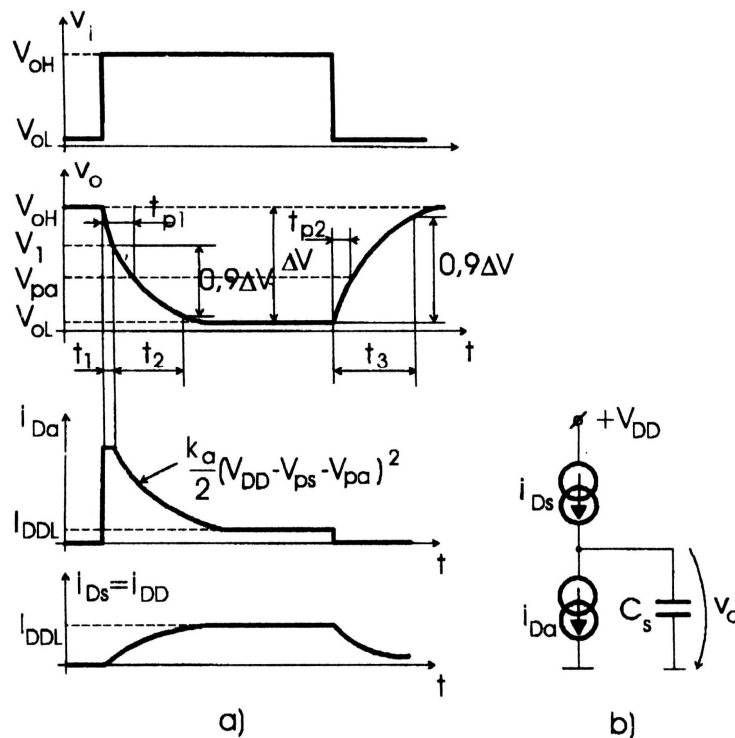
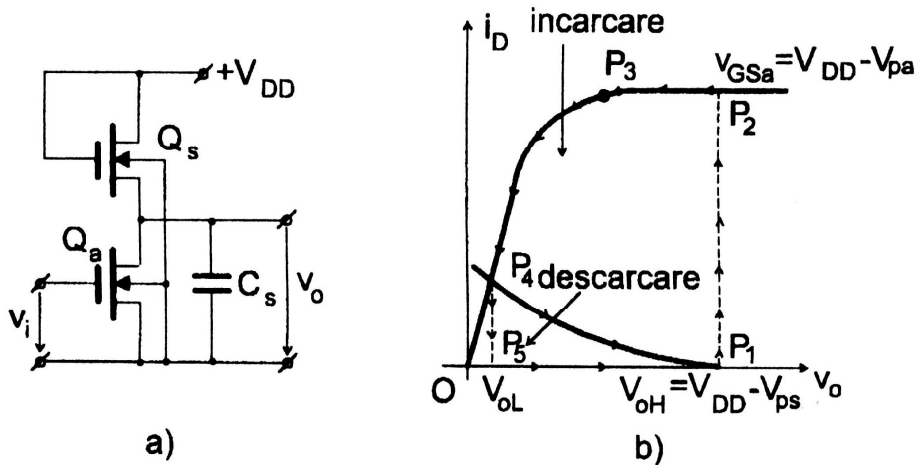
* caracteristici de alimentare:

$$I_{DDH} = 0;$$

$$I_{DDL} = \frac{k_s}{2} (V_{DD} - V_p)^2 = \frac{k_a}{2a^2} (V_{DD} - V_p)^2$$

$$P_d = \frac{k_a}{4a^2} V_{DD} (V_{DD} - V_p)^2$$

* regim tranzitoriu



- comutarea directă: dacă se neglijează curentul tranzistorului de sarcină, descărcarea capacității de sarcină se face prin tranzistorul amplificator, ca la inversorul cu sarcină rezistivă:

- P2-P3, zona de saturație:

$$v_o(t) = v_o(0) - \frac{1}{C_s} i_{Da} t = V_{DD} - V_p - \frac{k_a}{2C_s} (V_{DD} - 2V_p)^2 t;$$

$$v_o(t_{P2P3}) = V_{Dsat a} = V_{GSa} - V_p = V_{oH} - V_p = V_{DD} - 2V_p;$$

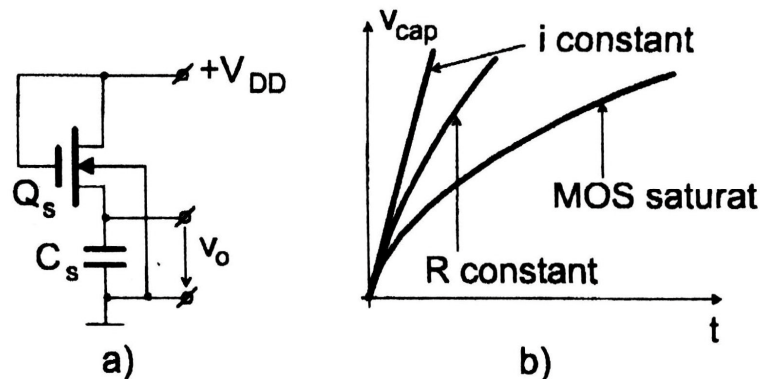
$$t_{P2P3} = \frac{2C_s}{k_a (V_{DD} - 2V_p)} \frac{V_p}{V_{DD} - 2V_p} = \tau_a \frac{V_p}{V_{DD} - 2V_p};$$

- P3-P4, zona liniară:

$$v_o(t) = (V_{DD} - 2V_p) \left(1 - th \frac{t}{\tau_a} \right);$$

$$t_{P3P4} = 1,45\tau_a$$

- comutarea inversă: tranzistorul amplificator se blochează și capacitatea de sarcină se încarcă prin tranzistorul de sarcină ce funcționează în zona de saturație:



$$C_s \frac{dv_o}{dt} = \frac{k_s}{2} (V_{DD} - V_p - v_o)^2$$

$$t = \frac{2C_s}{k_s} \int_{v_{oL}}^{v_o} \frac{dv_o}{(V_{DD} - V_p - v_o)^2} =$$

$$t \cong \frac{2C_s}{k_s} \int_0^{v_o} \frac{dv_o}{(V_{DD} - V_p - v_o)^2} \text{ sau:}$$

$$t = \frac{2C_s}{k_s (V_{DD} - V_p)} \frac{v_o}{V_{DD} - V_p - v_o} = \tau_s \frac{v_o}{V_{DD} - V_p - v_o};$$

$$\tau_s = \frac{2C_s}{k_s(V_{DD} - V_p)}$$

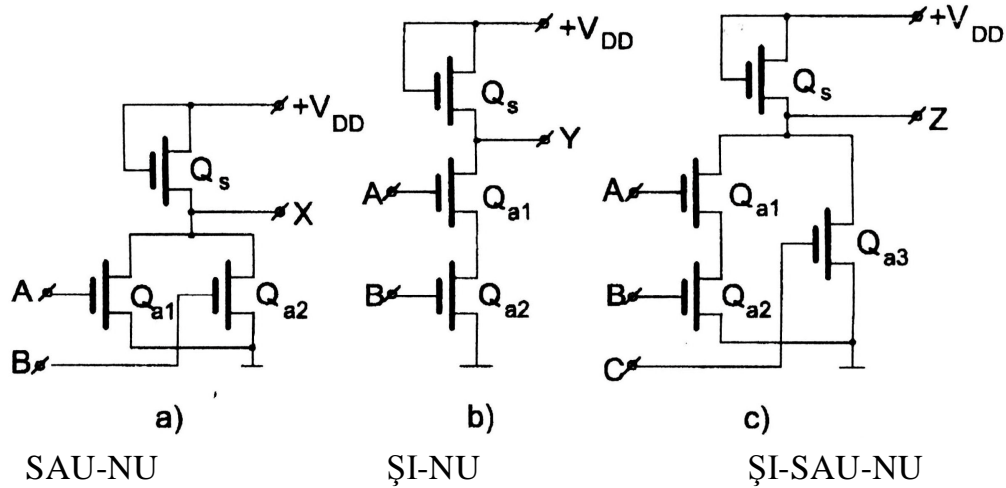
$$v_o(t) = (V_{DD} - V_p) \frac{t}{t + \tau_s}; \quad v_o(t_{P4P1}) = 0,9(V_{DD} - V_p)$$

$$t_{P4P1} = 9\tau_s; \quad \tau_s = \tau_a a^2; \quad t_{P4P1} \gg t_{P2P4}$$

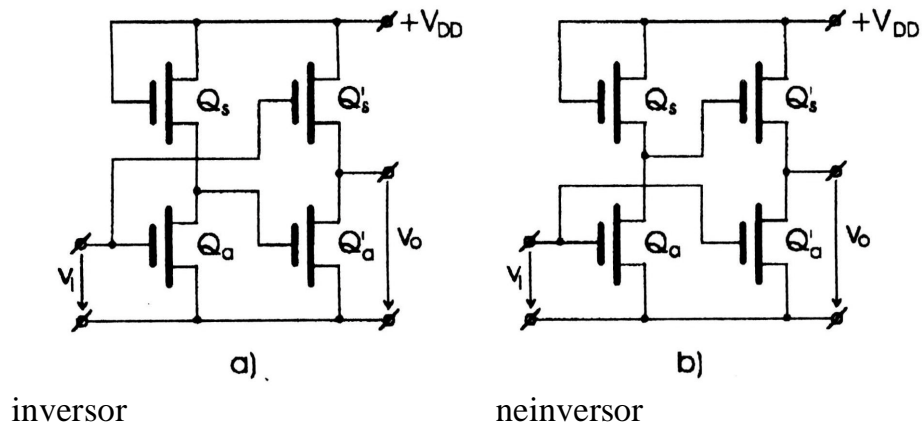
- comentarii:

- nMOS înlocuit cu nMOS cu canal inițial;
- tranzistoare complementare – CMOS;
- scheme dinamice.

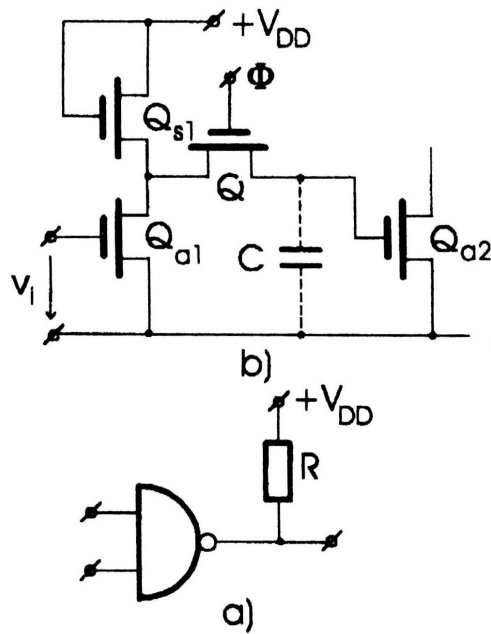
* structuri logice elementare cu inversoare nMOS:



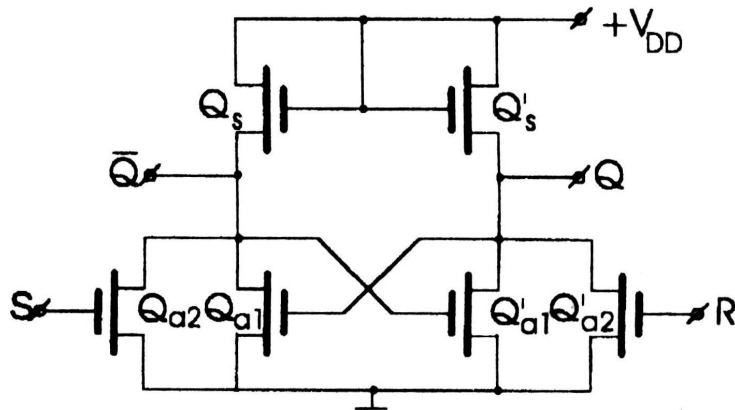
- circuite de tip buffer:



- poarta de transmisie:



- circuit basculant bistabil:

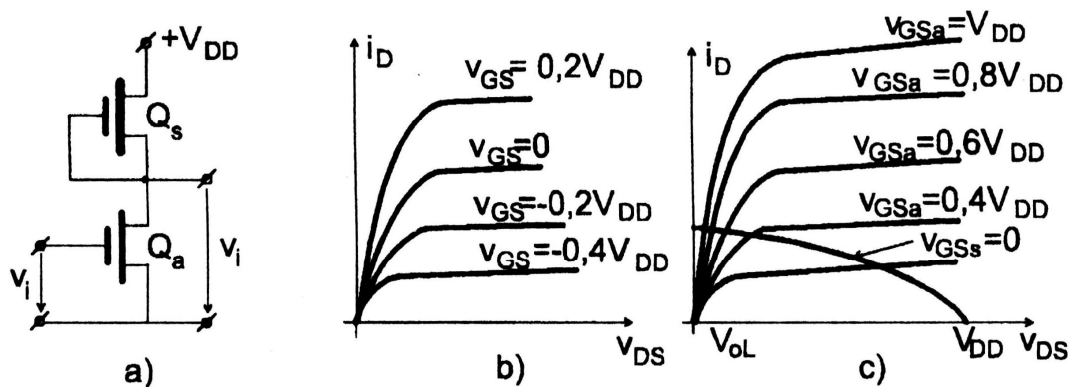


Inversorul NMOS cu sarcină TMOS cu canal inițial

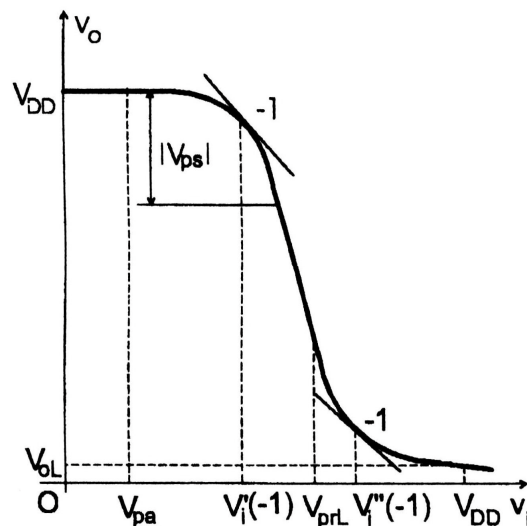
* generalități:

- tranzistorul de sarcină – cu canal inițial;
- canalul inițial se realizează prin implantare ionică;
- performanțe superioare celorlalte inversoare cu MOS;
- folosit la microprocesorul integrat 4004;

* schema de principiu și caracteristicile statice ale TMOS cu canal inițial:



- TMOS cu canal inițial este ținut mereu în conducție, la saturație sau în zona liniară;
- caracteristica TMOS cu canal inițial și caracteristicile TMOS amplificator:



caracteristici de ieșire

caracteristica de transfer

- TMOS cu canal inițial este în conducție în saturație sau în zona liniară;
- tranzistoarele sunt caracterizate prin $V_p^a > 0$; $V_p^s < 0$; k_a și k_s ;
- tensiunea poartă sursă a TS este nulă;
- tranzistoarele trec prin toate zonele de funcționare;
- caracteristica de transfer are 4 zone în funcție de starea tranzistoarelor:

* **zona I: Ta blocat, Ts deschis la limită, în zona liniară:**

$$v_i < V_p^a; i_D^s = k_s \left[-V_p^s (V_{DD} - V_{oH}) - \frac{(V_{DD} - V_{oH})^2}{2} \right] \cong 0;$$

- rezultă: $V_{oH} = V_{DD}$ (rezultă utilizare bună a tensiunii de alimentare);

* **zona II: Ta în saturație, Ts în zona liniară:**

$$v_i > V_p^a; \quad i_D^a = i_D^s; \quad \frac{k_a}{k_s} = a^2;$$

$$\frac{k_a}{2} (v_i - V_p^a)^2 = k_s \left[-V_p^s (V_{DD} - v_o) - \frac{(V_{DD} - v_o)^2}{2} \right] \cong 0;$$

$$v_o = V_{DD} + V_p^s + \sqrt{(V_p^s)^2 - a^2 (v_i - V_p^a)^2}$$

(până la intrarea în saturație a lui Ts);

- $V_{o1} = V_{DD} + V_p^s$ (tensiunea drenă-sursă devine egală cu valoarea absolută a tensiunii de prag având în vedere că tensiunea poartă-sursă este nulă);

$$\text{- rezultă: } V_{i1} = -\frac{V_p^s}{a} + V_p^a$$

* **zona III: Ta în saturație, Ts în saturație:**

- conform SAH, pantă infinită, se poate determina doar tensiunea de intrare, dar nu se poate preciza tensiunea de ieșire:

- tensiunea de prag logic se determină fie ca valoarea limită calculată anterior, fie din egalitatea curenților celor două tranzistoare în saturație;

$$i_D^a = \frac{k_a}{2} (V_{prL} - V_p^a)^2 = \frac{k_s}{2} (-V_p^s)^2 \Rightarrow V_{prL} = -\frac{V_p^s}{a} + V_p^a;$$

observație: tensiunea de prag logic depinde numai de tensiunile de prag ale celor două tranzistoare și de factorul a și trebuie să aibă o valoare care să asigure

marginii de zgomot statice cât mai mari, deci: $V_{prL} \rightarrow \frac{V_{DD}}{2}$;

* **zona IV: Ta în zona liniară, Ts în saturație:**

$$v_i > V_{prL};$$

$$i_D^s = \frac{k_s}{2} (V_p^s)^2 = i_D^a = k_a \left[(v_i - V_p^a) v_o - \frac{v_o^2}{2} \right]$$

$$v_o^2 - 2v_o (v_i - V_p^a) + \frac{1}{a^2} (V_p^s)^2 \rightarrow$$

$$v_o = v_i - V_p^a - \sqrt{(v_i - V_p^a)^2 - \frac{1}{a^2} (V_p^s)^2}$$

- tensiunea corespunzătoare nivelului logic ZERO:

$$V_{oL} = v_o(V_{oH}) = V_{DD} - V_p - \sqrt{(V_{DD} - V_p^a)^2 - \frac{1}{a^2}(V_p^s)^2};$$

valoarea aproximativă: $V_{oL} \cong \frac{(V_p^s)^2}{2a^2(V_{DD} - V_p^a)}$; influența lui a ;

* marginile de zgomot statice se deduc conform definițiilor;

* alegerea parametrilor tranzistoarelor:

- micșorarea ariilor ocupate;
- asigurarea curenților de încărcare a acapacităților de valoare mare;
- timpi de comutare mici și cât mai apropiați ca valoare;
- V_p^a - mică pentru a avea curent mare de descărcare a capacității de sarcină;
- mare pentru a avea margine de zgomot mare;
- se alege $V_p^a = 0,2V_{DD}$ (la V_{DD} impus);
- $|V_p^s|$ - mare pentru a avea curent mare de încărcare a capacității de sarcină;
- mic, pentru V_{oL} mic;
- se alege în așa fel încât curentul maxim al CMOS sarcină să fie egal cu curentul maxim pe care este capabil să-l asigure celălalt tranzistor în saturație (dacă ar avea același factor de conducție):

- $V_p^s = V_{DD} - V_p^a$, de unde: $V_p^s = -0,8V_{DD}$; rezultă și: $a \cong 2$ (mult mai bine ca la inversorul precedent unde a trebuie să fie mai mare decât 5;

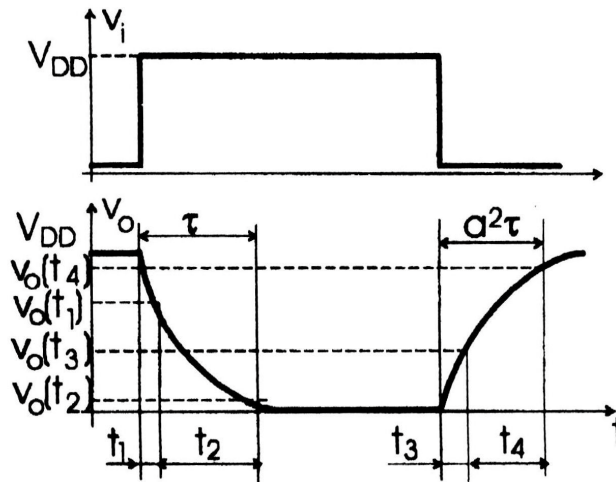
* curenții de alimentare:

$$-I_{DDH} = 0; I_{DDL} = \frac{1}{2}k_s(V_p^s)^2;$$

$$-P_d = \frac{1}{4}k_s(V_p^s)^2 V_{DD} = 0,16k_s V_{DD}^3$$

- observație: dependența de puterea a treia a lui V_{DD} .

* regim tranzitoriu:



- comutarea directă:

- descărcare prin curent constant:

$$v_o(t) = V_{DD} - \frac{k_a}{2C_s} (V_{DD} - V_p^a)^2 t;$$

$$t_1 = \frac{2C_s V_p^a}{k_a (V_{DD} - V_p^a)^2} = \tau_a \frac{V_{DD} V_p^a}{(V_{DD} - V_p^a)^2} = 0,31\tau_a \text{ cu:}$$

$$\tau_a = \frac{2C_s}{k_a V_{DD}}$$

- descărcare prin curent variabil:

$$t = \frac{2C_s}{k_a} \frac{1}{2(V_{DD} - V_p^a)} \ln \frac{2(V_{DD} - V_p^a) - v_o}{v_o} \text{ cu:}$$

$$t_2 = \frac{2C_s}{k_a V_{DD}} \frac{V_{DD}}{V_{DD} - V_p^a} \frac{1}{2} \ln 19 = 1,81\tau_a;$$

- durata frontului: $t_{fHL} \cong 2,12\tau_a$;

- timpul de propagare: $t_{pHL} \cong 1,1\tau_a$;

- comutarea inversă:

- încărcare prin Ts saturat:

$$C_s \frac{dv_o}{dt} = \frac{k_s}{2} (V_p^s)^2 \text{ cu } v_o(0) = 0;$$

$$v_o(t) = \frac{k_s}{2C_s} (V_p^s)^2 t;$$

$$v_o(t_3) = V_{DD} + V_p^s \rightarrow$$

$$t_3 = \frac{2C_s}{k_s (V_p^s)^2} (V_{DD} + V_p^s) = \frac{2C_s}{k_s V_{DD}} \frac{k_a V_{DD} (V_{DD} + V_p^s)}{k_s (V_p^s)^2} = 0,31 a^2 \tau_a$$

- încărcare prin Ts în zona liniară:

$$C_s \frac{dv_o}{dt} = \frac{k_s}{2} \left[-2V_p^s (V_{DD} - v_o) - \frac{(V_{DD} - v_o)^2}{2} \right] \text{ cu condiția}$$

inițială: $v_o(0) = V_{DD} + V_p^s$; rezultă:

$$t = \frac{2C_s}{k_s |V_p^s|} \ln \frac{2V_p^s + V_{DD} - v_o}{v_o - V_{DD}};$$

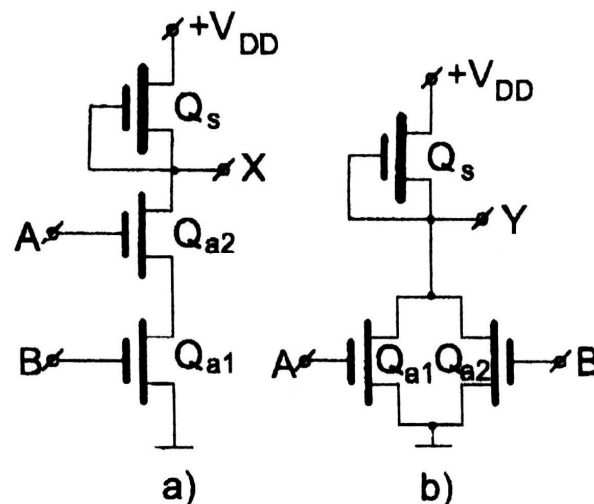
- timpul de încărcare:

$$t_4 = \frac{2C_s}{k_s |V_p^s|} \frac{1}{2} \ln 19 = 1,81 a^2 \tau_a$$

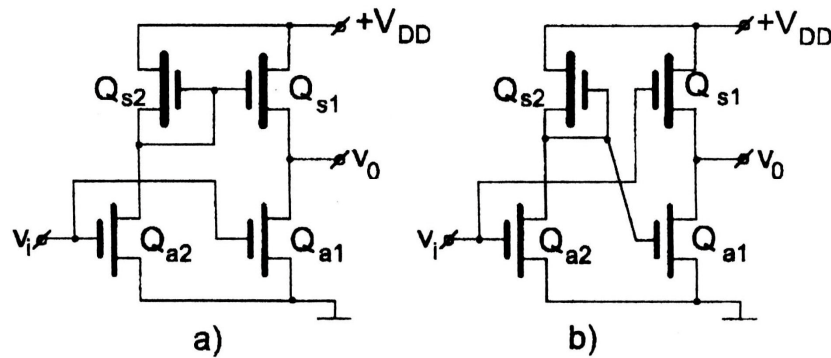
- durata frontului crescător: $t_{fLH} = 2,12 a^2 \tau_a$.

* exemple de circuite:

- circuite SAU-NU, Și-NU, ca la NMOS

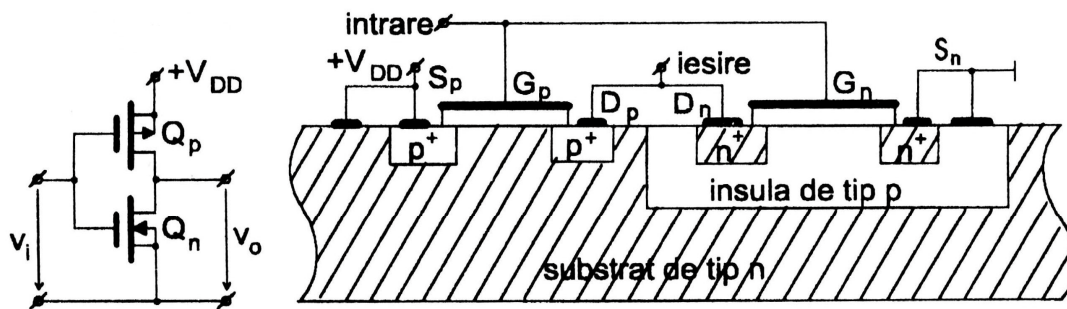


- circuite de tip buffer:



Structuri numerice cu inversoare CMOS

schema de principiu – inversor CMOS standard



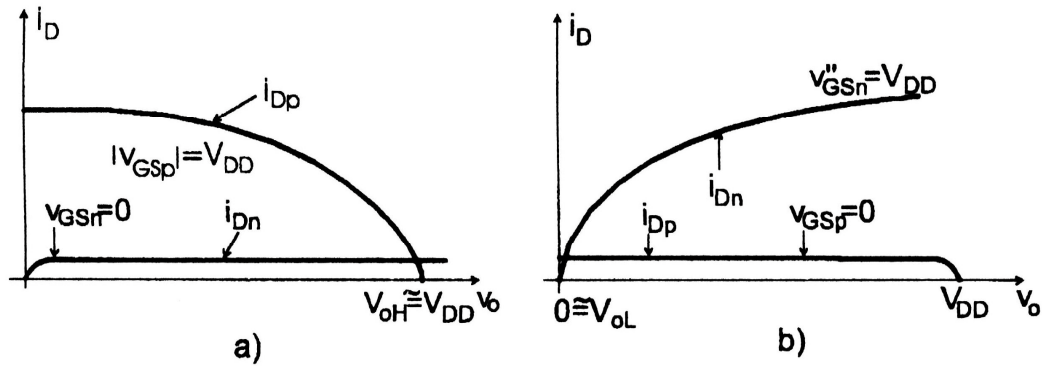
- parametrii tranzistoarelor:

- tensiunile de prag: $V_p^n \cong V_p^p \cong 1,5V$;
- factorul de conducție intrinsec:
 - $16\mu A/V^2$ pentru canal N și $6\mu A/V^2$ pentru canal P;
- factorii geometrici aleși în așa fel încât factorii de conducție să fie cât mai apropiați:

$$k_n \cong k_p \Rightarrow \frac{Z_n}{L_n} < \frac{Z_p}{L_p};$$

nivelele logice ale inversorului CMOS:

- cele două tranzistoare funcționează în contratimp;
- nivelele logice nu depind de raportul dintre cei doi factori de conducție;



- din grafice: $V_{oH} = V_{DD}$; $V_{oL} = 0$

- analitic:

$$i_D^p = k_p \left[(V_{DD} - V_p^p)(V_{DD} - V_{oH}) - \frac{(V_{DD} - V_{oH})^2}{2} \right] \approx 0;$$

deci: $V_{oH} = 0$;

$$i_D^n = k_n \left[(V_{DD} - V_p^n)V_{oL} - \frac{V_{oL}^2}{2} \right]; \text{ deci: } V_{oL} = 0.$$

Concluzie:

- nivele logice bine precizate, independente de condițiile reale de funcționare (inversor ideal);

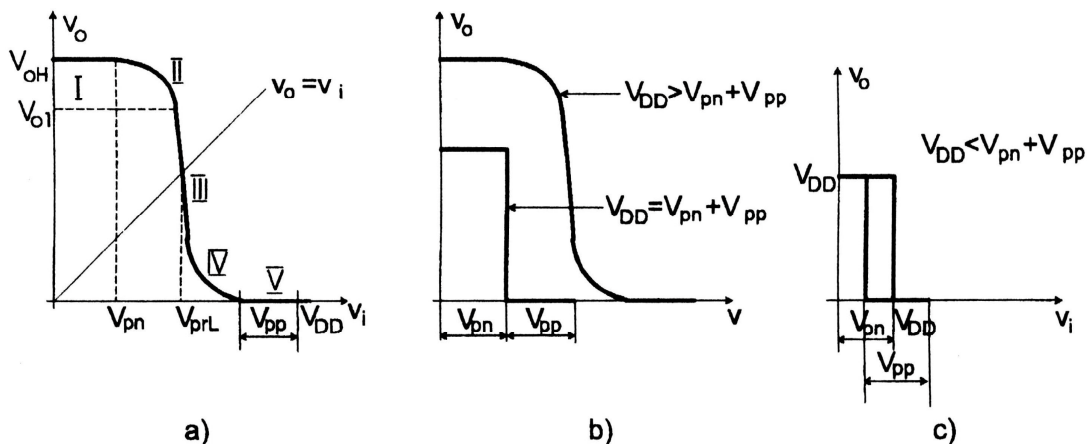
- utilizarea integrală a tensiunii de alimentare (inversor ideal).

* **influența rezistenței de sarcină:**

- pentru R_s cuplată la masă, V_{oH} scade (la valori peste $20k\Omega$);

- pentru R_s cuplată la V_{DD} , V_{oL} crește (la valori peste $20k\Omega$);

caracteristica de transfer:



* 5 zone ale caracteristicii:

* **zona I**, pentru $0 < V_i < V_p^n$, Tn blocat, Tp în zona liniară:

$$k_p \left[(V_{DD} - V_{oH} - V_p^p)(V_{DD} - V_{oH}) - \frac{(V_{DD} - V_{oH})^2}{2} \right] = 0;$$

$$\Rightarrow v_o = V_{DD} = V_{oH};$$

* **zona II**: $v_i > V_p^n$, Tn saturat; Tp liniar;

$$k_p \left[(V_{DD} - v_i - V_p^p)(V_{DD} - v_o) - \frac{(V_{DD} - v_o)^2}{2} \right] = k_n \frac{(v_i - V_p^p)^2}{2};$$

- se notează: $\frac{k_n}{k_p} = a^2$ și rezultă:

$$v_o = v_i + V_p^p + \sqrt{(V_{DD} - v_i - V_p^p)^2 - a^2(v_i - V_p^n)^2};$$

* **zona III**: ambele tranzistoare în saturație, $V_p^n < v_i < V_{prL}$:

- panta infinită; rezultă tensiunea de prag logic, V_{prL} ;

- panta reală;

$$k_n \frac{(V_{prL} - V_p^n)^2}{2} = k_p \frac{(V_{DD} - V_p^p - V_{prL})^2}{2};$$

$$V_{prL} = \frac{V_{DD} - V_p^p + aV_p^n}{1 + a};$$

- dacă: $V_p^n = V_p^p = V_p$ și $k_n = k_p = k \Rightarrow a = 1$:

$$V_{prL} = \frac{V_{DD}}{2}; \text{ avantaj pentru CMOS (inversor ideal);}$$

- marginile de zgomot ideale sunt egale cu $\frac{V_{DD}}{2}$ (maxime) (inversor ideal);

- tensiunea V_{o1} , la care se face trecea Tp în saturație:

$$V_{o1} = \frac{V_{DD} + a(V_p^p + V_p^n)}{1 + a} \cong 0,5V_{DD} + V_p \text{ sau:}$$

$$\left|V_{DS}^P\right| = V_{DD} - V_{o1} = \left|v_{GS}^P - V_p^P\right| = V_{DD} - V_{prL} - V_p^P, \text{ adică:}$$

$$V_{o1} = V_{prL} + V_p^P.$$

* **zona IV**, pentru: $V_{prL} < v_i < V_{DD} - V_p^P$: Tn în zona liniară, Tp saturat:

$$k_p \frac{(V_{DD} - v_i - V_p^P)^2}{2} = k_n \left[(v_i - V_p^n) v_o - \frac{v_o^2}{2} \right] \text{ de unde:}$$

$$v_o = v_i - V_p^n - \sqrt{(v_i - V_p^n)^2 - \frac{1}{a^2} (V_{DD} - v_i - V_p^P)^2} \quad \text{și:}$$

$$V_{o2} = V_{prL} - V_{pn}.$$

* **zona V**, pentru: $V_{DD} - V_p^P < v_i < V_{DD}$

$$k_n \left[(v_i - V_p^n) v_o - \frac{v_o^2}{2} \right] = 0, \text{ de unde: } v_o = V_{oL} = 0.$$

marginile de zgomot statice:

- definite în raport cu tensiunea de prag logic:

$$MZL = V_{prL} - V_{oL} = \frac{V_{DD} - V_p^P + aV_p^n}{1 + a};$$

$$MZH = V_{DD} - V_{prL} = \frac{aV_{DD} + V_p^P - aV_p^n}{1 + a}$$

- pentru un circuit simetric:

$MZL = MZH = 0,5V_{DD}$ (egale, maxime); (se apropie de inversorul ideal);

- conform definiției:

- se determină $V_i'(-1)$ și $V_i''(-1)$ pentru tranzistoare cu parametri simetrici:

$$\frac{dv_o}{dv_i} = 1 + \frac{-2(V_{DD} - V_i'(-1) - V_p) - 2(V_i'(-1) - V_p)}{2\sqrt{(V_{DD} - V_i'(-1) - V_p)^2 - (V_i'(-1) - V_p)^2}} = -1$$

- se notează:
$$\frac{V_{DD} - V_i'(-1) - V_p}{V_i'(-1) - V_p} = x > 0$$

$$\frac{x+1}{\sqrt{x^2-1}} = 2 \Rightarrow x^2 + 2x + 1 = 4(x^2 - 1)$$

$$3x^2 - 2x - 5 = 0 \Rightarrow x_1 = -1; \quad x_2 = \frac{5}{3}$$

$$\frac{V_{DD} - V_i'(-1) - V_p}{V_i'(-1) - V_p} = \frac{5}{3} \Rightarrow V_i'(-1) = \frac{3V_{DD} + 2V_p}{8}$$

$$\frac{dv_o}{dv_i} = 1 - \frac{2(V_i''(-1) - V_p) + 2(V_{DD} - V_i''(-1) - V_p)}{2\sqrt{(V_i''(-1) - V_p)^2 - (V_{DD} - V_i''(-1) - V_p)^2}} = -1$$

- se notează:
$$\frac{V_i''(-1) - V_p}{V_{DD} - V_i''(-1) - V_p} = y > 0$$

- se obține ecuația: $2 = \frac{y+1}{\sqrt{y^2-1}}$ cu soluția: $y = \frac{5}{3}$;

$$\frac{V_i''(-1) - V_p}{V_{DD} - V_i''(-1) - V_p} = \frac{5}{3} \Rightarrow V_i''(-1) = \frac{5V_{DD} - 2V_p}{8}$$

- se calculează marginile de zgomot:

$$MZL = V_i'(-1) - V_{oL} = \frac{3V_{DD} + 2V_p}{8}$$

$$MZH = V_{oH} - V_i''(-1) = V_{DD} - \frac{5V_{DD} - 2V_p}{8} = \frac{3V_{DD} + 2V_p}{8} = MZL$$

- egale și mari;

Concluzie: marginile de zgomot statice sunt garantate la valori de:

$$0,3 \div 0,45V_{DD}.$$

* importanța tensiunii de alimentare asupra caracteristicii de transfer:

$$V_{DD} > 2V_p$$

$$V_{DD} = 2V_p$$

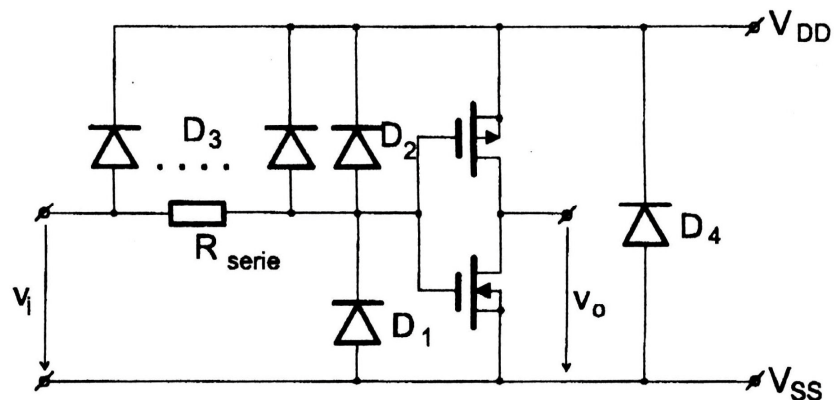
$$V_{DD} < 2V_p$$

- nu -

caracteristici de intrare

* circuit de protecție la intrare:

- poarta este izolată și poate acumula sarcini electrice;
- deoarece suprafața este foarte mică, se poate străpunge poarta chiar la sarcini mici (câmpul electric este foarte mare);
- diodele D1 și D2 limitează tensiunea de la intrare;
- rezistența distribuită limitează curentul prin D1 și D2 dacă se deschid;
- apar diode parazite asociate rezistenței.
- diodă Zener de protecție pentru supracreșteri ale tensiunii de alimentare.



- se obțin:

- Z_{int} foarte mare, $> 100M\Omega$;
- curenți de intrare foarte mici (inversor ideal) dependenți de V_{DD}

și de temperatură ($20^{\circ}C \div 100^{\circ}C$):

$(-0,03nA \div -1,6nA)$ la $v_i = 0$;

$(0,036nA \div 0,7nA)$ la $v_i = 15V$;

caracteristici de ieșire

- rezistențele de ieșire date de rezistențele celor două TMOS în conducție
- valori de ordinul sutelor de Ω ;
- numărul de circuite identice ce poate fi comandat este, practic, nelimitat (inversor ideal);
- limitarea fan-out este dată numai de regimul tranzitoriu;
- pentru comanda unor circuite discrete se admit rezistențe echivalente mai mari de $50k\Omega$ pentru a nu se micșora marginile de zgomot;

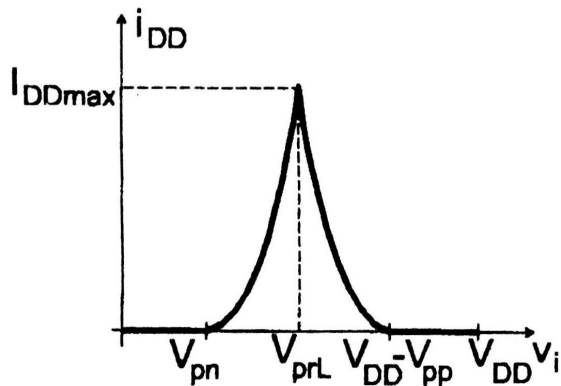
caracteristici de alimentare

* tensiunea de alimentare: $3V < V_{DD} < 15V$;

* curenții de alimentare: $I_{DDL} = 0$; $I_{DDH} = 0$; $P_d = 0$. (inversor ideal);

- totuși se disipă putere datorită curenților reziduali de ordinul μW .

* caracteristica de alimentare $i_{DD}(v_i)$:



- $0 < v_i < V_p^n \Rightarrow i_{DD} = 0$;

- $V_p^n < v_i < V_{prL} \Rightarrow i_{DD} = \frac{k_n}{2} (v_i - V_p^n)^2$;

- $V_{prL} < v_i < V_{DD} - V_p^p \Rightarrow i_{DD} = \frac{k_p}{2} (V_{DD} - v_i - V_p^p)^2$;

- $V_{DD} - V_p^p < v_i < V_{DD} \Rightarrow i_{DD} = 0$;

- $I_{DDmax} = i_{DD}(V_{prL}) = \frac{k_n}{2} \left(\frac{V_{DD} - V_p^p + aV_p^n}{1+a} - V_p^n \right)^2$

- $I_{DDmax} = \frac{k_n}{2} \left(\frac{V_{DD} - V_p^p - V_p^n}{1+a} \right)^2 = k_n k_p \frac{(V_{DD} - V_p^p - V_p^n)^2}{2(\sqrt{k_n} + \sqrt{k_p})^2}$

- pentru parametri simetrici:

$$I_{DDmax} = \frac{k}{8} (V_{DD} - 2V_p)^2;$$

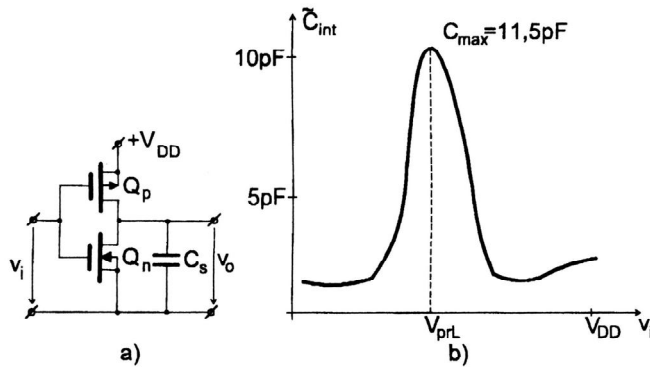
- exemplu numeric:

$$V_{DD} = 10V; \quad V_p = 1,5V; \quad k = 16\mu A/V^2 \Rightarrow I_{DDmax} = 100\mu A.$$

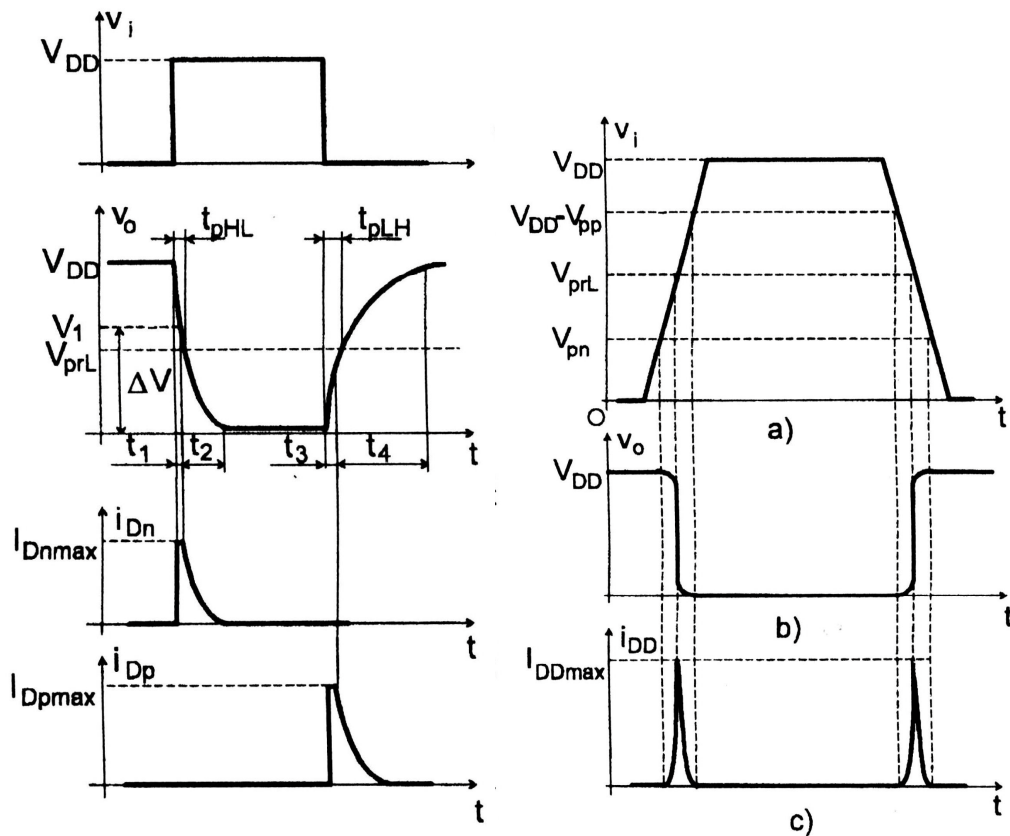
- importanța lui $I_{DD\max}$ pentru creșterea puterii disipate cu frecvența;
- influența tensiunii de alimentare; pentru $V_{DD} = 2V_p$, $I_{DD\max} = 0$.

regimul tranzitoriu

- sarcină capacitivă, C_s ;
- fenomene fizice la ambele comut:



- forma de undă completă:



a) comutarea directă

Electronică Digitală

- P1-P2: se deschide Tn, se închide Tp; $t_{P_1P_2} \cong 0$;

- P2-P3: Tn deschis în saturație (se descarcă C_s), Tp blocat:

$$v_o(t) = V_{DD} - \frac{1}{C_s} \frac{k}{2} (V_{DD} - V_p)^2 t;$$

- condiția de trecere a lui Tn în regiunea liniară ($V_{DS} = V_{GS} - V_p$):

$$v_o(t_{P_2P_3}) = V_{DD} - V_p; \text{ rezultă:}$$

$$t_{P_2P_3} = \frac{2C_s}{k} \frac{V_p}{(V_{DD} - V_p)^2} = \tau \frac{V_p}{V_{DD} - V_p} \text{ cu: } \tau = \frac{2C_s}{k(V_{DD} - V_p)}.$$

- P3-P4: Tn deschis în regiunea liniară, Tp blocat:

$$C_s \frac{dv_o}{dt} = -k \left[(V_{DD} - V_p)v_o - \frac{v_o^2}{2} \right] \text{ cu: } v_o(0) = V_{DD} - V_p;$$

$$dt = \frac{2C_s}{k} \frac{dv_o}{v_o^2 - 2(V_{DD} - V_p)v_o};$$

$$\int_0^t dt = \frac{2C_s}{k} \frac{1}{V_{DD} - V_p} \frac{1}{2} \int_{V_{DD} - V_p}^{v_o} \left[\frac{1}{v_o - 2(V_{DD} - V_p)} - \frac{1}{v_o} \right] dv_o$$

$$t = \tau \frac{1}{2} \left[\ln(v_o - 2(V_{DD} - V_p)) - \ln v_o \right]_{V_{DD} - V_p}^{v_o} \text{ sau:}$$

$$t = \frac{\tau}{2} \ln \frac{v_o - 2(V_{DD} - V_p)}{v_o} \Big|_{V_{DD} - V_p}^{v_o} = \frac{\tau}{2} \ln \frac{2(V_{DD} - V_p) - v_o}{v_o}$$

- se poate explicita tensiunea funcție de timp:

$$\frac{2(V_{DD} - V_p) - v_o}{v_o} = e^{\frac{2t}{\tau}};$$

$$v_o = (V_{DD} - V_p) \frac{2}{e^{\frac{2t}{\tau}} + 1} = (V_{DD} - V_p) \left[1 - 1 + \frac{2}{e^{\frac{2t}{\tau}} + 1} \right] \text{ sau:}$$

$$v_o = (V_{DD} - V_p) \left(1 - \frac{e^{\frac{t}{\tau}} - e^{-\frac{t}{\tau}}}{e^{\frac{t}{\tau}} + e^{-\frac{t}{\tau}}} \right) = (V_{DD} - V_p) \left(1 - th \frac{t}{\tau} \right).$$

- timpul $t_{P_3P_4}$ se definește ca fiind intervalul de timp după care s-a parcurs $0,9\Delta V = 0,9(V_{DD} - V_p)$, adică pentru $v_o(t_{P_3P_4}) = 0,1(V_{DD} - V_p)$:

$$t_{P_3P_4} = \frac{\tau}{2} \ln \frac{2(V_{DD} - V_p) - 0,1(V_{DD} - V_p)}{0,1(V_{DD} - V_p)} = \frac{\tau}{2} \ln 19 \cong 1,45\tau.$$

- durata frontului descrescător:

$$t_{fHL} = t_{P_2P_3} + t_{P_3P_4} \cong \tau \frac{V_p}{V_{DD} - V_p} + 1,45\tau;$$

- timpul de propagare la frontul descrescător:

$$t_{pHL} = t_{P_2P_3} + \frac{\tau}{2} \ln \frac{2(V_{DD} - V_p) - V_{prL}}{V_{prL}} = \tau \frac{V_p}{V_{DD} - V_p} + \frac{\tau}{2} \ln \frac{3V_{DD} - 4V_p}{V_{DD}}$$

- influența prametrilor circuitului asupra timpilor de comutație;

b) comutarea inversă:

- P4-P5: se deschide Tp, se închide Tn; $t_{P_4P_5} \cong 0$;

- P5-P6: Tp deschis în saturație (se încarcă C_s), Tn blocat:

$$v_o(t) = \frac{1}{C_s} \frac{k}{2} (V_{DD} - V_p)^2 t \quad (\text{deoarece } v_o(0) = 0);$$

- condiția ca Tp să iasă din saturație:

$$V_{DD} - V_p = V_{Dsat} = V_{DD} - v_o(t_{P_5P_6}) \Rightarrow v_o(t_{P_5P_6}) = V_p$$

- rezultă:

$$t_{P_5P_6} = \frac{2C_s}{k} \frac{V_p}{(V_{DD} - V_p)^2} = \tau \frac{V_p}{V_{DD} - V_p} = t_{P_2P_3};$$

- P6-P1: Tp deschis în regiunea liniară, Tn blocat:

$$C_s \frac{dv_o}{dt} = k \left[(V_{DD} - V_p)(V_{DD} - v_o) - \frac{(V_{DD} - v_o)^2}{2} \right]$$

Electronică Digitală

- condiția inițială: $v_o(0) = V_p$.

- se notează: $V_{DD} - v_o = u$ cu: $u(0) = V_{DD} - V_p$ și $dv_o = -du$;

- se obține:

$$-C_s \frac{du}{dt} = k \left[(V_{DD} - V_p)u - \frac{u^2}{2} \right] \text{ adică aceeași ecuație ca la}$$

comutarea directă, cu variabila u :

$$t = \frac{\tau}{2} \ln \frac{2(V_{DD} - V_p) - u}{u} = \frac{\tau}{2} \ln \frac{2(V_{DD} - V_p) - (V_{DD} - v_o)}{V_{DD} - v_o}$$

$$v_o = V_{DD} - (V_{DD} - V_p) \left(1 - th \frac{t}{\tau} \right)$$

- se obțin următorii timpi de comutație, la fel ca la comutarea directă:

$$t_{P_6P_1} = \frac{\tau}{2} \ln 19 \cong 1,45\tau;$$

$$t_{fLH} = \tau \frac{V_p}{V_{DD} - V_p} + 1,45\tau = t_{fHL};$$

$$t_{pLH} = \tau \frac{V_p}{V_{DD} - V_p} + \frac{\tau}{2} \ln \frac{2(V_{DD} - V_p) - (V_{DD} - V_{prL})}{V_{DD} - V_{prL}} = t_{pHL}.$$

- concluzii:

- comportare simetrică la cele două tranziții;
- influența puternică a tensiunii de alimentare.

- exemplu numeric:

$$V_{DD} = 10V; \quad V_p = 1,5V; \quad k = 16\mu A/V^2; \quad \frac{Z_n}{L_n} = 5 \quad C_s = 2pF$$

$$\tau = 6ns; \quad t_{fHL} = t_{fLH} = 1,1 + 8,7 = 9,8ns;$$

$$t_{pHL} = t_{pLH} = 1,1 + 2,8 = 3,9ns.$$

puterea disipată în regim tranzitoriu

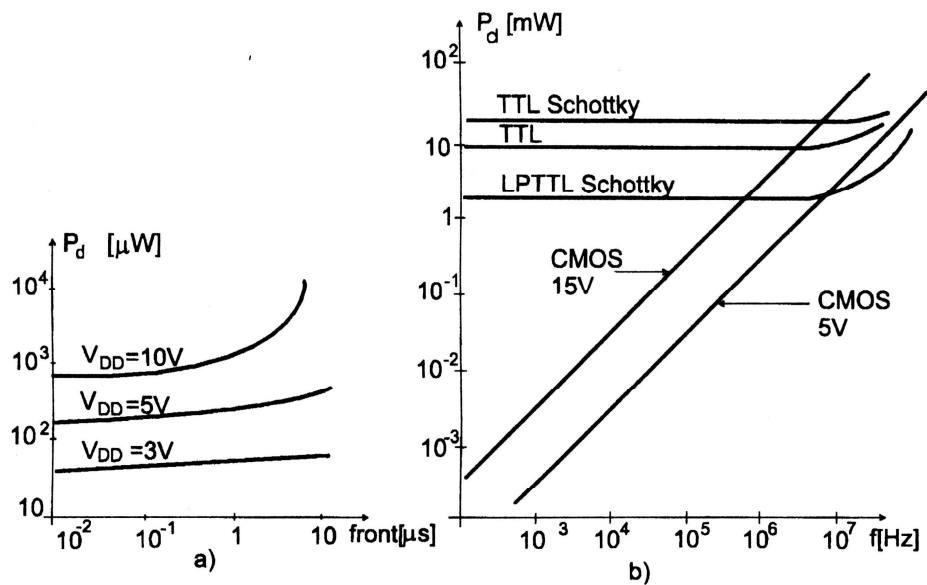
- componenta determinată de regimul tranzitoriu al capacităților de sarcină;
- * suma puterilor disipate la cele două tranziții;

$$P_{dis} = \frac{1}{T_o} \left[\int_0^{\frac{T_o}{2}} i_{Dn} v_o dt + \int_{\frac{T_o}{2}}^{T_o} i_{Dp} (V_{DD} - v_o) dt \right]$$

$$i_{Dn} = C_s \frac{dv_o}{dt}; \quad \frac{1}{T_o} \int_0^{\frac{T_o}{2}} i_{Dn} v_o dt = \frac{C_s V_{DD}}{T_o} \int_0^{\frac{T_o}{2}} v_o dv_o = \frac{C_s}{2T_o} V_{DD}^2;$$

$$P_{dis} = \frac{C_s}{T_o} V_{DD}^2 = C_s V_{DD}^2 f_o;$$

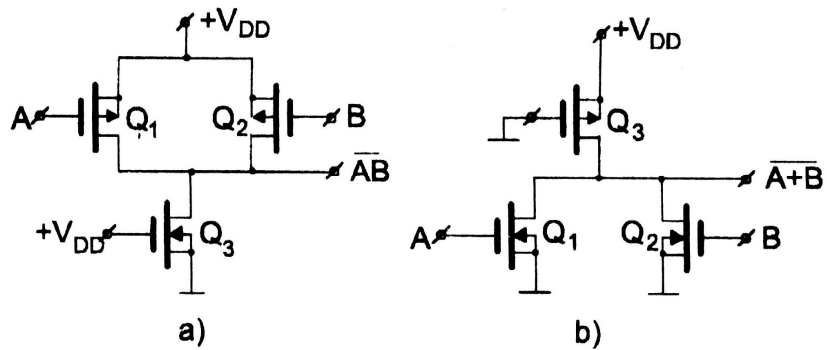
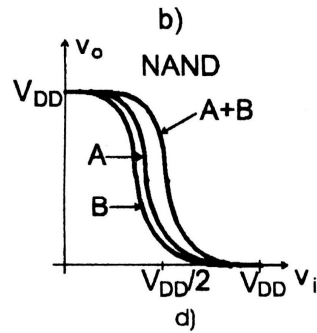
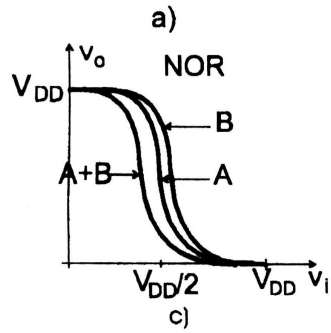
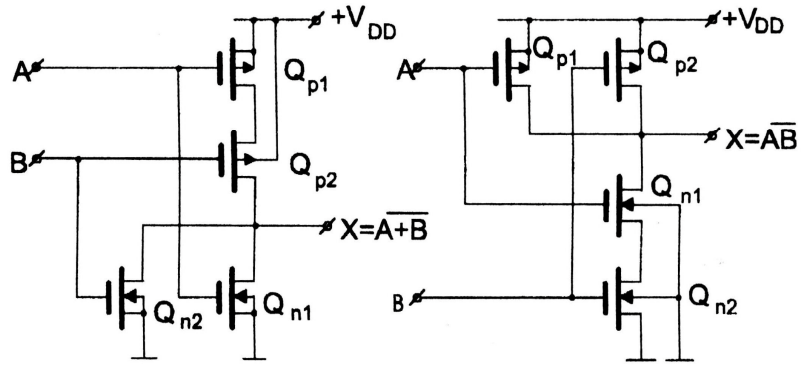
- dependența de frecvență;
- dependența de pătratul tensiunii de alimentare.
- componenta determinată de fronturile neideale ale impulsurilor de comandă;



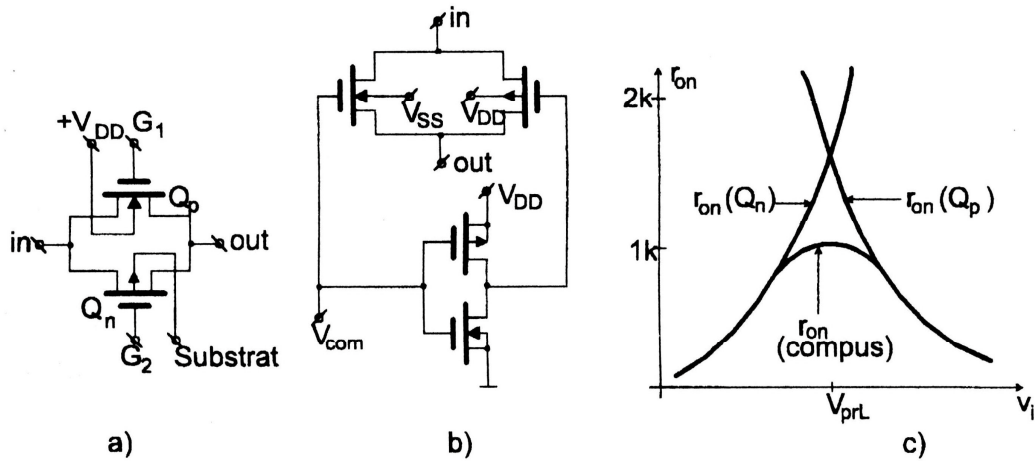
- comparație cu circuite TTL:

circuite elementare CMOS

- familii de circuite logice (de catalog);
- * circuite SAU-NU, ȘI-NU:



- punerea în paralel la ieșire, în funcție de natura sarcinii;
 - influența numărului de intrări asupra caracteristicii de transfer;
- * poarta de transmisie (comutator analogic sau digital):

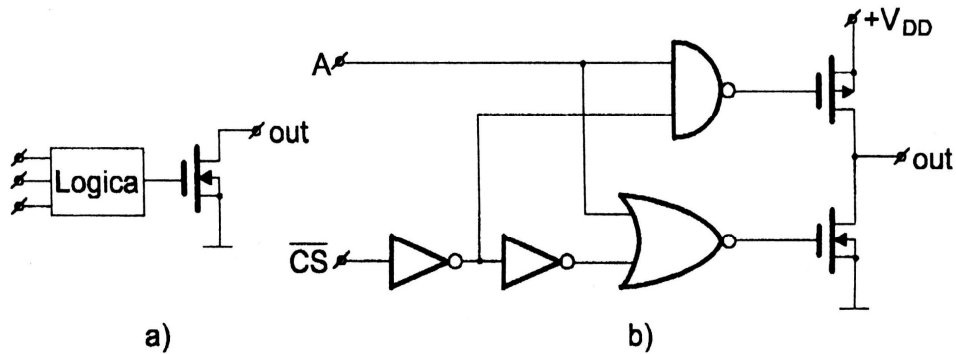


- rezistența directă, de sute de Ω , dependentă de V_{DD} , v_i , R_s ;

* circuite cu drena în gol:

- translatare de nivel;
- tranzistoare de putere mai mare;

* circuite cu trei stări:



CBB, Generalități

* generarea și formarea impulsurilor:

- cu circuite regenerative;
- cu circuite de comutație neregenerative asociate cu rețele de temporizare, RC;

* *circuite regenerative*: circuite caracterizate prin faptul că au două stări electrice diferite și prin faptul că trecerea dintr-o stare în alta se face prin proces regenerativ:

- circuite cu buclă de reacție pozitivă;
- dispozitive sau circuite cu rezistență dinamică negativă;

* deosebiri:

Electronică Digitală

- la circuitele neregenerative tensiunea de ieșire depinde permanent de tensiunea de intrare;

- la circuitele regenerative comutarea este inițiată de un impuls de declanșare (din exterior sau datorită îndeplinirii unei condiții de circuit), iar funcționarea circuitului nu mai depinde în continuare de impulsul de comandă;

* elemente necesare pentru un circuit regenerativ:

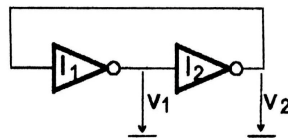
- sursă de alimentare în curent continuu;
- amplificator cu reacție pozitivă sau dispozitiv cu rezistență negativă;
- element de stocare temporară a energiei;

* după timpul în care circuitul stă în fiecare din cele două stări:

- CBB;
- CBM;
- CBA;
- CBS – CBB asimetric (trigger Schmitt).

Schema de principiu a unui CBB

- pentru studiul condițiilor generale de funcționare a circuitelor regenerative, se consideră un amplificator cu reacție pozitivă format, de exemplu, din două inversoare (cu TBIP sau cu TMOS):



- circuitul are două stări stabile:

$$S1: V_1 = V_{oL} \rightarrow V_2 = V_{oH} \rightarrow V_1 = V_{oL};$$

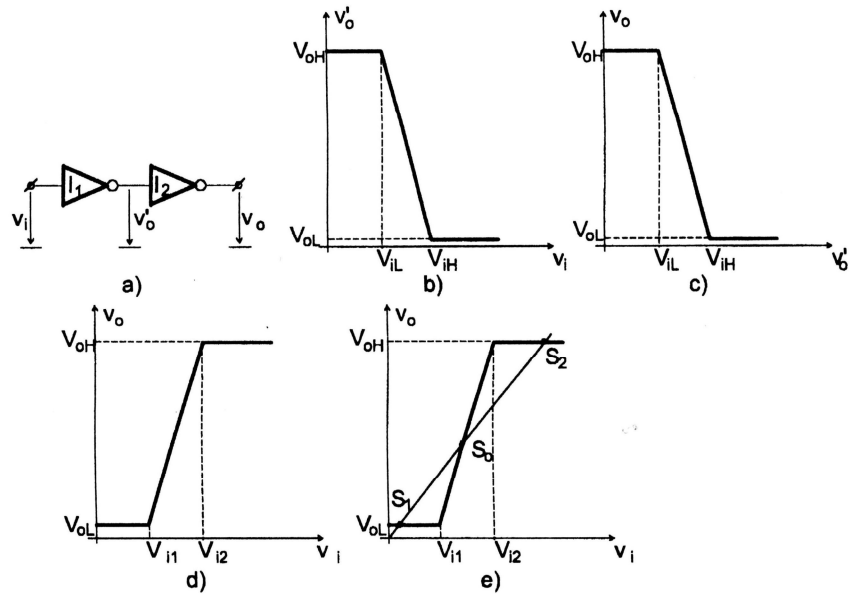
$$S2: V_1 = V_{oH} \rightarrow V_2 = V_{oL} \rightarrow V_1 = V_{oH}.$$

- schimbarea stării: proces regenerativ dacă amplificarea pe buclă este > 1 :

- starea inițială S1: V_1 crește (perturbație din exterior, de ex.) inversorul I2 intră în zona liniară $\rightarrow V_2$, inversorul I1 intră și el în zona liniară $\rightarrow V_1$ crește și, dacă reacția pozitivă are caracter regenerativ, circuitul trece în starea S2; procesul este în avalanșă.

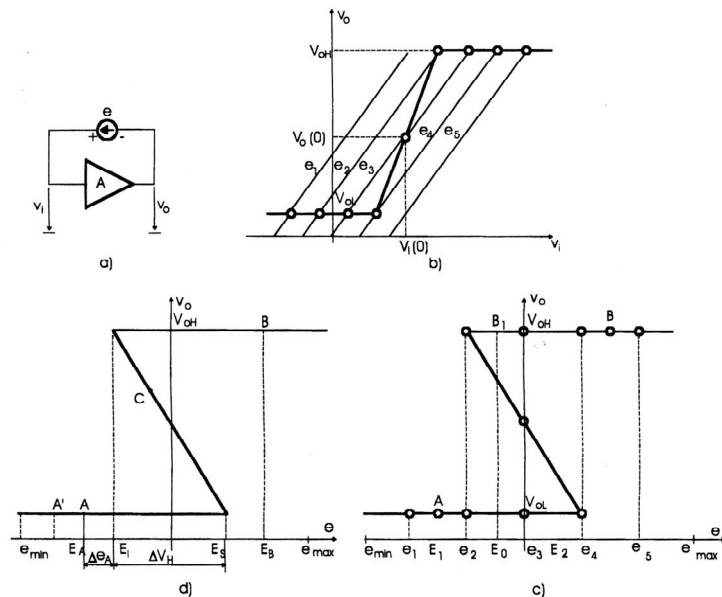
* determinarea condiției de funcționare regenerativă:

- se desface bucla de reacție:



- se desenează caracteristicile de transfer ale celor două inversoare presupuse identice;

- se elimină tensiunea v_o și se obține caracteristica de transfer a amplificatorului, $v_o(v_i)$; panta caracteristicii în zona liniară este dată de produsul amplificărilor individuale ale inversoarelor: $A = A_1 A_2$.



- dacă se închide bucla de reacție, adică dacă: $v_o = v_i$ (prima bisectoare) se obțin 3 puncte de funcționare, dacă $A > 1$: două stabile (după o variație mică în jurul punctului respectiv, se revine la starea inițială după anularea

perturbației) și un punct de funcționare instabil (orice mică perturbație la intrarea duce punctul de funcționare în unul din cele două puncte stabile);

- se presupune $A > 1$ și se introduce o tensiune perturbatoare între intrare și ieșire și se trasează caracteristica $v_o(e)$;

- se folosesc relațiile:

$$v_o = v_o(v_i)$$

$$v_o = v_i - e$$

- se elimină e pe cale grafo-analitică: se trasează pe graficul $v_o(e)$ punctele oținute din rezolvarea sistemului precedent:

- se pun în evidență următoarele;

- caracteristica prezintă histerezis;

- punctele stabile, A și B corespunzătoare celor două stări logice;

- mărimea histerezisului, $\Delta V_H = E_s - E_i$;

- tensiunile corespunzătoare punctelor stabile, E_A și E_B ;

- tensiunile perturbatoare limită, e_{\min} și e_{\max} ;

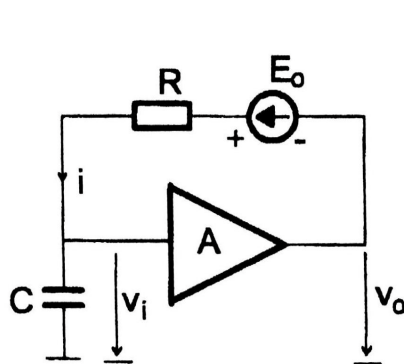
- pentru: $e_{\min} < e < E_i$, $v_o = V_{oL}$; $E_s < e < e_{\max}$, $v_o = V_{oH}$;

- valorile minime ale tensiunilor perturbatoare pentru schimbarea stării:

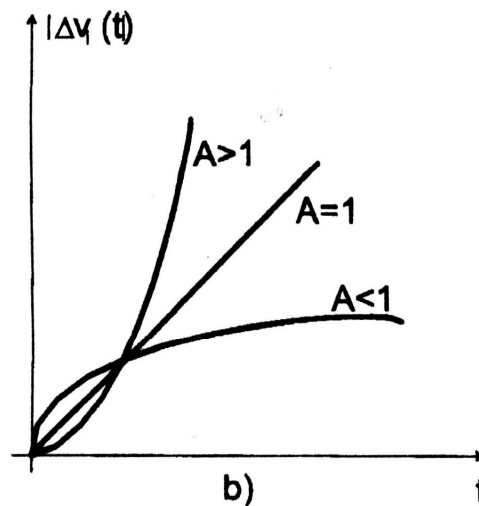
$$\Delta V_H + \Delta e_A \text{ respectiv } \Delta V_H + \Delta e_B$$

- influența acestora asupra sensibilității la declanșare și asupra imunității la zgomote ale circuitului;

* regim tranzitoriu:



a)



b)

- se introduce un circuit RC, se neglijează curentul de intrare în amplificator și rezistența de ieșire a acestuia;

- se alege o tensiune continuă E_o astfel încât să se obțină cele trei puncte posibile de funcționare, peste care se aplică o perturbație ΔE ;

- condițiile inițiale: $v_i(0)$, $v_o(0)$ date (fixe);

- perturbația ΔE va determina variații ale tensiunilor de intrare și de ieșire, $\Delta v_i(t)$, $\Delta v_o(t)$, cu $\Delta v_o(0) = 0$;

- rezultă:

$$i(t) = C \frac{d\Delta v_i(t)}{dt};$$

$$\Delta v_o(t) = A \Delta v_i(t);$$

$$\Delta v_i(t) = -Ri(t) + \Delta E + \Delta v_o(t);$$

$$\frac{\Delta v_o(t)}{A} = -\frac{RC}{A} \frac{d\Delta v_o(t)}{dt} + \Delta v_o(t) + \Delta E;$$

$$RC \frac{d\Delta v_o(t)}{dt} + (1 - A)\Delta v_o(t) = A\Delta E \text{ cu soluția:}$$

$$\Delta v_o(t) = \frac{A}{1 - A} \Delta E - \frac{A}{1 - A} \Delta E e^{-\frac{t}{RC(1-A)}};$$

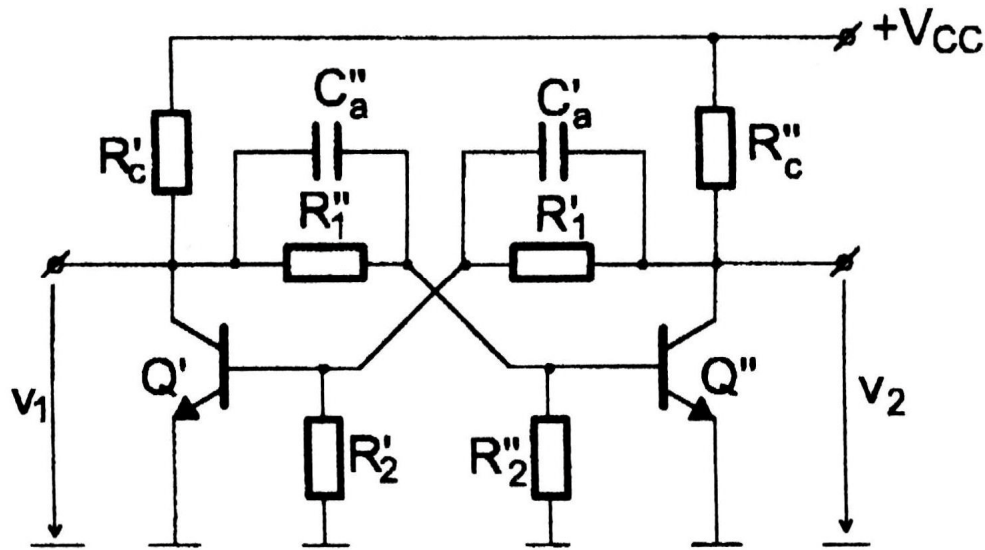
- comentarii:

- pentru $A < 1$, punctul de funcționare se deplasează puțin față de poziția inițială;

- pentru $A > 1$, se obține o exponențială cu exponent pozitiv și punctul de funcționare evoluează către unul din punctele stabile, în funcție de semnul lui ΔE ; pentru $A = 1$, evoluția este liniară, cu același efect;

CBB cu TBIP

* schema de principiu:



- circuit simetric cu două inversoare;
- stabilirea stării stabile la conectarea la tensiunea de alimentare prin proces regenerativ;

- starea S1: T1 blocat, $v_{C1} = V_{oH} \cong V_{CC}$; T2 saturat, $v_{C2} = V_{oL} = V_{CEsat} \cong 0$;

- condiția de blocare:

$$v_{B1} = \frac{R_2}{R_1 + R_2} v_{C2} = \frac{R_2}{R_1 + R_2} V_{oL} < V_{BE0};$$

- condiția de saturație:

$$i_{B2} = \frac{V_{CC} - V_{BE}}{R_c + R_1} - \frac{V_{BE}}{R_2} > \frac{1}{\beta_0} \frac{V_{CC}}{R_c};$$

- starea S2: T2 blocat, $v_{C2} = V_{oH} \cong V_{CC}$; T1 saturat, $v_{C1} = V_{oL} = V_{CEsat} \cong 0$; condițiile identice;

- stările sunt permanent stabile;

- schimbarea stării: prin aplicarea unui impuls de declanșare:

- pozitiv pe baza TBIP blocat sau:

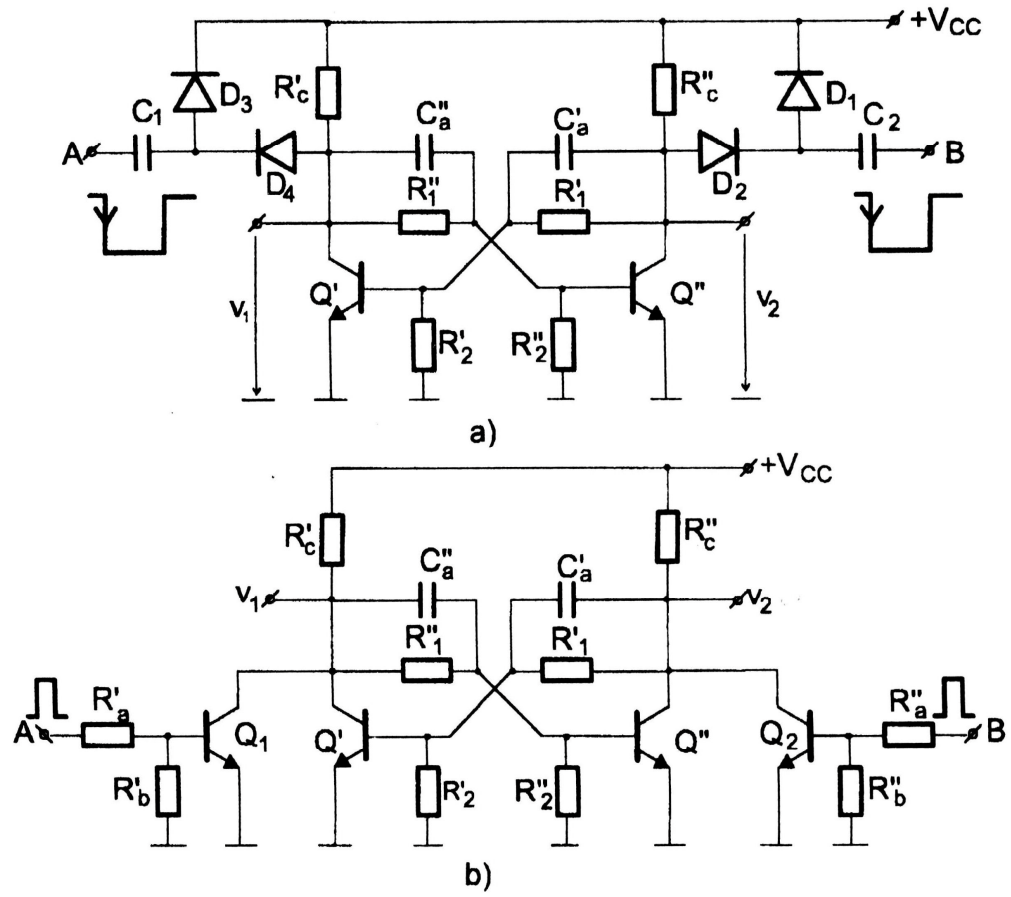
- negativ pe baza TBIP saturat;

- impulsurile de declanșare se pot aplica alternat pe cele două baze (declanșare asimetrică) sau se pot aplica la o singură intrare de unde sunt conduse către TBIP ce trebuie acționat declanșare simetrică;

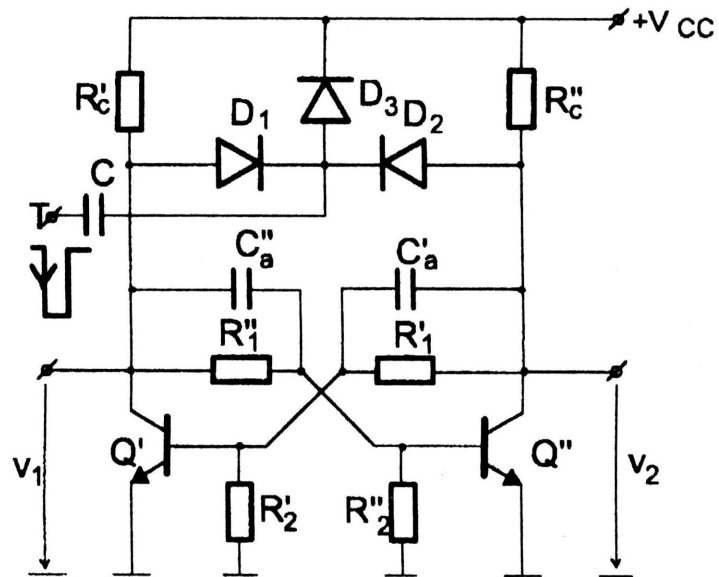
- cele două moduri de declanșare sunt specifice celor două funcții pe care le îndeplinește CBB: memorare, respectiv divizare a frecvenței impulsurilor (sau de numărare);

- comandă separată pe diode

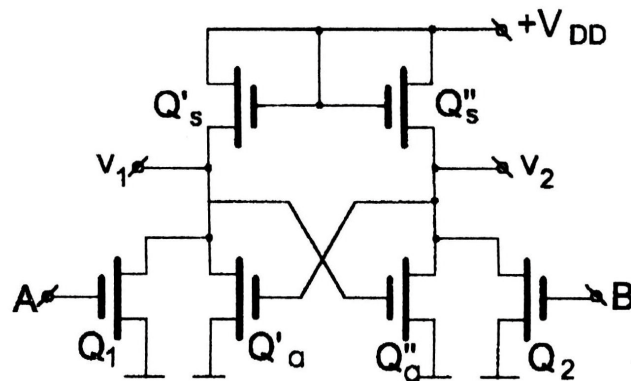
- comandă separată cu tranzistor



comandă comună cu diode



CBB cu TMOS



* funcțiile de bază ale CBB:

- memorare - circuitul trece în starea S1 și rămâne nemodificată până când circuitul este cercetat în privința stării lui logice;

- numărare: $f \rightarrow \frac{f}{2}$, $T \rightarrow 2T$;

- discuție privind viteza de comutare a CBB cu TBIP;

- elemente importante în comutare;

Variante ale CBB integrate

- elemente de bază pentru circuitele secvențiale;

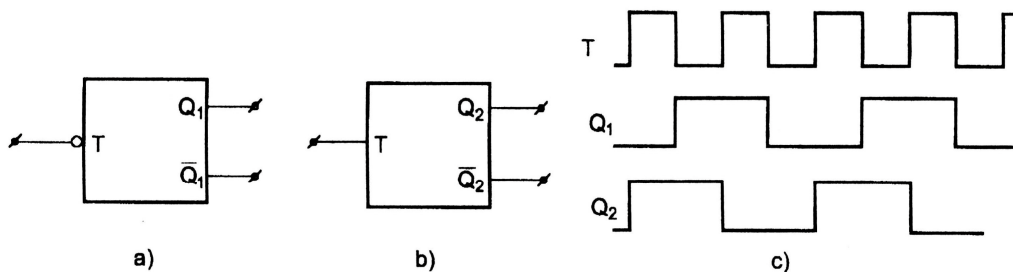
- condiționări pentru declanșare: mai multe variante de CBB pentru comoditatea proiectării logice: (integrare \rightarrow optimizare structură pentru un anumit tip de circuit \rightarrow viteză de comutare maximă);

* variante din punct de vedere al funcționării logice:

a) **CBB de tip T (flip-flop)**, cel mai simplu:

- o intrare de tact, T (comandă pe frontul pozitiv sau pe cel negativ);

- două ieșiri, Q și \bar{Q} ;

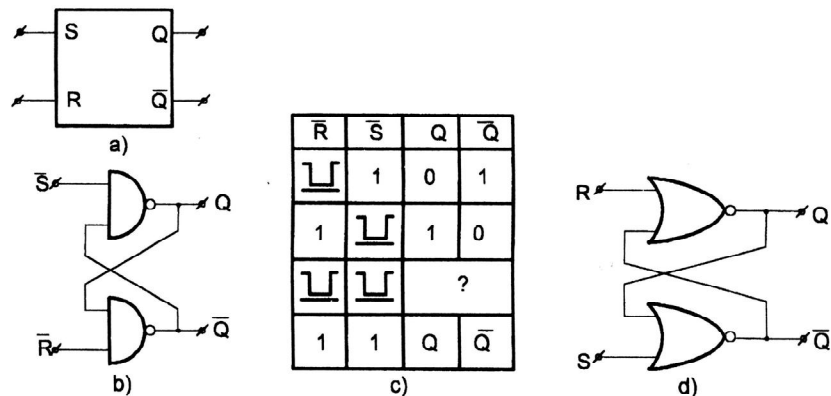


- se folosește la numărătoare binare integrate;

b) CBB de tip RS

- comanda asimetrică;

- pe nivel pozitiv sau negativ (sau pe fronturi);



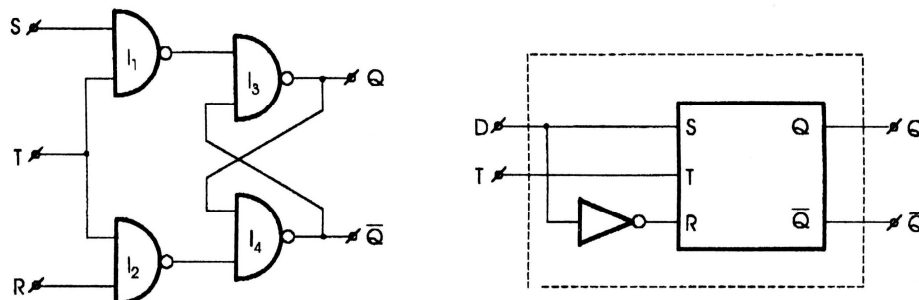
- exemplu de realizare cu circuite NAND;
- comportarea circuitului este parțial independentă de semnalele de la intrări datorită reacției pozitive între cele două NAND-uri;
- un set de tranziții limitate determină modificarea stării (de aici, funcția de memorare a informației binare);

- două aspecte:

- ambele trec simultan în starea 0, nedeterminare la ieșire; (se poate evita pe cale logică);
- comanda modificării stării se poate face cu fronturile impulsurilor care determină și modul în care trebuie să se modifice starea circuitului (mod de lucru asincron);
- stările de nedeterminare trebuie evitate – nu este mereu posibil;

c) CBB de tip RST

- se separă semnalele care comandă bascularea circuitului de semnalele care arată în ce stare trebuie să basculeze circuitul (circuite sincrone, comodate de un impuls de ceas, tact):



- intrările SR arată în ce stare trebuie să treacă circuitul;
- intrarea T (tact, ceas, clock) asigură trecerea în starea respectivă;
- * sunt două moduri de funcționare:

1) - pe durata $T=ZERO$ se stabilesc stările S și R (obligatoriu diferite);
 - la trecerea lui T spre UNU, CBB ia starea corespunzătoare stărilor S, R;
 - se definește t_{set-up} (intervalul de timp dintre stabilirea variabilelor S și R și apariția impulsului de tact);

- se definește t_{hold} intervalul de timp pe care mai sunt menținute S și R până la revenirea la ZERO a lui T;

2) pe durata $T=UNU$, intrările S și R se pot modifica determinând și modificarea ieșirilor, circuitul fiind transparent pentru datele de la intrare; la revenirea lui T la ZERO, CBB rămâne în starea determinată de ultima tranziție;

d) CBB de tip D

- se elimină și situația de nedeterminare a stării de la ieșire realizând: $R=S/$, intrarea respectivă fiind D;

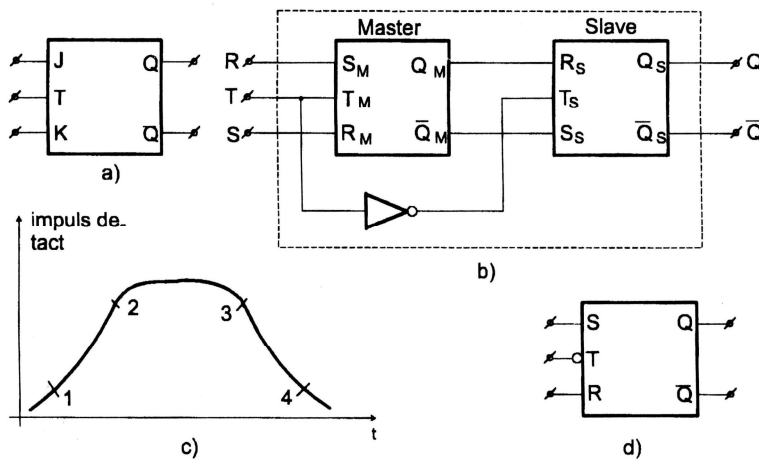
- funcționare: pe frontul pozitiv al impulsului de tact, ieșirea Q va lua starea lui D;

- se pot defini și aici: t_{set-up} și t_{hold} ;

- pentru $T=UNU$, modificările lui D se resimt direct la ieșire.

d) CBB de tip JK

- elimină efectele tranzițiilor nedeterminate impuse de intrările R și S altfel decât la CBB de tip D:



- funcționare:

- J=ZERO, K=ZERO, circuit insensibil la T;
- J=ZERO, K=UNU, circuitul trece în starea Q=ZERO;
- J=UNU, K=ZERO, circuitul trece în starea Q=UNU;
- J=UNU, K=UNU, circuitul schimbă starea la fiecare tranziție utilă

a lui T (regim de numărător);

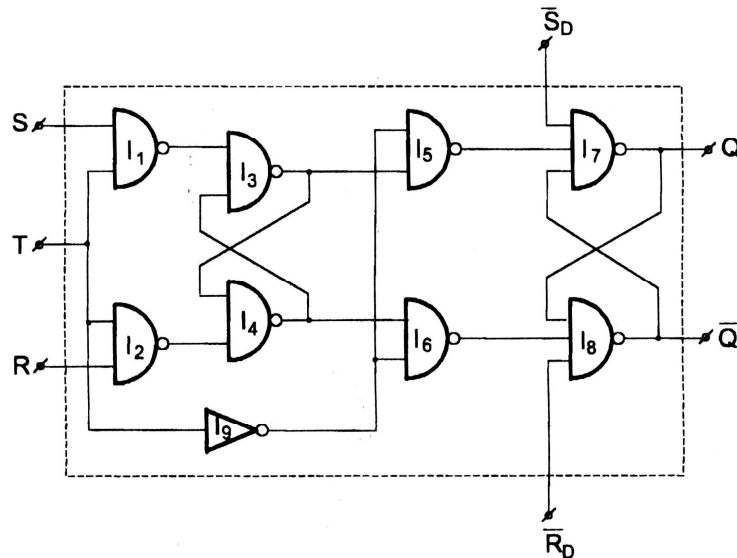
d) CBB de tip master-slave

- elimină transparența de pe durata impulsului de tact;

- pot fi de tipul SR, D sau JK;

Electronică Digitală

- exemplu: două CBB de tipul RST comandate cu impulsuri în antifază pe intrările de tact;



- comanda circuitului se face cu un impuls de tact (circuitul poate fi sensibil la fronturi pozitive sau la fronturi negative):

- starea inițială cu T=ZERO – circuitul MASTER este izolat de intrări, acestea pot fi stabilite independent;

- punctul 1: ieșirea inversorului trece în ZERO, blochează circuitul SLAVE fiind izolat de MASTER;

- punctul 2: sunt validate intrările, stările de pe R și S trec în MASTER; nu se simte nimic la ieșire;

- punctul 3: se decuplează intrările – circuitul MASTER rămâne izolat de intrări;

- punctul 4: impulsul de tact al SLAVE-ului trece în UNU și datele din MASTER trec în SLAVE;

- schimbarea stării circuitului se face pe frontul negativ al impulsului de tact;

Observații:

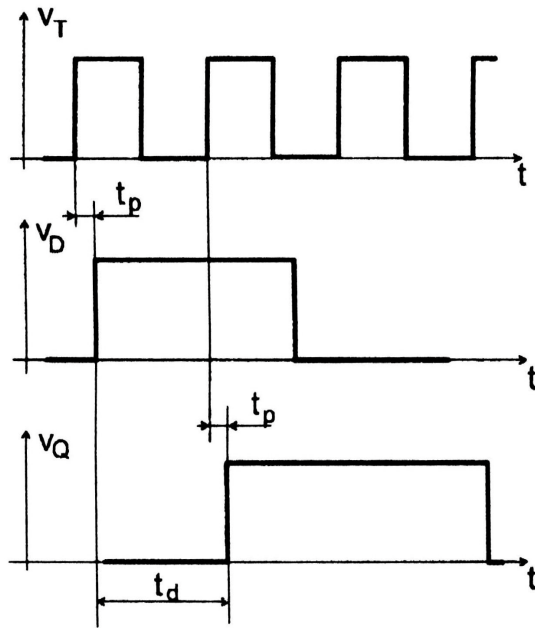
a) circuitele basculante bistabile integrate au mai multe intrări:

- de date: SR, D, JK;

- de tact: T (front crescător sau front descrescător);

- de comandă asincrone (prioritare față de celelalte intrări).

- exemplu: un CBB RST:

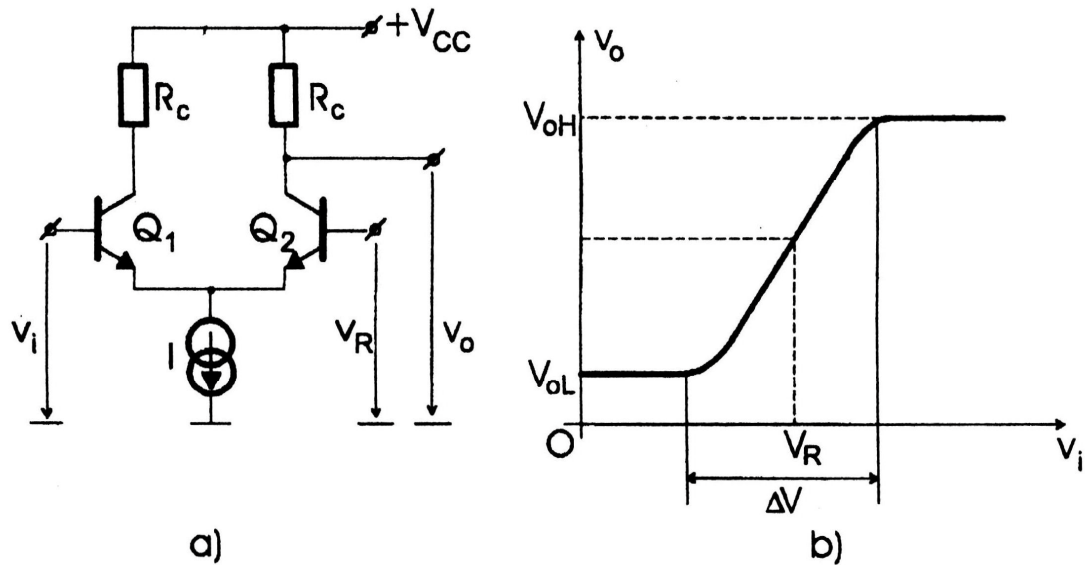


- b) este necesară respectarea timpilor dintre diferite tranziții așa cum sunt precizați în datele de catalog;
- c) utilizarea bistabilului de tip D ca un circuit de întârziere:

Comparatoare de tensiune

* circuite electronice care asigură conversia semnalelor liniare în semnale digitale, în sensul că permit compararea semnalului de intrare analogic cu un semnal de referință punând în evidență – numeric – poziția relativă a celor două semnale, fiind posibile două situații.

* circuitul elementar – AD



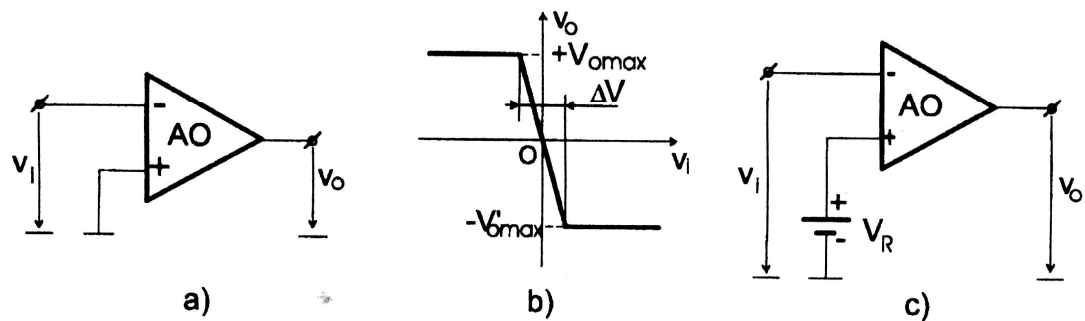
- $v_i \ll V_R, v_o = V_{CC} - \alpha_0 I R_c = V_{oL}$;

- $v_i \gg V_R, v_o = V_{CC} = V_{oL}$;

* este necesar ca regiunea de tranziție să fie cât mai mică: $\Delta V_{it} \rightarrow 0$ ceea ce presupune o amplificare de tensiune cât mai mare;

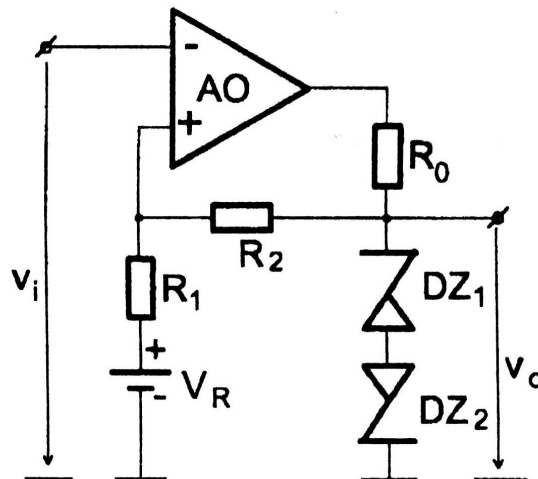
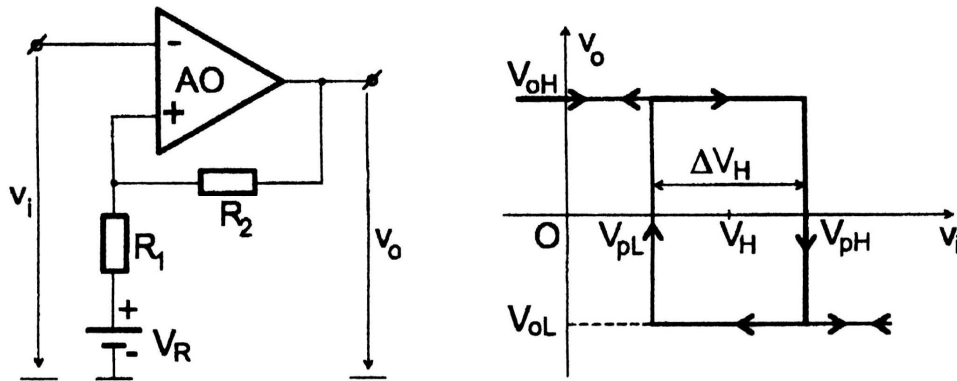
- două soluții:

- mărirea amplificării cu mai multe etaje – soluție care duce la comparatoare integrate sau la utilizarea AO în circuite comparatoare de tensiune;



- reacție pozitivă pentru mărirea amplificării \rightarrow CBS;

* comaptoare cu AO



* comparatoare integrate:

- structura internă asemănătoare cu A AOP dar mai simplă;
- etaj de ieșire adaptat pentru diverse familii de circuite logice;
- timpul de răspuns este mult mai mic decât la comparatoarele cu AO (limitarea impusă de SR este mai mică);
- viteza de variație a semnalelor la ieșire este mai mică;
- nivelele logice de la ieșire sunt adaptate.

* exemple:

** $\mu A710/711$:

- două etaje de amplificare – tensiunea de prag este de circa $2mV$;
- un etaj de refacere a nivelului de ZERO;
- un etaj de ieșire compatibil TTL de mică putere;
- timp de răspuns - $<50ns$;
- utilizat pentru comanda memoriilor cu ferite;

** $\beta M 339$

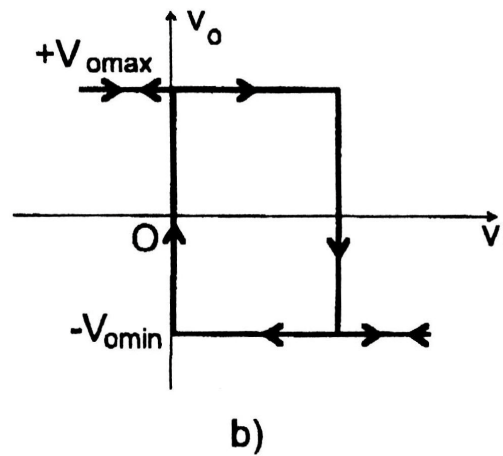
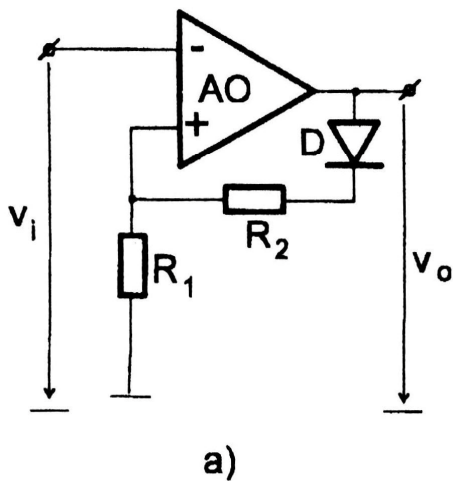
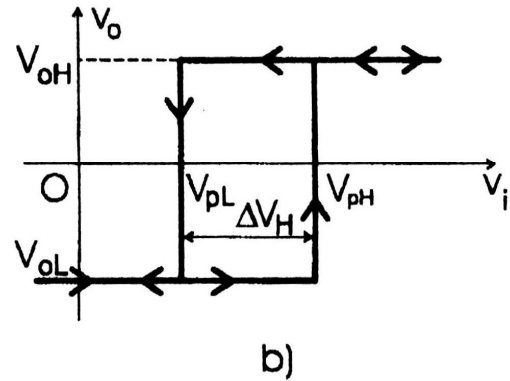
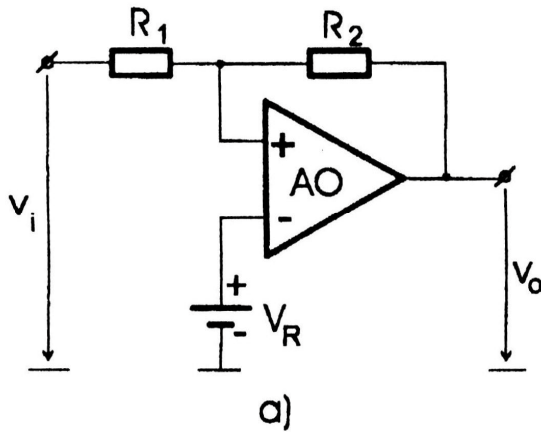
- 4 comparatoare pe cip;
- etaj de ieșire cu colectorul în gol, compatibil TTL sau CMOS;
- răspuns lent, circa $300ns$;

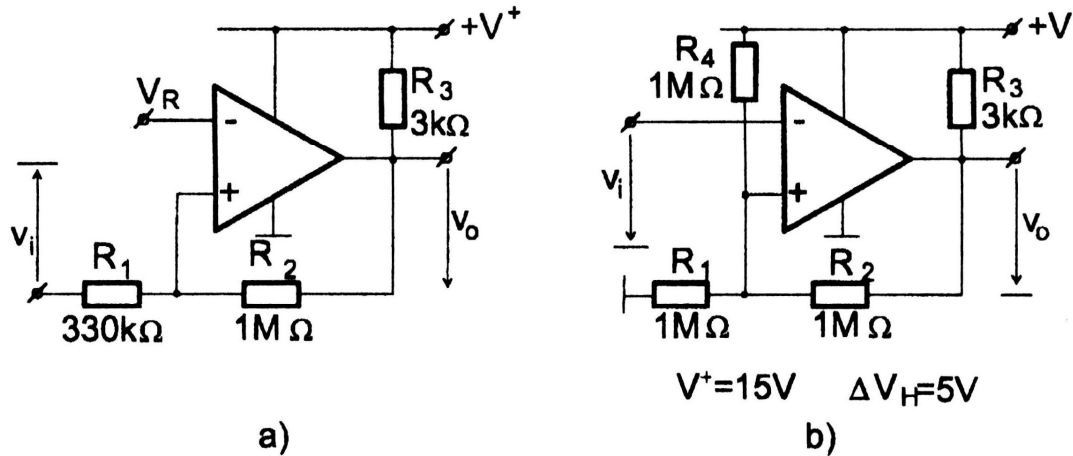
Electronică Digitală

- permite alimentare nesimetrică;
- utilizări:

- convertor A/D simplu;
- generator de impulsuri;
- circuite de temporizare;
- oscilatoare comandate.

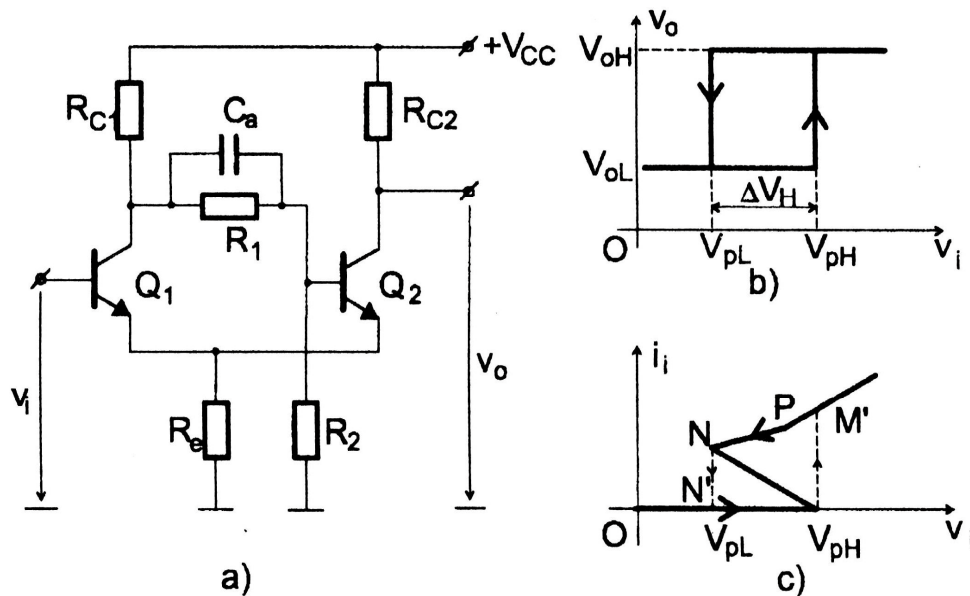
*** exemple de comparatoare integrate utilizate în scheme cu histerezis:





6. CBS cu tranzistoare

- circuite cu reacție pozitivă pentru mărirea amplificării (și micșorarea tensiunii de tranziție a comparatorului);



- T2 repetoare și T1 cu BM – reacția este pozitivă;
- * funcționare: cu T1 în RAN sau saturabil; cu T2 în RAN sau în saturație;
- dacă T2 nesaturat:
 - nivelele logice;

$$V_{oH} = V_{CC}; \quad V_{oL} = V_{CC} - \alpha_0 R_c \frac{kV_{CC} - V_{BE}}{R_e};$$

$$\text{cu: } k = \frac{R_2}{R_1 + R_2 + R_{c1}};$$

Electronică Digitală

- dacă T2 saturat:
 - nivelele logice:

$$V_{oH} = V_{CC}; \quad V_{oL} \cong \frac{R_e}{R_e + R_{c2}} V_{CC}, \quad \text{dacă: } R_1, R_2 \ll R_e, R_{c2};$$

(nu este posibil întotdeauna);

- în ambele cazuri, nivele logice nu depind esențial de parametrii tranzistoarelor.

* tensiunile de prag:

- V_{pH} :

- la deschiderea lui T1 cu T2 în RAN:

$$V_{pH} = kV_{CC} \quad (\text{dacă } V_{BE0} = V_{BE});$$

- la deschiderea lui T1 cu T2 în saturație:

$$V_{pH} \cong V_{BE0} + \frac{R_e}{R_e + R_{c2}} V_{CC};$$

- V_{pL} :

- la deschiderea lui T1 în RAN:

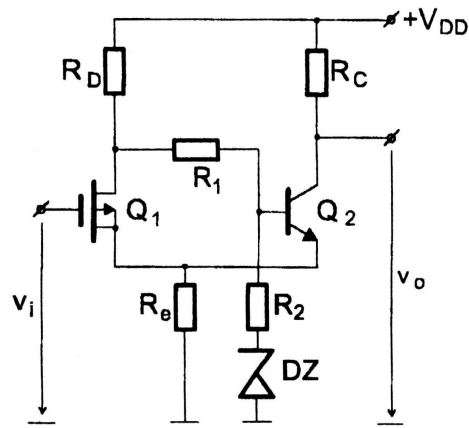
$$k \left[V_{CC} - \alpha_0 \frac{V_{pL} - V_{BE}}{R_e} R_{c1} \right] = V_{pL} \quad \text{sau:}$$

$$V_{pL} = \frac{k \left(V_{CC} + \alpha_0 \frac{R_{c1}}{R_e} V_{BE} \right)}{1 + k \alpha_0 \frac{R_{c1}}{R_e}};$$

- condiția: $V_{pL} < V_{pH}$ sau: $\Delta V = V_{pH} - V_{pL} > 0$;
- mărimea histerezisului – mare – mică – în funcție de aplicație;
- MN pe caracteristica de intrare – zonă de rezistență negativă determinată de reacția pozitivă din circuit;
- comentarii privind caracteristica de intrare.

CBS cu TEC – cu canal indus:

- pentru mărirea impedanței de intrare;
- TEC cu canal indus caracterizat prin V_p și k ;



- nivelele logice:

$$V_{oH} = V_{DD} \text{ (tranzistorul TBIP este blocat);}$$

$$V_{oL} = V_{DD} - \alpha_0 R_c I_E;$$

$$I_E = \frac{kV_{CC} + (1-k)V_Z}{R_e} \text{ cu: } k = \frac{R_2}{R_1 + R_2 + R_d}$$

- tensiunile de prag:

$$V_{pH} = kV_{CC} + (1-k)V_Z - V_{BE} + V_p$$

- la revnire:

$$V_B = V_Z(1-k) + k(V_{DD} - R_d i_D) \geq R_e i_D + V_{BE};$$

$$i_D = \frac{V_Z(1-k) + kV_{DD} - V_{BE}}{R_e + kR_d};$$

Dar: $v_{GS} = V_p + \sqrt{\frac{2i_D}{k}} \rightarrow V_{pL} = V_p + \sqrt{\frac{2i_D}{k}} + R_e i_D$

- comentarii.

* Trigger Schmitt cu circuite integrate

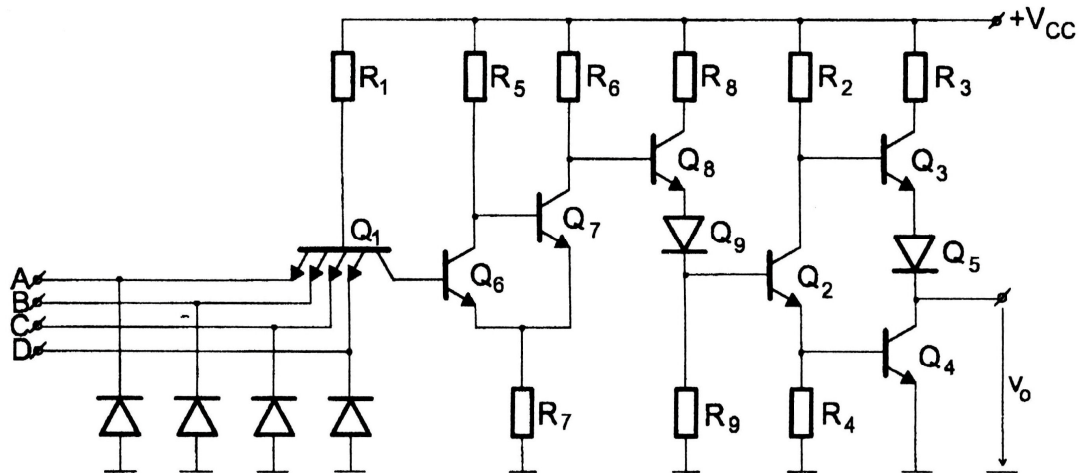
- problema: pe intrările unor circuite logice, uneori, semnale lent variabile și peste care se pot suprapune tensiuni parazite (zgomote) eventual, din exterior;

- pentru evitarea unor comutări necorespunzătoare se pot folosi:

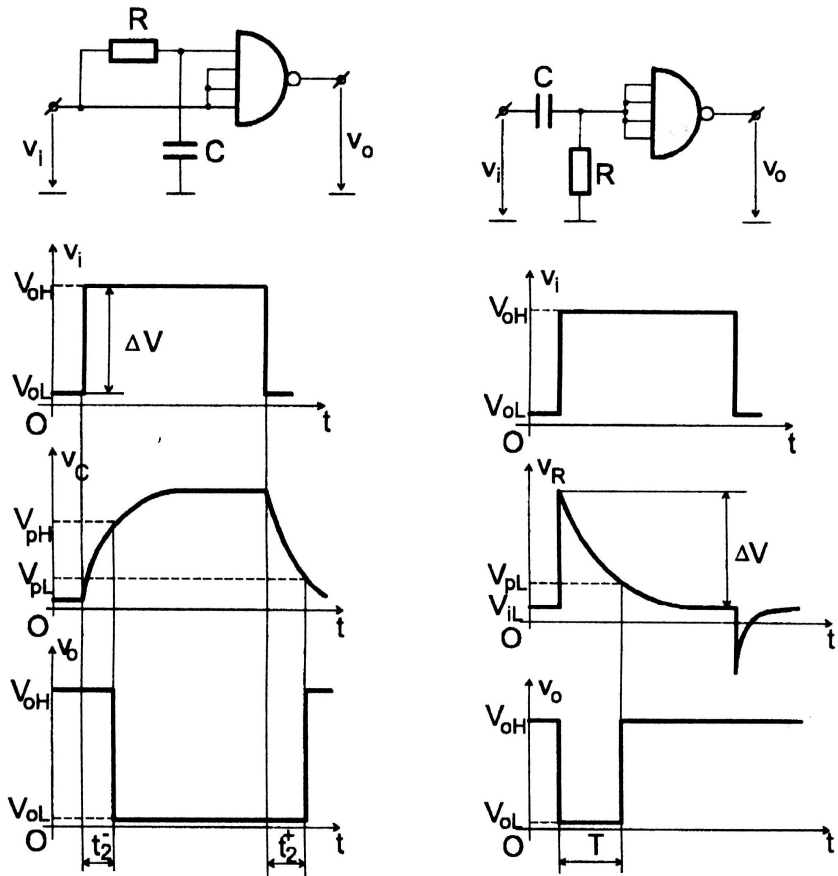
- circuite cu histerezis;

- intrări cu caracteristici de histerezis;

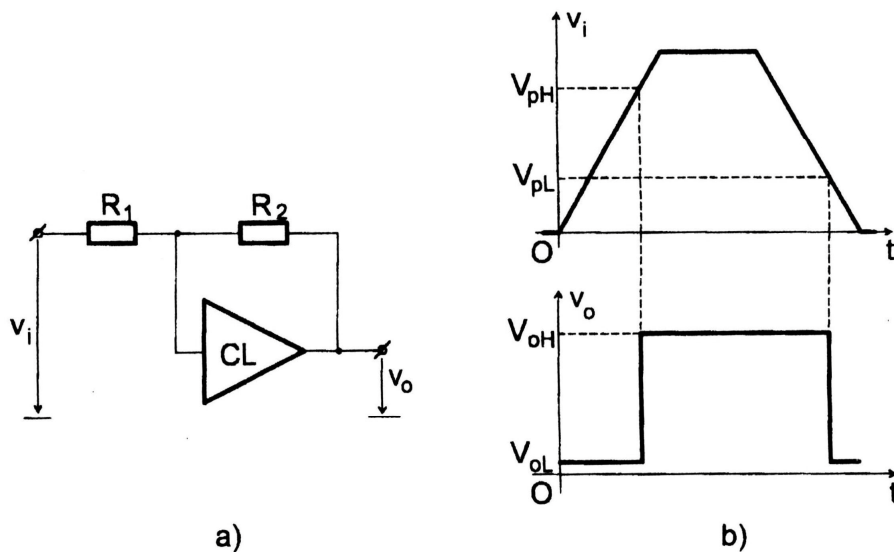
** exemplu:



- T1 – TBIP multiemitor, cu diode de evitare a reflexiilor;
- ieșire – stâlp totemic;
- CBS cu reacție pozitivă;
- circuite de adaptare a nivelului logice
- tensiunile de prag sunt: $V_{pH} = 2V$; $V_{pL} = 0,7V$;
- utilizare:
 - întârzierea impulsurilor și filtrarea de zgomote;
 - formarea impulsurilor;
 - preluarea corectă a unor semnale lent variabile;



* circuite cu histerezis cu porți logice elementare:



$$v_o = V_{oL} \Rightarrow \frac{V_{pH}}{R_1} + \frac{V_{oL}}{R_2} = V_{prL} \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \text{ de unde:}$$

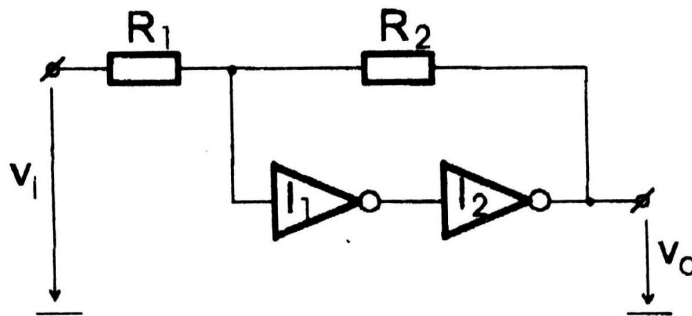
$$V_{pH} = V_{prL} \left(1 + \frac{R_1}{R_2} \right) - V_{0L} \frac{R_1}{R_2}$$

$$v_o = V_{oH} \Rightarrow \frac{V_{pL}}{R_1} + \frac{V_{oH}}{R_2} = V_{prL} \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \text{ de unde:}$$

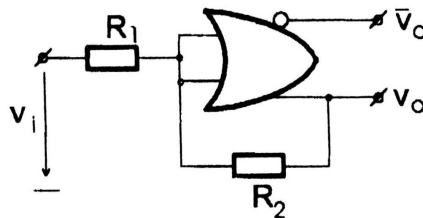
$$V_{pL} = V_{prL} \left(1 + \frac{R_1}{R_2} \right) - V_{oH} \frac{R_1}{R_2} < V_{pH};$$

- exemplu: TTL standard: pentru $R_1 = 360\Omega$, $R_2 = 2k\Omega$; $V_{pL} = 1V$; $V_{pH} = 1,7V$. - variantă CMOS: rezistențe mai mari cu consecințele respective:

varianta CMOS



varianta ECL



Circuite de temporizare

- utilizare:
 - realizarea unor impulsuri de durată bine precizată;
 - realizarea de întârzieri bine precizate a fronturilor impulsurilor;
 - se pot realiza cu circuite regenerative și cu circuite neregenerative;

* variante:

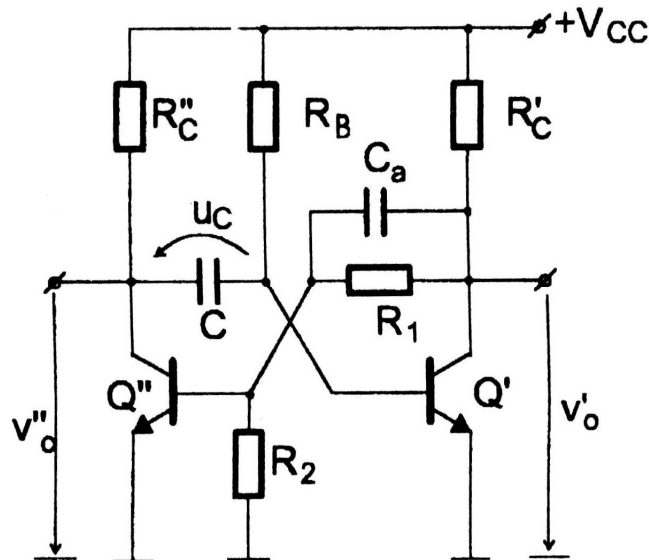
- CBM cu elemente discrete cu reacție negativă;
- CBM integrate BIP sau CMOS;
- CLI elementare, eventual CMOS, de tip regenerativ sau neregenerativ;
- dispozitive de temporizare integrate
- dispozitive cu rezistență negativă;

* parametrii impulsurilor:

- T , t_{rev} , V_o , t_f^+ , t_f^- ;
- stabilitatea duratei impulsurilor;
- reglajul duratei;

* CBM cu elemente discrete

- schema de principiu:



Electronică Digitală

- funcționare;
- condiții de saturație;

- pentru T2:

$$\frac{V_{CC} - V_{BE}}{R_b} \geq \frac{1}{\beta_0} \frac{V_{CC} - V_{CEsat}}{R_{c2}}; \text{aproximativ: } R_b < \beta_0 R_{c2}$$

- pentru T1:

$$\frac{V_{CC} - V_{BE}}{R_{c2} + R_1} - \frac{V_{BE}}{R_2} > \frac{1}{\beta_0} \left(\frac{V_{CC}}{R_{c1}} + \frac{2V_{CC} - V_{BE}}{R_b} \right);$$

- blocarea tranzistoarelor este asigurată:

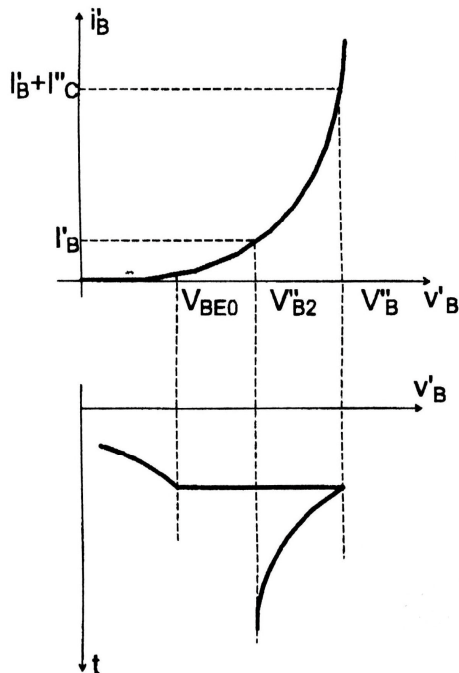
- pentru T1: $v_{BE1} = \frac{R_2}{R_1 + R_2} V_{CEsat2} < V_{BE0}$;

- pentru T2: prin salt de tensiune negativă din colectorul lui T1;

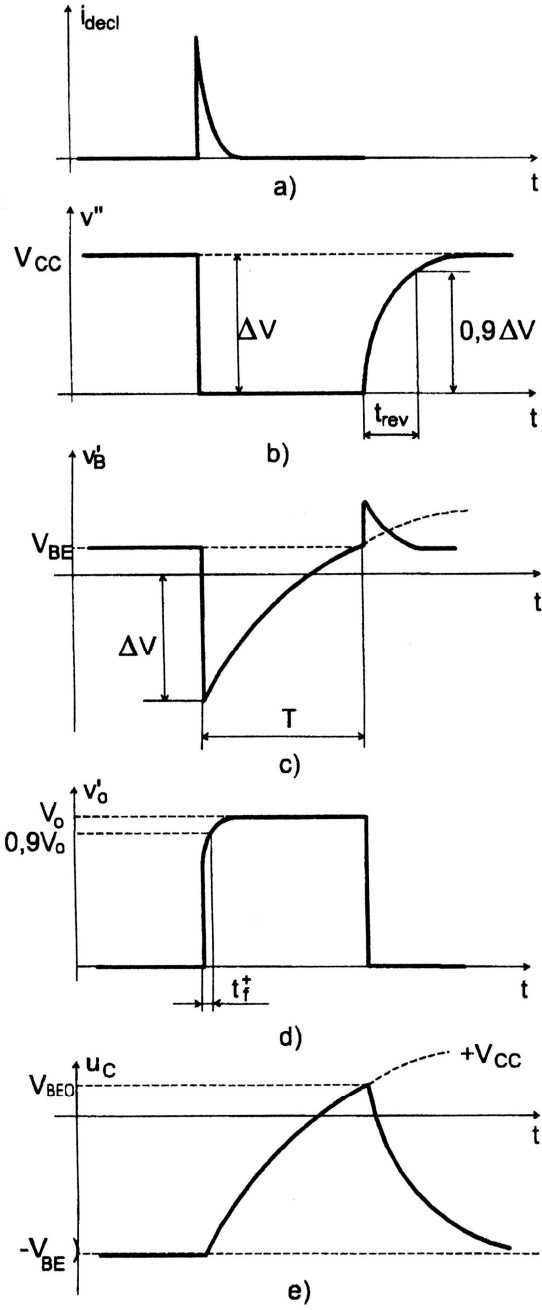
- amplitudinea tensiunii de ieșire:

$$V_o = \frac{R_1}{R_1 + R_{c2}} V_{CC} + \frac{R_{c2}}{R_1 + R_{c2}} V_{BE} \cong \frac{R_1}{R_1 + R_{c2}} V_{CC} \cong V_{CC};$$

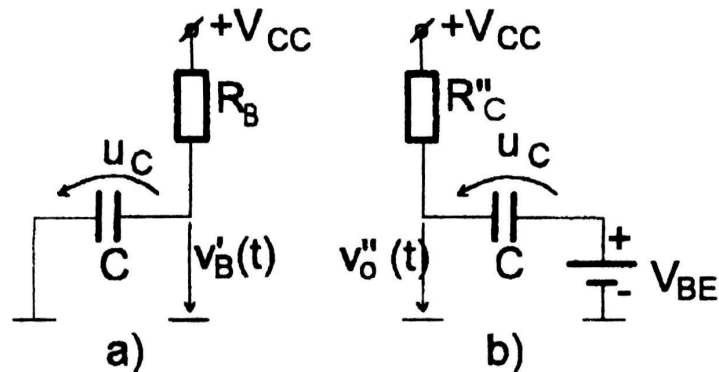
* formele de undă:



Electronica Digitala



- determinarea elementelor formelor de undă;



- colectorul T2 și t_{cr} (frontul crescător):

$$v_o(t) = V_o \left(1 - e^{-\frac{t}{\tau_{cr}}} \right);$$

$$\tau_{cr} = C_a R_{c2} \parallel R_1 \cong C_a R_{c2}$$

$$t_{cr} = 2,3\tau_{cr} \text{ (foarte mic);}$$

- baza lui T2 și T (durata impulsului):

$$v_B(t) = V_{CC} + (V_{BE} - 2V_{CC}) e^{-\frac{t}{\tau}};$$

$$\tau = CR_b;$$

$$i_{R_B} = C \frac{dv_o(t)}{dt}$$

$$= \frac{C(2V_{CC} - V_{BE})}{CR_b} e^{-\frac{t}{\tau}}$$

$$v_B(T) = V_{BE};$$

$$T = \tau \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}} \cong \tau \ln 2;$$

$$T \cong 0,69\tau = 0,69CR_b.$$

- colectorul lui T1 și t_{rev} (timpul de revenire):

$$v_o'(t) = V_{CC} \left(1 - e^{-\frac{t}{\tau_{rev}}} \right);$$

$$\tau_{rev} = CR_{c1};$$

$$v_o'(t_{rev}) = 0,9V_{CC};$$

$$t_{rev} = 2,3\tau_{rev} = 2,3CR_{c1}$$

$$- f_{\max} = \frac{1}{T + t_{rev}}.$$

- utilizarea impulsului din colectorul lui T1 – dacă frontul crescător nu deranjează; se pot utiliza diode de separare;

* dependența duratei de:

- tensiunea de alimentare:

$$T = CR_b \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}}$$

$$V_{CC \min}; V_{CC \max}$$

tensiunea de străpungere a joncțiunii emitor-bază – protecția cu diodă serie;

- de temperatură:

$$- \text{prin } V_{BE}: \frac{dT}{d\theta} = CR_b \frac{V_{CC}}{(2V_{CC} - V_{BE})(V_{CC} - V_{BE})} \frac{dV_{BE}}{d\theta};$$

rezultă: V_{CC} cât mai mare;

- prin elementele de temporizare, C, R_b ;

- la durate mari contează și elementele care nu au fost luate în

considerare: $I_{EBo2}, I_{CEo1}, V_{CEsat1}$;

- de rezistența de sarcină:

- rezistența în colectorului lui T2 spre masă (saturarea lui T1):

$$\frac{V_{CC} \frac{R_s}{R_s + R_{c2}} - V_{BE}}{R_{c2} \frac{R_s}{R_s + R_{c2}} + R_1} - \frac{V_{BE}}{R_2} > \frac{1}{\beta_0} \left(\frac{V_{CC}}{R_{c1}} + \frac{2V_{CC} - V_{BE}}{R_b} \right);$$

- rezistența în colectorul lui T2 spre sursa de alimentare (saturarea lui T2):

$$\frac{V_{CC} - V_{BE}}{R_b} \geq \frac{1}{\beta_0} \frac{V_{CC} - V_{CEsat}}{R_c \parallel R_s}$$

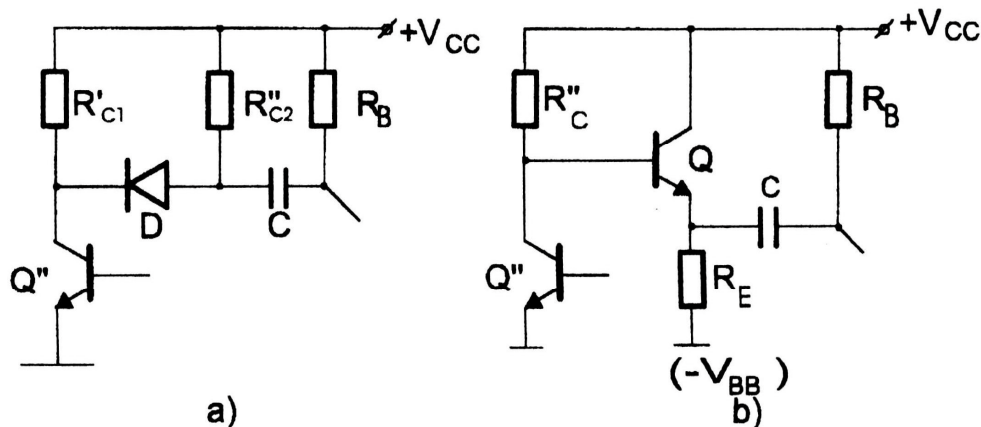
- rezistența în colectorul lui T1 spre sursa de alimentare (saturarea lui T1):

$$\frac{V_{CC} - V_{BE}}{R_{c2} + R_1} - \frac{V_{BE}}{R_2} > \frac{1}{\beta_0} \left(\frac{V_{CC}}{R_{c1} \parallel R_s} + \frac{2V_{CC} - V_{BE}}{R_b} \right)$$

- rezistența în colectorul lui T1 spre masă – nu se folosește, scade amplitudinea impulsului de la această ieșire.

* mărirea factorului de umplere $\rightarrow t_{rev} \rightarrow 0$:

- cuplarea capacității de temporizare prin repetor pe emitor:



- influența asupra condițiilor de funcționare și asupra performanțelor circuitului;

* reglarea duratei CBM:

- brut, prin capacități;

- reglaj fin prin $R_b \in (R_{b\min}, R_{b\max})$; rezistență de capăt;

- reglaj prin generator de curent;

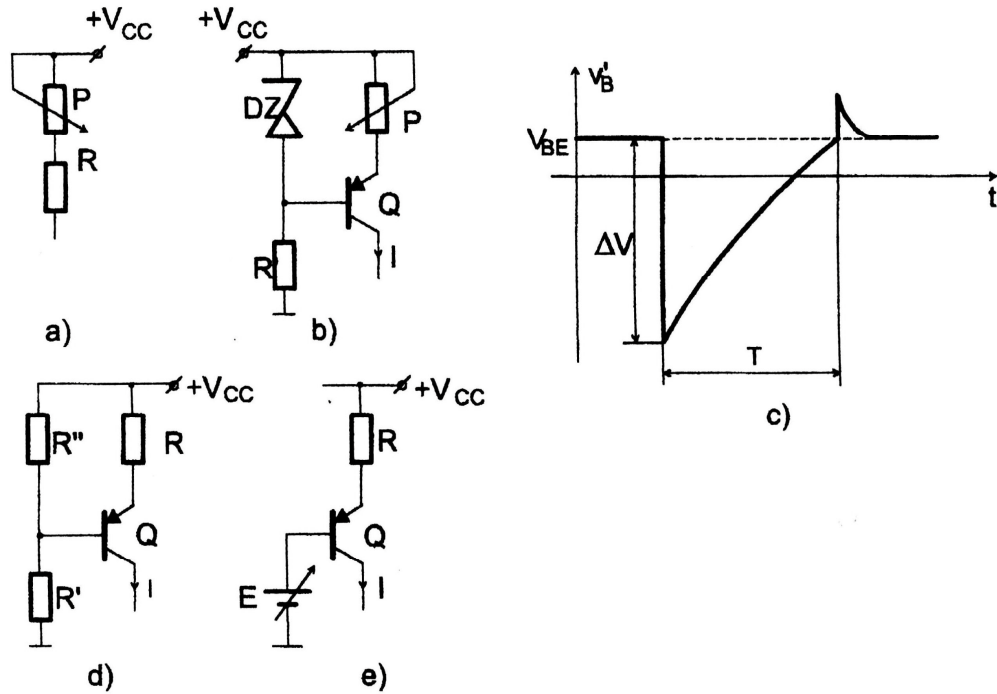
$$v_B(t) = V_{BE} - V_{CC} + \frac{1}{C} It;$$

variație liniară:

$$v_B(t) = V_{BE};$$

$$T = \frac{CV_{CC}}{I};$$

- scheme concrete de reglaj prin generator de curent:

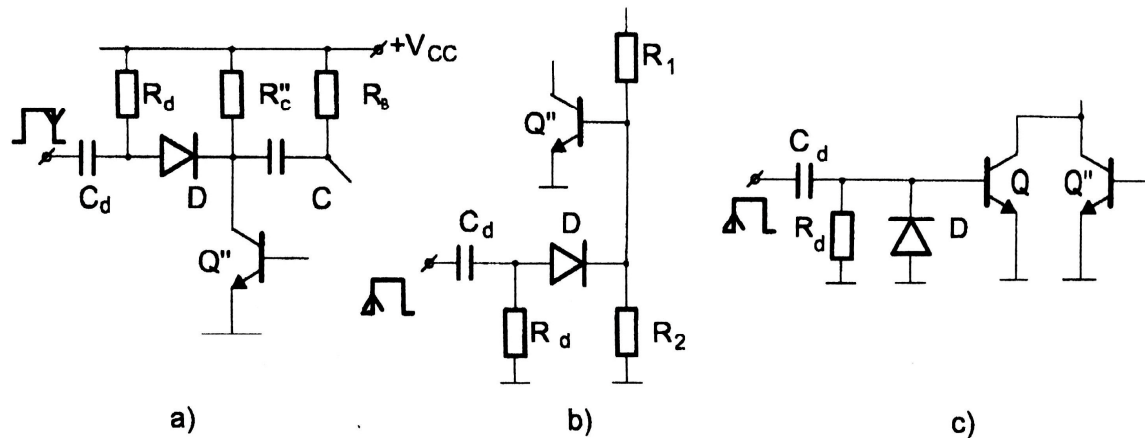


$$I = \frac{V_{CC} \frac{R''}{R' + R''} - V_{EB}}{R}$$

$$I = \frac{V_{CC} - V_{EB} - E}{R}; T(E);$$

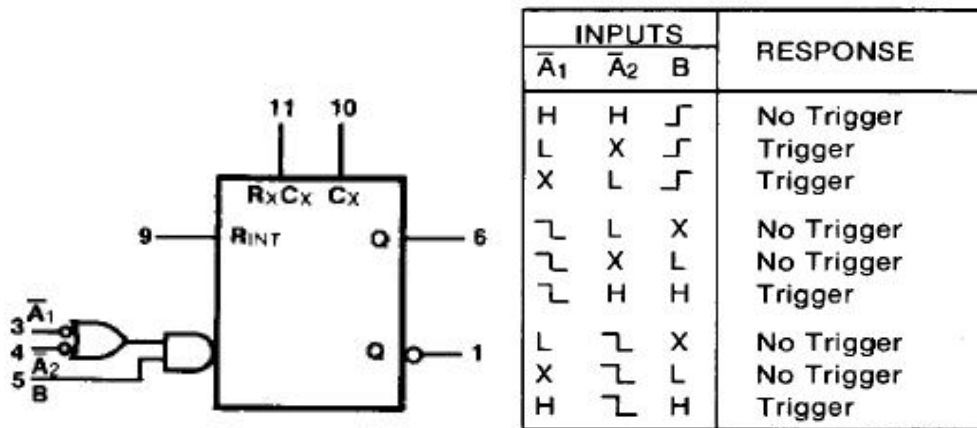
convertor tensiune-durată;

* declanșarea CBM:



CBM integrate

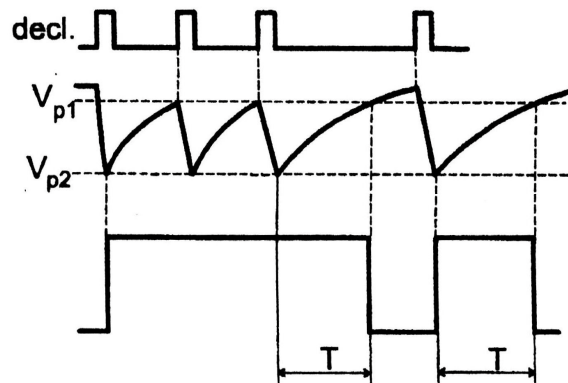
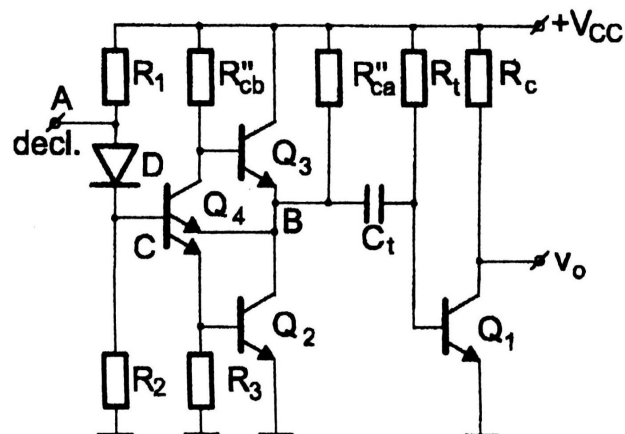
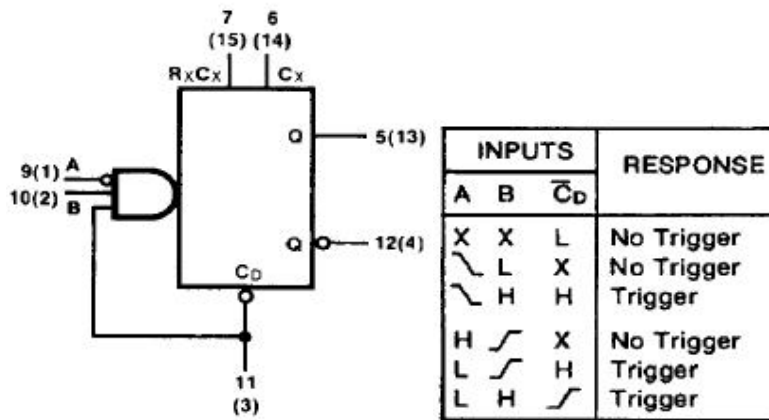
- a) - circuitul de bază cu circuitul de temporizare, $R_t C_t$;
 - circuite de intrare – pentru selectarea modului de declanșare;
 - circuite de ieșire compatibile cu familia de circuite logice;
- b) declanșarea CBM se poate face:
 - cu frontul pozitiv;
 - cu frontul negativ;
 - cu condiționări de tip ȘI-SAȘI;
 - cu intrare cu histerezis.
- exemplu: 74121;



- c) durata minimă: $25ns \div 150ns$ în funcție de producător;
 - 74LS121 – $25 ns$;
 - MMC4098 (cu $V_{DD} = 15V$) - $140ns$;
- d) circuite neretriggerabile (neredeclanșabile) –
- e) circuite retriggerabile: începe un nou ciclu de temporizare la fiecare tranziție semnificativă a impulsurilor de declanșare (impulsul de ieșire se termină la T după ultima comandă);

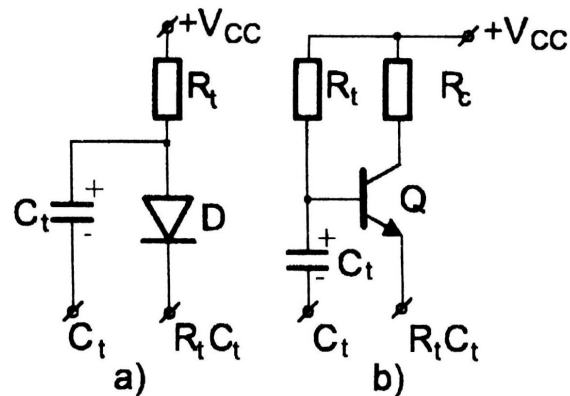
Electronica Digitala

- 74122, 74123, MMC4098;



- exemplu: 74123:

f) durate mari: R_t limitat, C mare \rightarrow electrolitic – trebuie evitată schimbarea polarității tensiunii pe capacitate; prin diodă sau prin tranzistor:



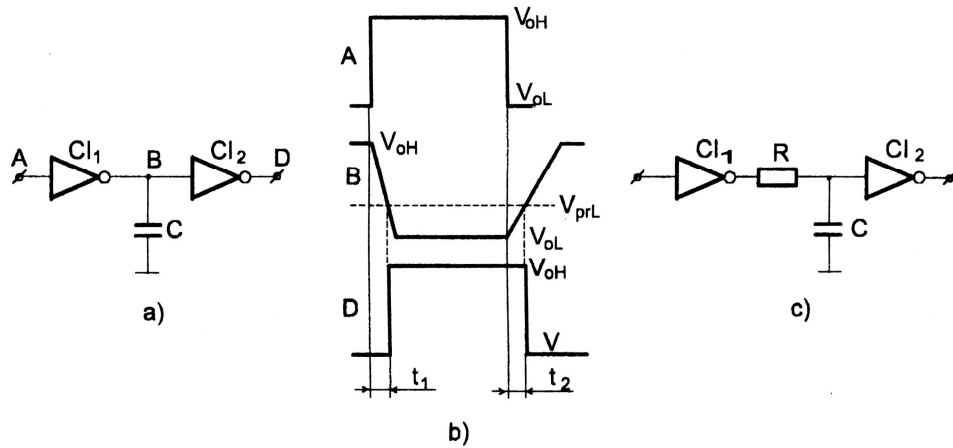
$$5k\Omega < R_t < 2M\Omega \quad 5k\Omega < R_b < 2M\Omega; 5k\Omega < R_c < 25k\Omega$$

g) factor de umplere: 30% ÷ 100% ;

h) sensibilitatea la zgomote: sunt sensibile din cauza circuitului liniar.

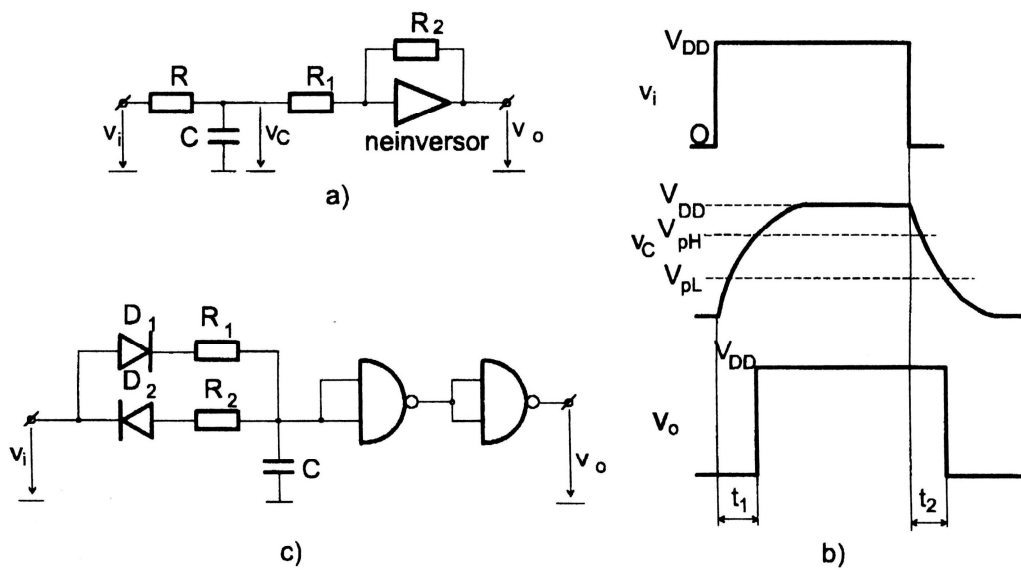
Circuite de temporizare cu CLI elementare

- pentru întârzierea unui front;
 - pentru generare de impulsuri de durată foarte scurtă;
 - pentru generarea impulsurilor de durată mare;
- se folosesc rețele de temporizare și CLI în schemă de circuit regenerativ sau neregenerativ;
 - parametrii impulsului obținut depind de parametrii CLI și de condițiile reale de funcționare;
 - trecerea impulsului de la intrare se face lent în zona tensiunii de prag logic; pot apărea oscilații la ieșire; se preferă CLI cu histerezis pe intrare;
 - caracterizarea porților logice la ieșire.
- valori diferite în funcție de familia de circuite logice folosită;
- a) circuite de întârziere a fronturilor:
- a1: pentru ambele fronturi:



a2: pentru ambele fronturi cu CLI cu histerezis:

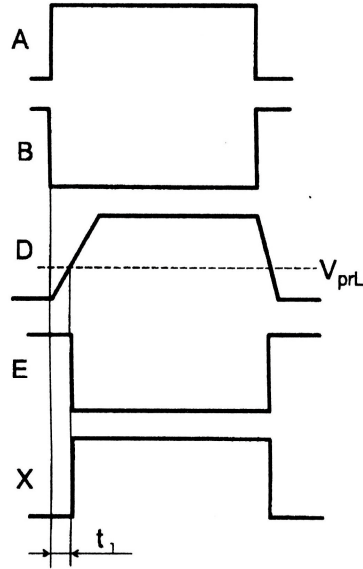
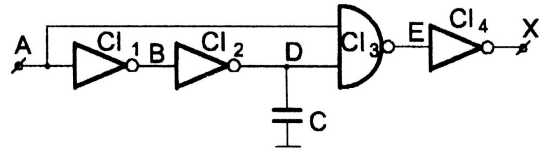
a3: pentru ambele fronturi cu trigger Schmitt:



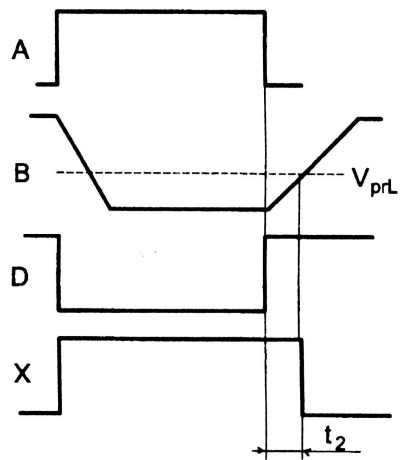
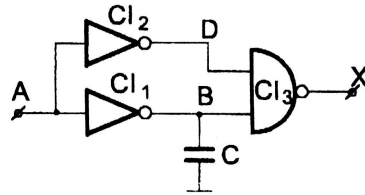
a4: discuții privind parametrii corespunzători CLI cu influență asupra mărimii rezistenței de temporizare și a capacității de temporizare;

$V_{oL}, V_{oH} ; r_{oL}, r_{oH} - R_{\min} < R_t < R_{\max}$
 (în funcție de familia de CLI)

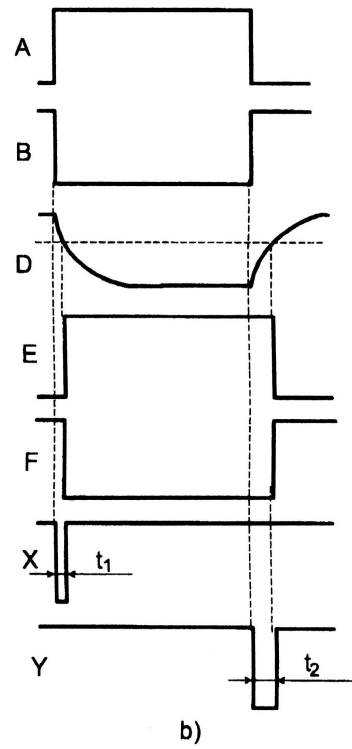
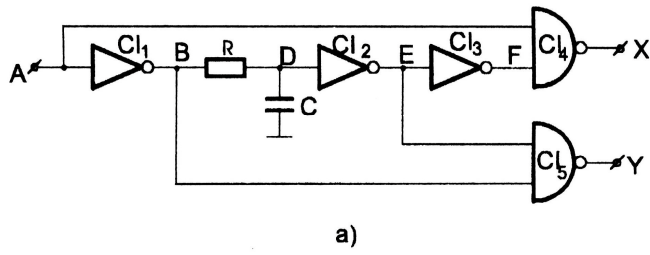
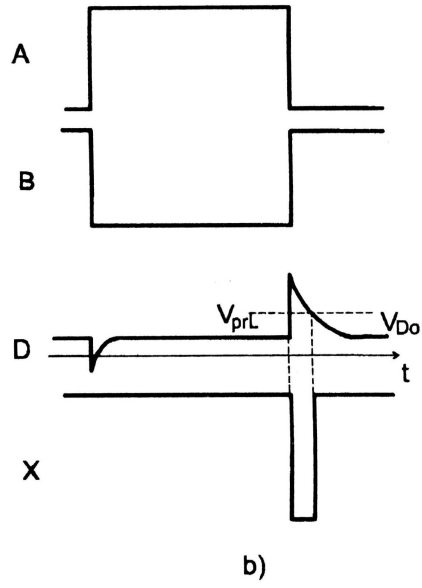
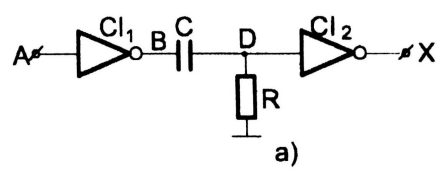
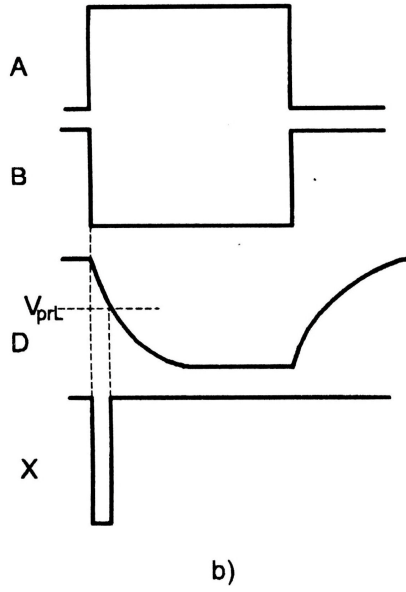
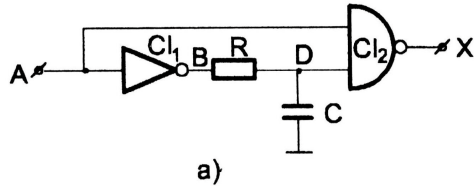
b1: pentru frontul crescător:

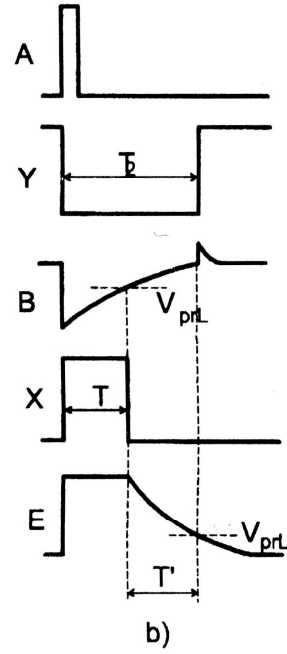
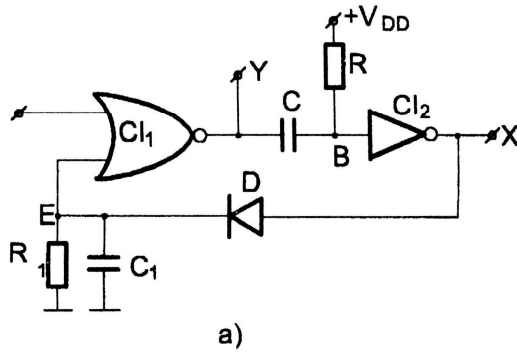
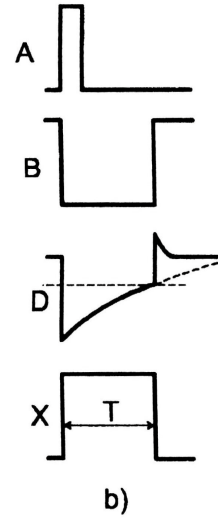
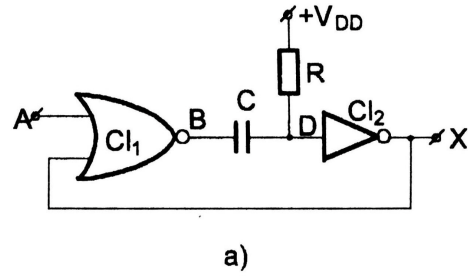


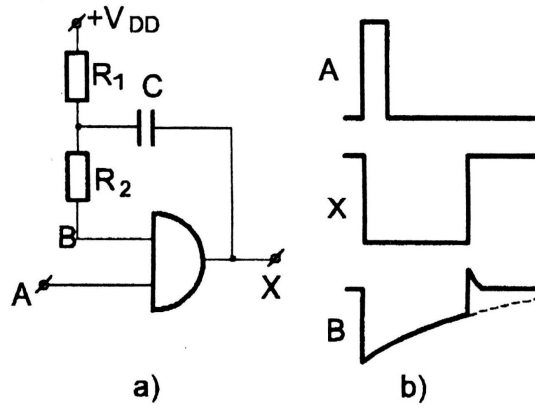
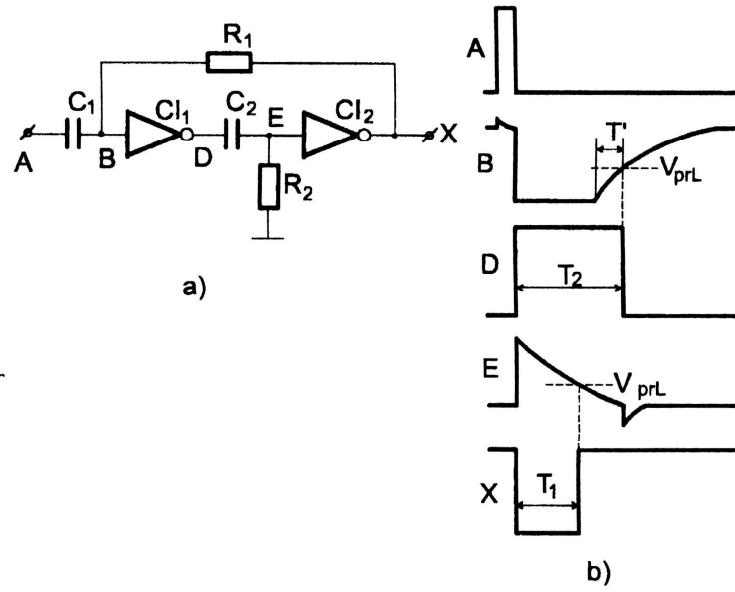
b2: pentru frontul descrescător:



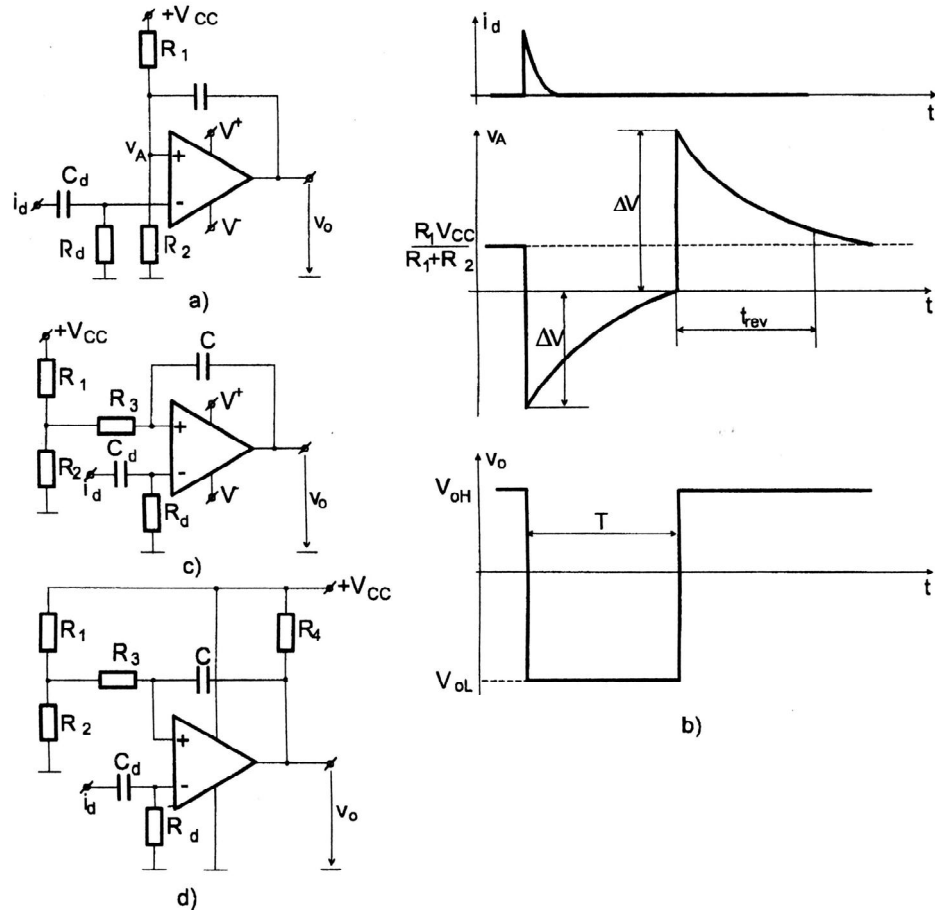
c1: impulsuri scurte pe căi separate pentru ambele fronturi:







d: CBM cu CLI cu simplă sau dublă întârziere:



Generatoare de impulsuri

* generează impulsuri cu frecvență dată, cu factor de umplere dat și cu fronturi, de regulă, cât mai mici;

* posibilități de realizare:

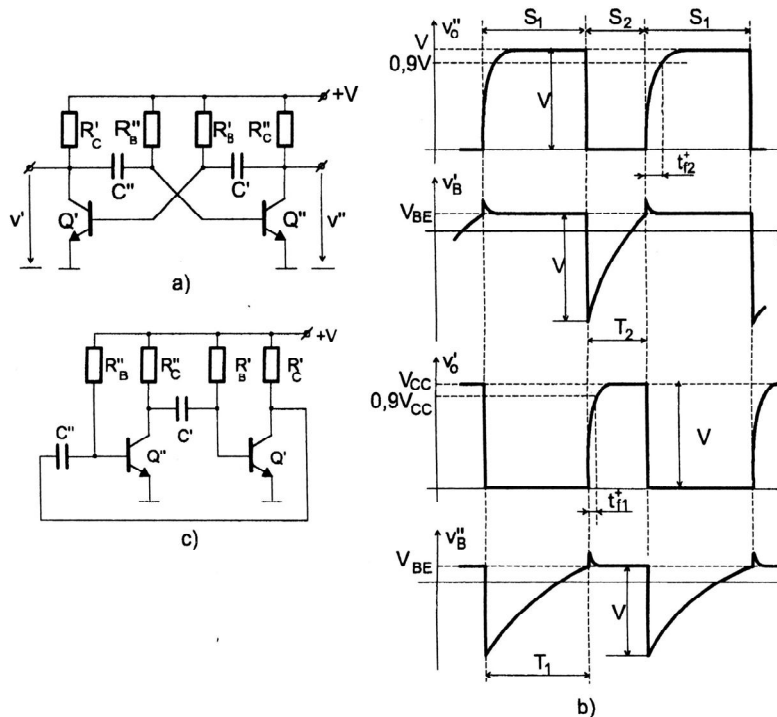
- cu dispozitive cu rezistență negativă:
 - cu dispozitiv PNPN;
 - cu diodă tunel;
 - cu TUJ;
 - cu tranzistor funcționând în avalanșă;
- cu circuite cu reacție pozitivă:
 - cu TBIP – CBA standard;
 - cu TEC;
 - cu porți TTL;
 - cu porți CMOS;
 - cu comparatoare și cu AO;
- alte principii:
 - cu mai multe monostabile în cascadă;

- cu circuite de temporizare integrate.

I. CBA cu TBIP în varianta cu cuplaj colector-bază:

- schema – funcționare, două stări cvasistabile:

* formele de undă:



- condițiile de blocare – realizate prin salturile de tensiune din colectoare spre bazele celui alt tranzistor;

- condiții de saturație:

$$i_{B1} = \frac{V_{CC} - V_{BE}}{R_{b1}} > \frac{1}{\beta_{01}} \left(\frac{V_{CC}}{R_{c1}} + \frac{2V_{CC} - V_{BE}}{R_{b2}} \right)$$

$$i_{B2} = \frac{V_{CC} - V_{BE}}{R_{b2}} > \frac{1}{\beta_{02}} \left(\frac{V_{CC}}{R_{c2}} + \frac{2V_{CC} - V_{BE}}{R_{b1}} \right)$$

- la limită, se acceptă: $R_b < \beta_0 R_c$ pentru ambele tranzistoare;

- determinarea formelor de undă:

- colectorul lui T1 (la blocarea lui):

$$- v_{o1}(t) = V_{CC} \left(1 - e^{-\frac{t}{\tau_{rev1}}} \right);$$

- timp de creștere (durata frontului crescător):

$$- v_{o1}(t_{f1}^+) = 0,9V_{CC};$$

$$- t_{f1}^+ = 2,3\tau_{rev1}; \tau_{rev1} = C_2 R_{c1};$$

- baza lui T1 (la blocarea lui):

$$- v_{B1}(t) = V_{CC} + (V_{BE} - 2V_{CC}) e^{-\frac{t}{\tau_1}};$$

$$- \tau_1 = C_1 R_{b1};$$

- durata impulsului:

$$- v_{B1}(T_1) = V_{BE};$$

$$- T_1 = C_1 R_{b1} \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}};$$

$$- T_1 \cong C_1 R_{b1} \ln 2 \cong 0,69 C_1 R_{b1};$$

- colectorul lui T2 (la blocarea lui):

$$- v_{o2}(t) = V_{CC} \left(1 - e^{-\frac{t}{\tau_{rev2}}} \right);$$

- timp de creștere (durata frontului crescător):

$$- v_{o2}(t_{f2}^+) = 0,9V_{CC};$$

$$- t_{f2}^+ = 2,3\tau_{rev2}; \tau_{rev2} = C_1 R_{c2}$$

- baza lui T2 (la blocarea lui):

$$- v_{B2}(t) = V_{CC} + (V_{BE} - 2V_{CC}) e^{-\frac{t}{\tau_2}}$$

$$- \tau_2 = C_2 R_{b2};$$

- durata impulsului:

$$- v_{B2}(T_2) = V_{BE};$$

$$- T_2 = C_2 R_{b2} \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}};$$

$$- T_2 \cong C_2 R_{b2} \ln 2 \cong 0,69 C_2 R_{b2};$$

- perioada impulsurilor:

$$T_0 = T_1 + T_2 = C_1 R_{b1} \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}} + C_2 R_{b2} \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}};$$

$$T_0 = (C_1 R_{b1} + C_2 R_{b2}) \ln \frac{2V_{CC} - V_{BE}}{V_{CC} - V_{BE}} \cong (C_1 R_{b1} + C_2 R_{b2}) \ln 2;$$

CBM simetric: $T_0 = 2CR_b \ln 2 \cong 1,4CR_b;$

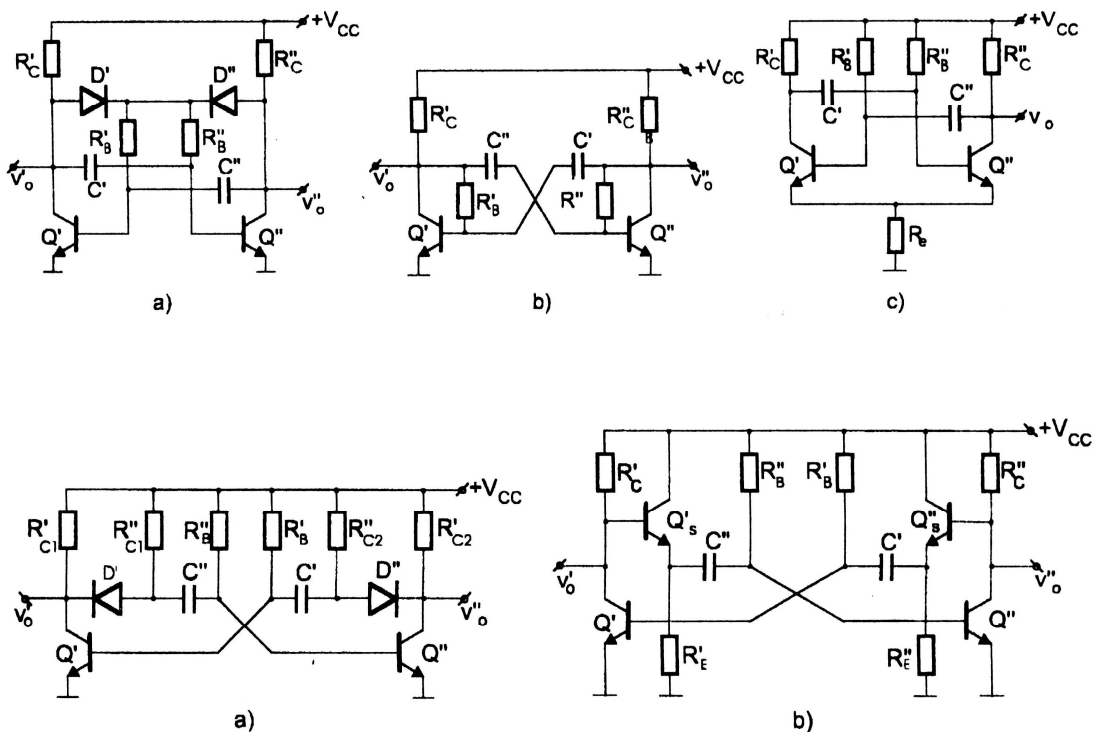
- frecvența impulsurilor:

$$f = \frac{1}{T_0} = \frac{1}{T_1 + T_2} = \frac{1}{2CR_b \ln 2} \text{ (pentru CBA simetric);}$$

- factorul de umplere:

$$\gamma = \frac{T_1}{T_0} = \frac{C_1 R_{b1}}{C_1 R_{b1} + C_2 R_{b2}}; \quad \gamma = 0,5 \text{ (pentru CBA simetric);}$$

- CBA cu pornire sigură (o variantă pentru evitarea saturării simultane a celor două tranzistoare):

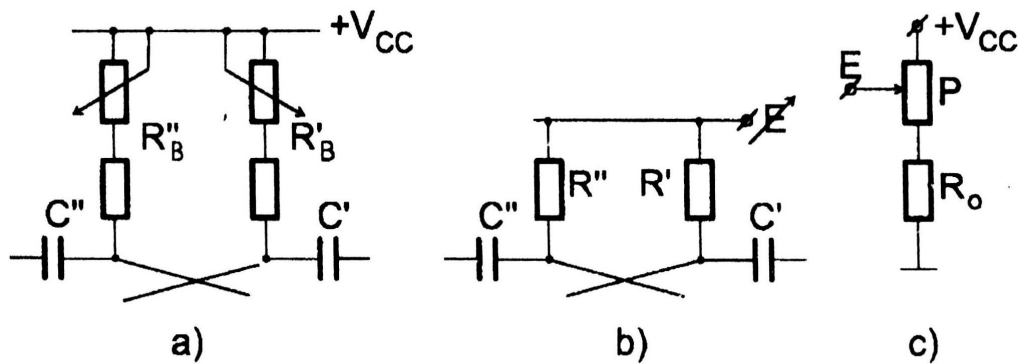


- îmbunătățirea fronturilor – cu diode de separare sau cu repetoare pe emitor:

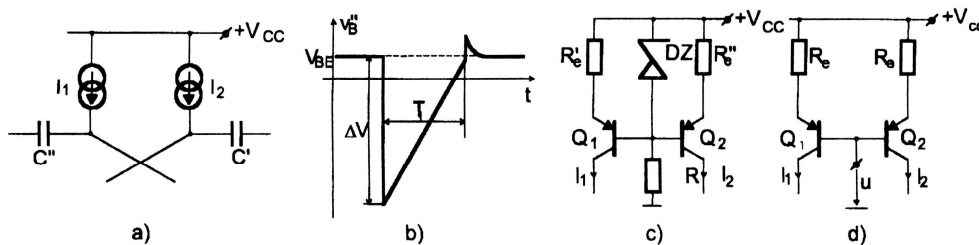
* reglajul formei de undă:

- reglaj brut prin capacități;

- reglaj fin prin rezistențele de bază sau prin $v_B(\infty) = E$;



- reglaj prin generatoare de curent:



$$v_B(t) = V_{BE} - V_{CC} + \frac{1}{C} It; \quad v_B(T) = V_{BE};$$

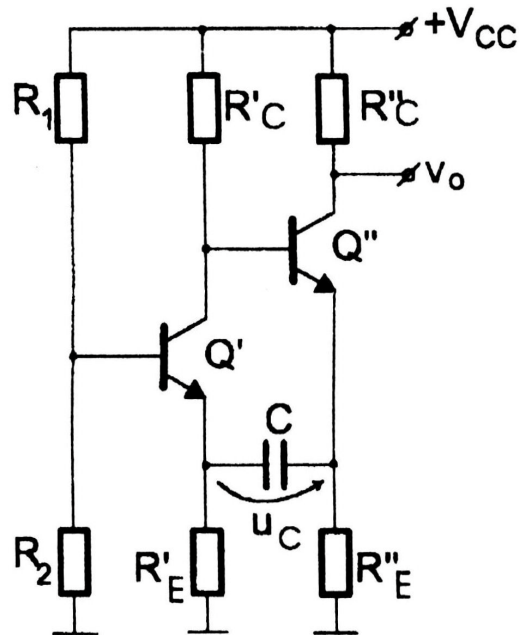
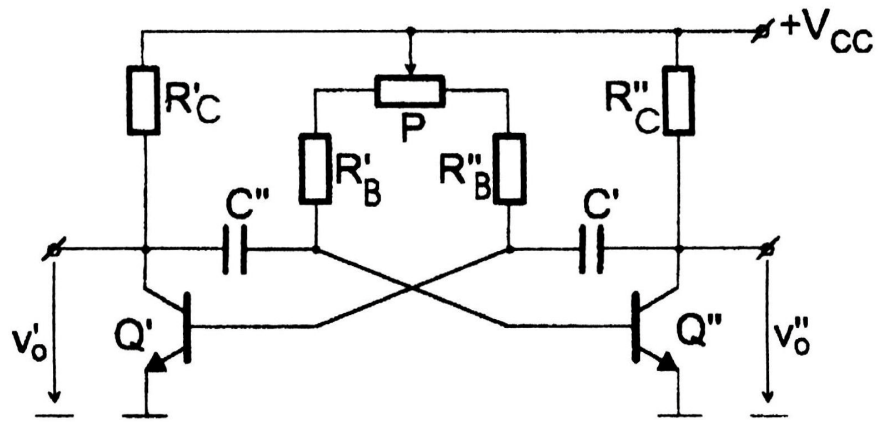
$$T_1 = \frac{CV_{CC}}{I}; \quad T_0 = 2 \frac{CV_{CC}}{I}; \quad f = \frac{1}{2} \frac{I}{CV_{CC}}$$

$$\text{- dacă: } I = \frac{V_{CC} - V_{EB} - v}{R}; \quad f = \frac{1}{2RC} \frac{V_{CC} - V_{EB} - v}{V_{CC}};$$

(convertor tensiune-frecvență).

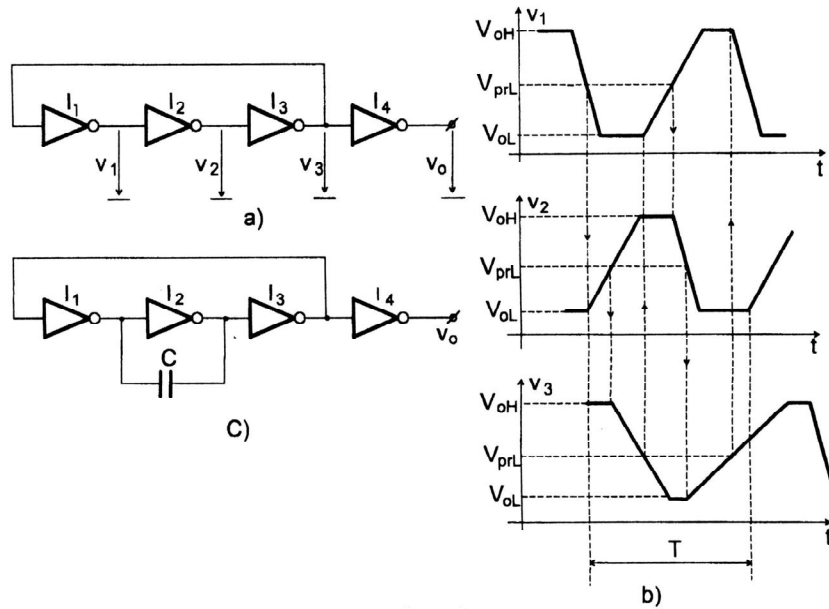
Electronică Digitală

- * impulsuri cu factor de umplere foarte mic;
- * reglaj al factorului de umplere (la frecvență constantă):



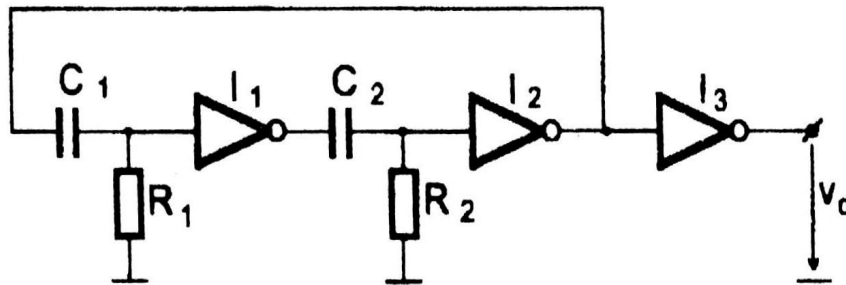
II. Generatoare de impulsuri cu CLI

- * inversoare în cascadă (număr impar):

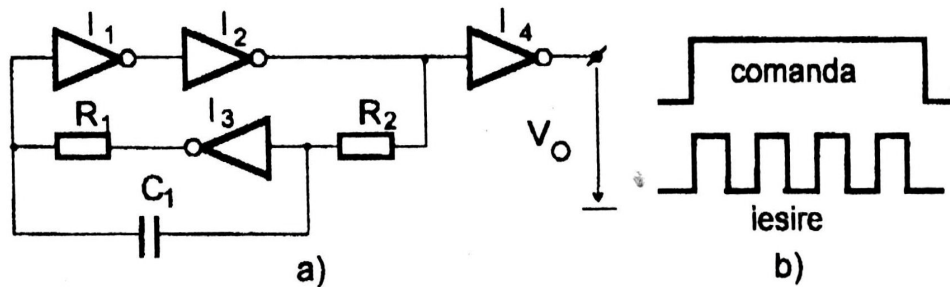


$$f = \frac{1}{2nt_p} \quad (n \text{ impar});$$

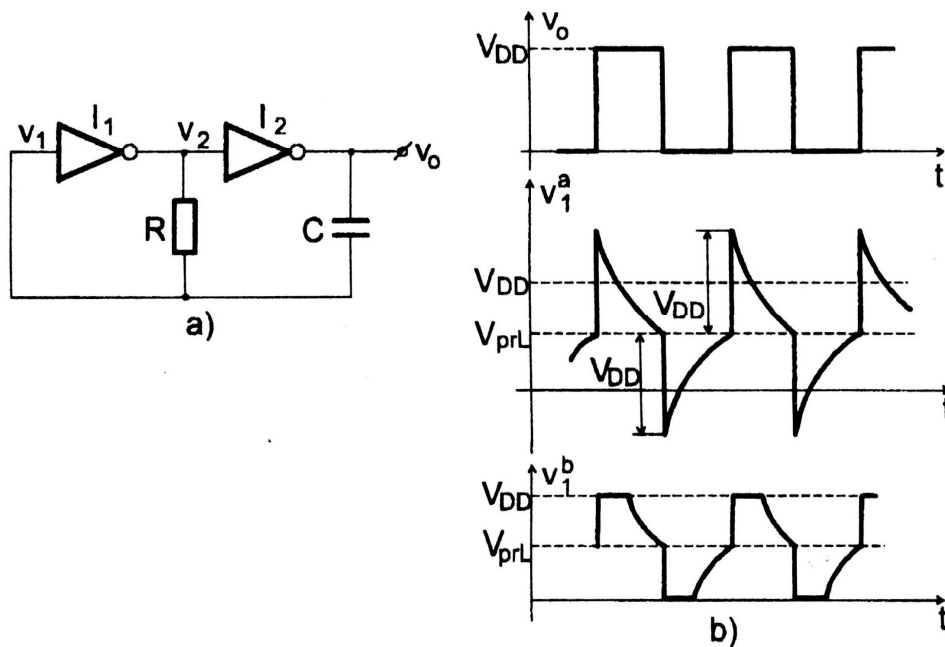
- * utilizarea de rețele RC pentru micșorarea frecvenței:
- capacități spre masă;



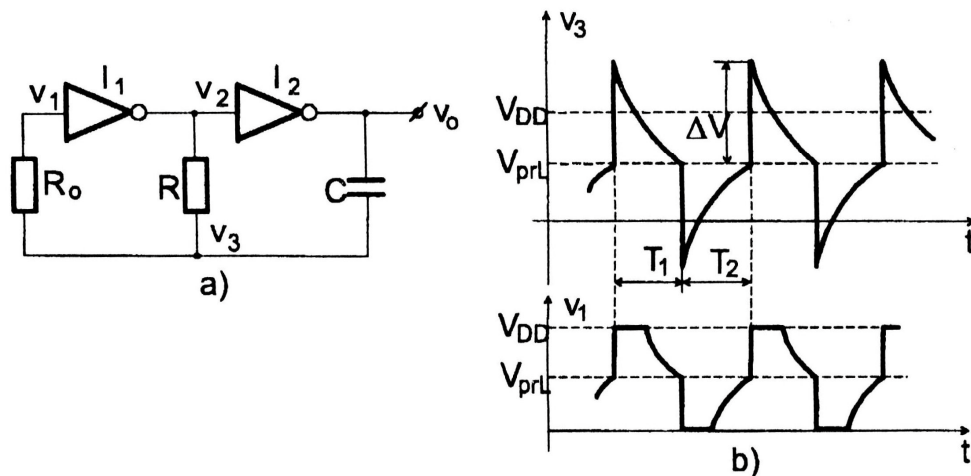
- circuite conectate temporar în buclă de reacție pozitivă:



- circuit cu o singură capacitate de temporizare:



- generator de impulsuri cu inversoare CMOS:



- pe durata T_1 :

$$v_1(t) = 0 + (V_{DD} - 0)e^{-\frac{t}{RC}} = V_{DD}e^{-\frac{t}{RC}};$$

$$v_1(T_1) = V_{prL} = 0,5V_{DD}; \quad T_1 = RC \ln 2;$$

- pe durata T_2 :

$$v_1(t) = V_{DD} + (0 - V_{DD})e^{-\frac{t}{RC}} = V_{DD} \left(1 - e^{-\frac{t}{RC}} \right);$$

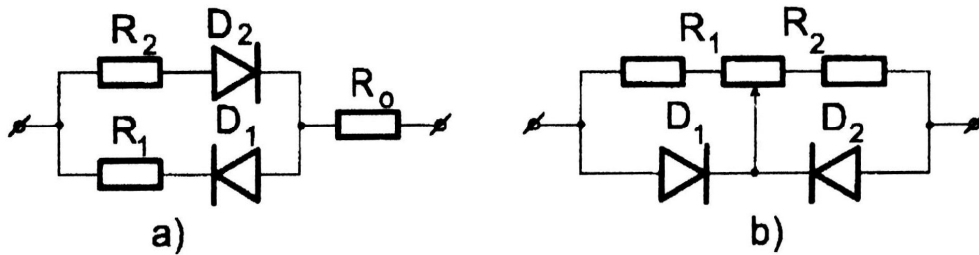
Electronică Digitală

$$v_1(T_2) = V_{prL} = 0,5V_{DD}; \quad T_2 = RC \ln 2;$$

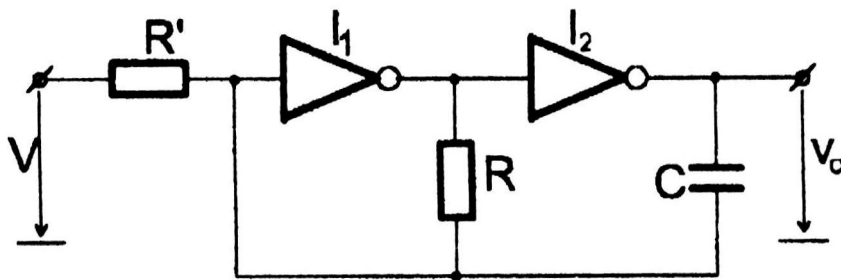
- deci: $T_0 = 2RC \ln 2; \quad f_0 = \frac{0,7}{RC};$

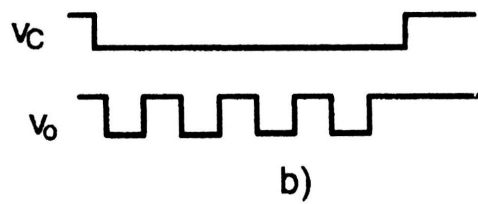
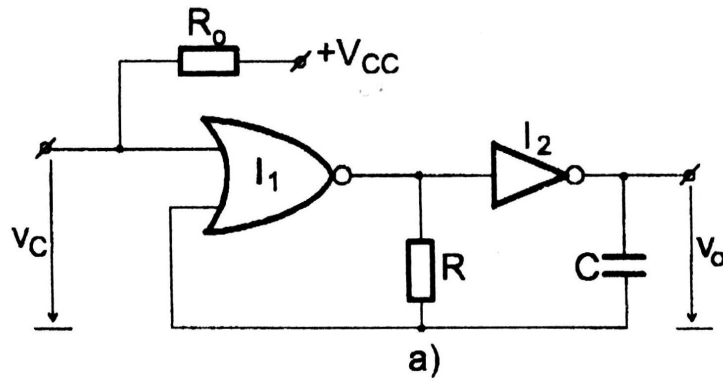
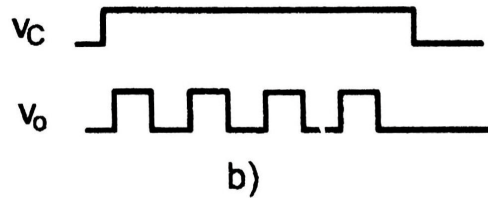
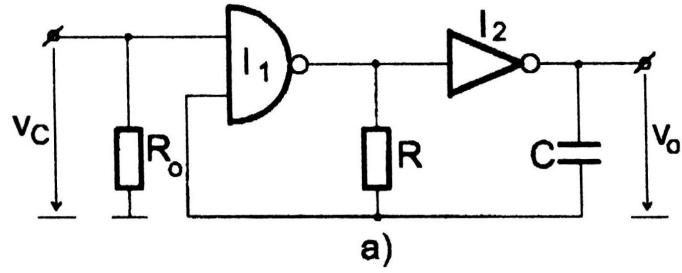
- influența diodelor de protecție:

- reglarea frecvenței și a factorului de umplere:

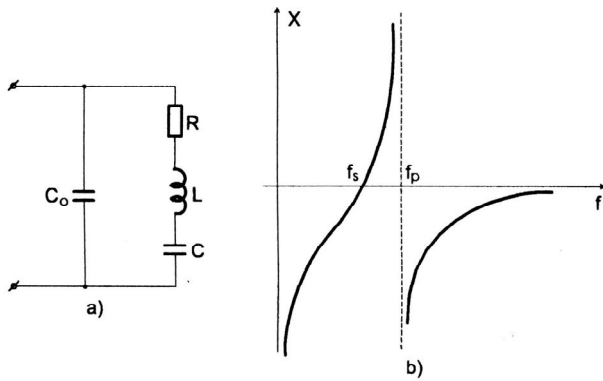


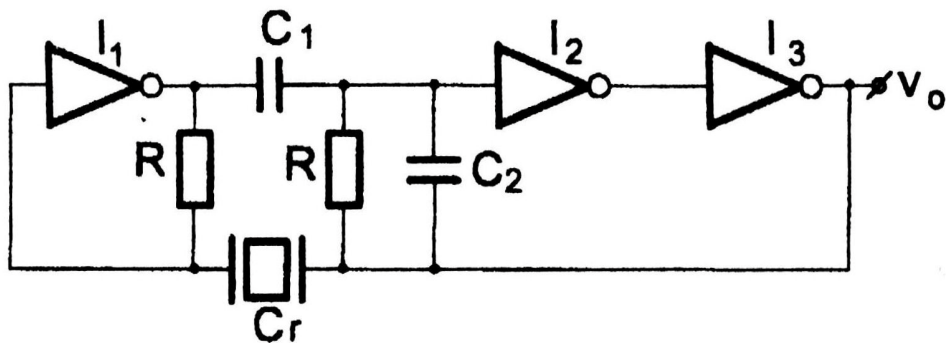
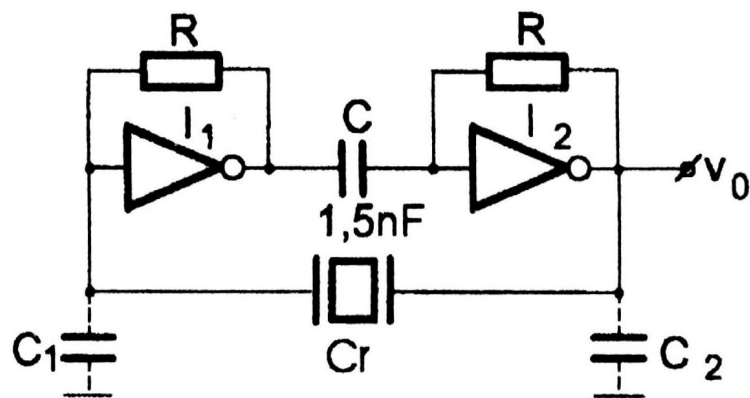
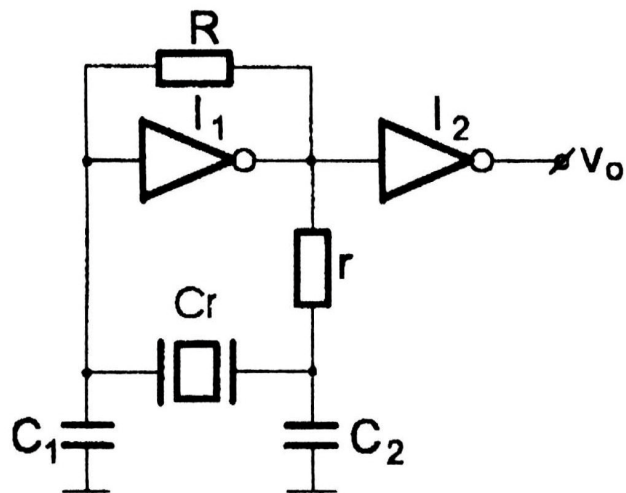
- sincronizarea impulsurilor:



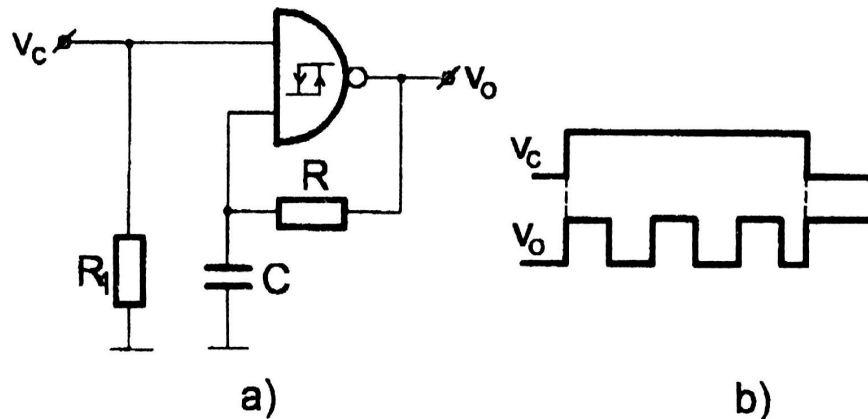
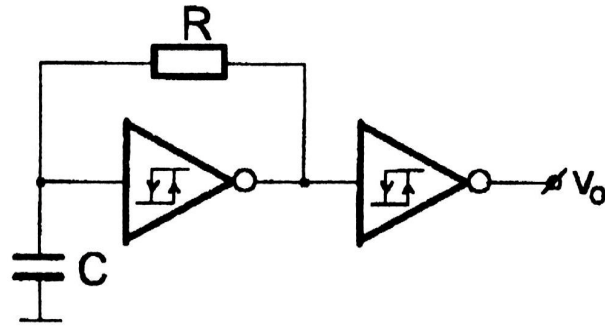


* generatoare cu cuarț:





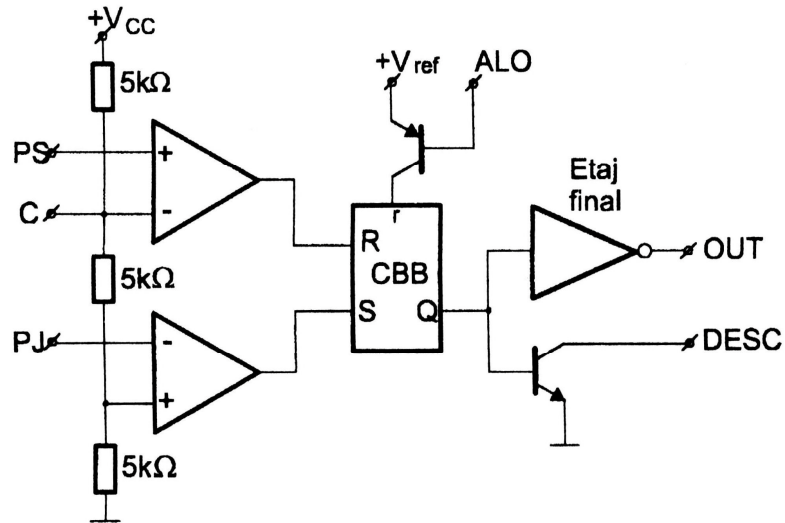
* alte variante: cu circuite cu histerezis, cu temporizatoare integrate;



* generator de secvențe cu CBM:

Circuit de temporizare integrat 555

- circuit de temporizare integrat monolitic bipolar foarte versatil: monostabil, astabil, generator de diferite forme de undă;
- datorită modului de control al tensiunilor din rețeaua externă de temporizare, prin comparatoare de bună calitate, precizia obținută pentru temporizări la variații ale tensiunii de alimentare, ale temperaturii sau în timp, este foarte bună;
- schema logică:



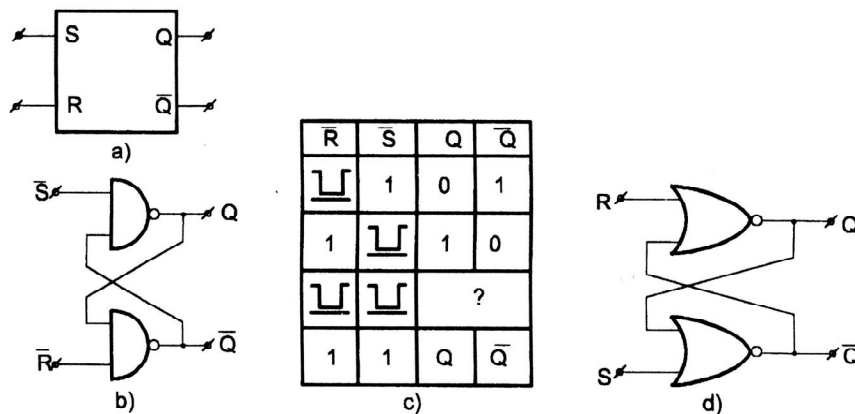
➤ componentele circuitului:

➤ *comparator "sus", PS*, cu pragul $V_{pH} = \frac{2}{3}V_{CC}$;

➤ *comparator "jos", PJ*, cu pragul $V_{pL} = \frac{1}{3}V_{CC}$;

(pragurile sunt precis determinate de divizorul format din 3 rezistențe de $5k\Omega$ prin care circulă un curent mult mai mare decât curentul de intrare al comparatoarelor);

➤ un circuit CBB de tip SR cu tabela de adevar:



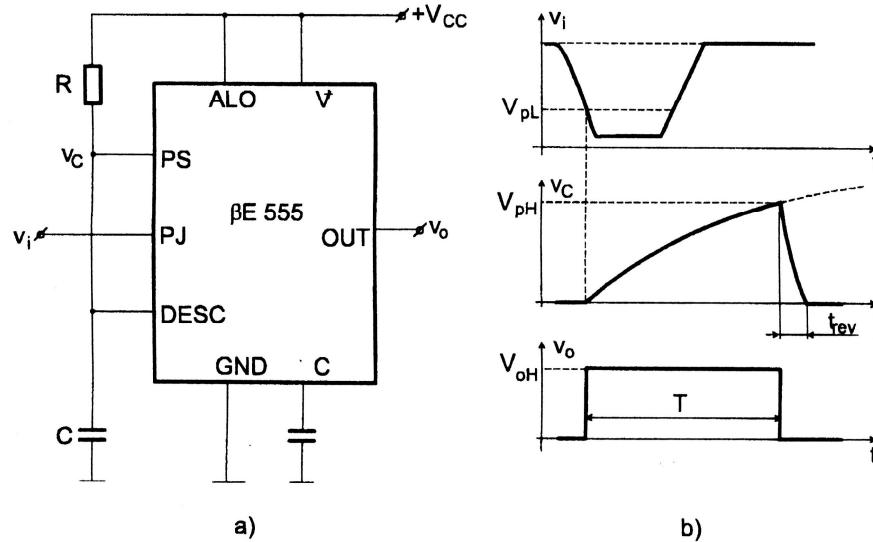
➤ un tranzistor de descărcare, conectat la ieșirea CBB;

➤ un etaj final, de tip inversor, conectat la ieșirea CBB, capabil să asigure curent mare în sarcină (până la 200mA);

➤ un circuit de aducere la zero, ALO prin care se poate întrerupe ciclul normal al timer-ului (normal, intrarea ALO este cuplată la sursa de alimentare și devine activă când tensiunea pe ALO scade sub 0,5V);

CBM cu 555

- schema și formele de undă:



- până la aplicarea impulsului, CBB este în starea cu $Q = \text{ZERO}$, tranzistorul de descărcare este saturat și capacitatea de temporizare este descărcată;
- la aplicarea impulsului de comandă (negativ) pe intrarea PJ, la trecerea prin $V_{pL} = \frac{1}{3}V_{CC}$, CBB trece în starea $Q = \text{UNU}$, tranzistorul de descărcare se blochează și ieșirea etajului final trece în UNU;
- urmează procesul de încărcare a capacității de temporizare prin rezistența de la sursa de alimentare după legea:

$$v_C(t) = V_{CC} \left(1 - e^{-\frac{t}{\tau}} \right), \text{ cu } \tau = RC;$$

- procesul se termină când:

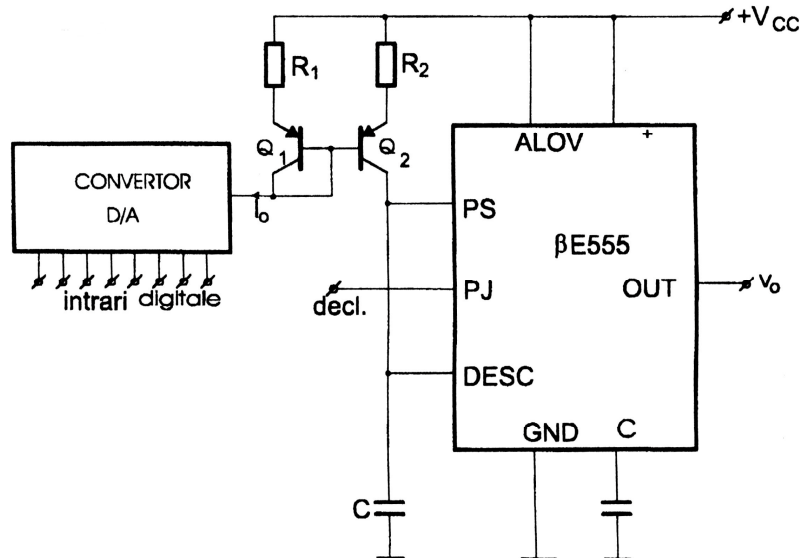
$$v_C(T) = V_{pH} = \frac{2}{3}V_{CC};$$

- rezultă:

$$T = RC \ln 3 \cong 1,1RC;$$

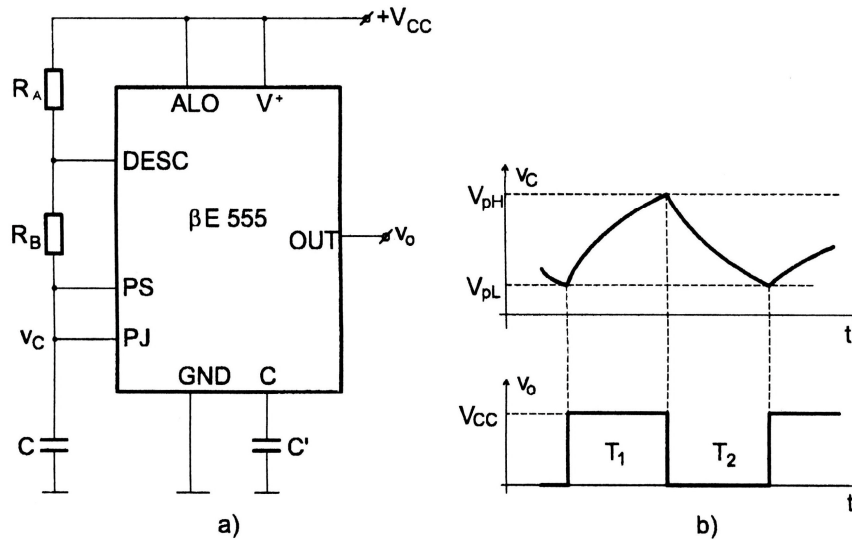
- timpul de revenire este foarte mic, dat de tranzistorul de descărcare care merge spre saturație;
- eroarea duratei poate proveni din V_{CEsat} în comparație cu V_{CC} ;

- nu poate funcționa în regim retriggerabil decât cu tranzistor exterior conectat în paralel cu capacitatea de temporizare și comandat cu impulsurile de la intrare; așa se poate pune în evidență absența unui impuls dintr-o succesiune de impulsuri;
- **CBM cu 555 cu controlul duratei prin convertor digital/analogic (DAC08):**



CBA cu 555

- schema de principiu și formele de undă:



- circuitul de temporizare este C, R_A, R_B și fixează frecvența impulsurilor și factorul de umplere al impulsurilor;

- pe durata T_1 , $Q = \text{UNU}$, tranzistorul de descărcare este blocat, capacitatea se încarcă de la V_{pL} către sursa de alimentare, V_{CC} :

$$v_C = V_{CC} + (V_{pL} - V_{CC})e^{-\frac{t}{\tau_1}} \text{ cu: } \tau_1 = C(R_A + R_B);$$

- la atingerea tensiunii de prag superior, $v_C(T_1) = V_{pH}$, se schimbă starea CBB; rezultă:

$$T_1 = C(R_A + R_B)\ln 2;$$

- pe durata T_2 , $Q = \text{ZERO}$, tranzistorul de descărcare este deschis la saturație și capacitatea se descarcă de la V_{pH} spre 0:

$$v_C(t) = V_{pH}e^{-\frac{t}{\tau_2}} \text{ cu: } \tau_2 = CR_B;$$

- la atingerea tensiunii de prag inferior, $v_C(T_2) = V_{pL}$, se schimbă starea CBB; rezultă:

$$T_2 = CR_B \ln 2;$$

- procesul se reia cu un nou ciclu;
- perioada și frecvența impulsurilor:

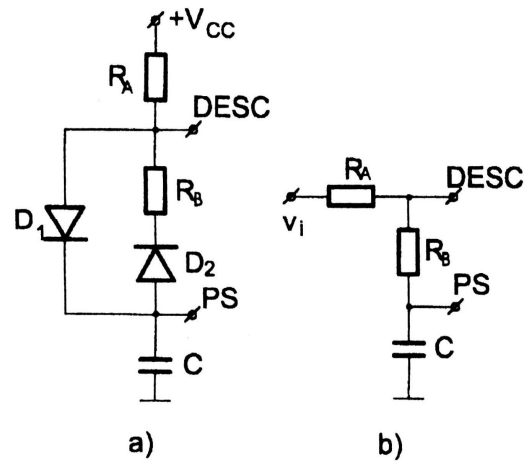
$$T_0 = T_1 + T_2 = C(R_A + 2R_B)\ln 2$$

$$f_0 = \frac{1}{C(R_A + 2R_B)\ln 2}$$

- factorul de umplere:

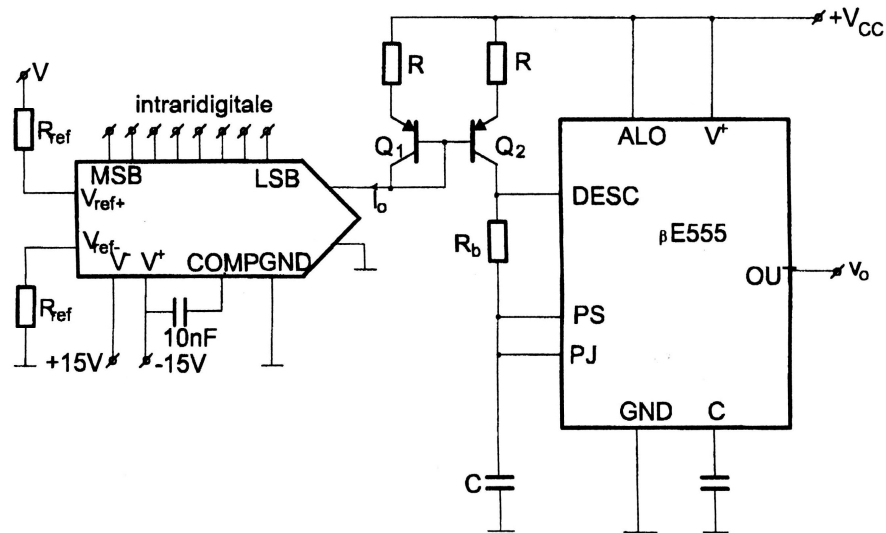
$$\gamma = \frac{T_1}{T_0} = \frac{R_A + R_B}{R_B}; \text{ comentarii;}$$

- factorul de umplere poate fi modificat cu circuite de separare cu diode:



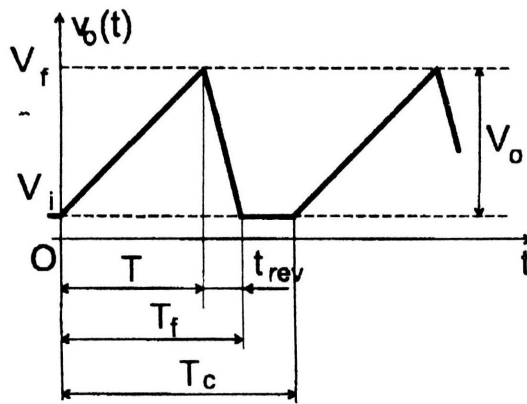
- rezistența R_A poate fi alimentată de la o tensiune externă diferită de V_{CC} dar superioară lui V_{pH} și se obține o conversie tensiune-frecvență;

- *generator de impulsuri cu 555 cu frecvența comandată de un convertor digital/analogic (DAC08)*

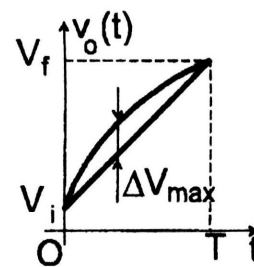


Generatoare de tensiune liniar variabilă

- realizează într-o sarcină dată o tensiune $v(t)$ a cărei variație în timp, în anumite intervale, se face liniar;
- aplicații: TV, osciloscopie, radilocație, aparatură digitală, convertoare A/D, D/A, interfețe pentru calculator, etc.;
- forma de undă și parametrii ei:



a)



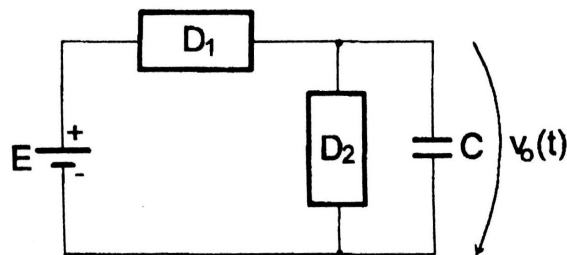
b)

$$v(t) = V_i + k(t - t_0);$$

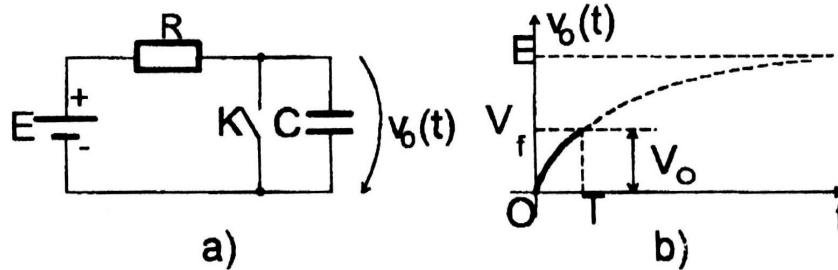
- T , durata TLV – cursa activă; valori tipice: de la zeci de ns (valoarea limită inferioară este impusă de capacitățile parazite, rezistența minimă a circuitului de încărcare, puterea disipată maximă) la zeci de minute (valoarea maximă este limitată superior de caldura maximă a capacității care poate fi folosită, rezistența maximă, curenții reziduali);

Electronică Digitală

- T_R , timpul de revenire, cu aceleași limitări; trebuie să fie mai mic decât durată activă;
- $V = V_f - V_i$, amplitudinea TLV;
- T_0 , perioada (dacă lucrează ca oscilator);
- T_c , perioada (sau durată) impulsurilor de comandă;
- $\varepsilon = \frac{(\Delta V)_{\max}}{V} \%$, abaterea de la liniaritate; util: $< 1\%$;
- schema de principiu:



- C se încarcă prin dipolul de încărcare, D1:
 - rezistență fixă conecată la o sursă de alimentare;
 - generator de curent simplu sau compensat;
- C se descarcă prin dipolul de descărcare, D2, cu rezistență echivalentă mică:
 - TBIP în conducție (eventual în saturație);
 - tiristor amorsat sau alte dispozitive;
- cel mai simplu model; încărcarea unei capacități printr-o rezistență fixă de la o sursă de tensiune fixă:



$$v_o(t) = E \left(1 - e^{-\frac{t}{RC}} \right)$$

pentru: $t \leq T \leq RC$:

$$v_o(t) \cong \frac{E}{RC} t$$

- coeficient de neliniaritate:

$$\varepsilon = \frac{E}{8CR} \% ;$$

- pentru $\varepsilon < 1\%$. rezultă: $T \ll RC$ respectiv: rezistenței într-o buclă de reacție .

- **îmbunătățirea performanțelor:**

a) introducerea capacității în bucla de reacție negativă a unui amplificator cu amplificare de tensiune negativă, $-A$, ceea ce determină, prin efect Miller, multiplicarea electronică a capacității de $(1 - A)$ ori și, ca urmare, micșorarea corespunzătoare a coeficientului de neliniaritate; **GTLV de tip Miller;**

b) introducerea rezistenței într-o buclă de reacție pozitivă a unui amplificator neinversor, A , subunitară, ceea ce determină mărirea prin

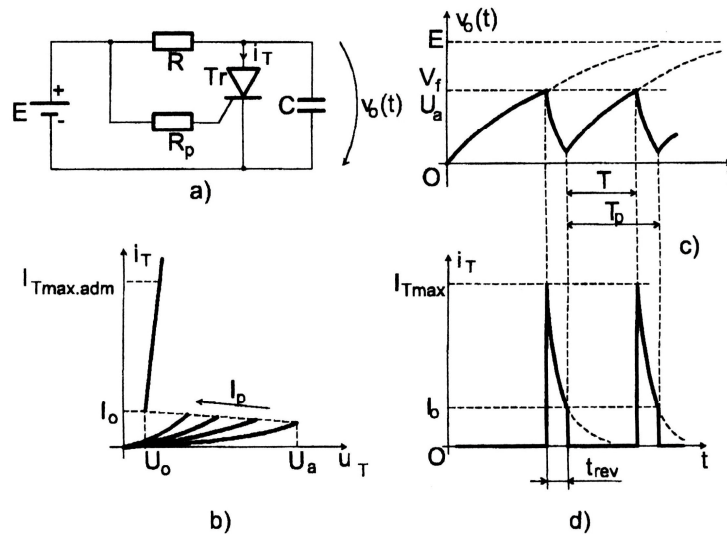
bootstrapare a rezistenței de $\frac{1}{1 - A}$ ori și, deci, micșorarea corespunzătoare a

coeficientului de neliniaritate; **GTLV de tip bootstrap;**

c) încărcarea capacității printr-un generator de curent constant realizat cu TBIP sau TEC sau cu AO.

Generator TLV cu tiristor

- caracteristica (fig. b) și parametrii tiristorului:
 - V_a , tensiunea de amorsare dependentă de curentul de poartă, I_p ;
 - V_0 , tensiunea de menținere;
 - I_{max} , curentul maxim admis prin tiristor;
 - I_0 , curentul de închidere a tiristorului;
 - tensiunea de străpungere;
 - timpul de comutare;
- schema de principiu, funcționare și formele de undă (fig. a,c,d):



- încărcarea capacității:

$$v_o(t) = E + (V_0 - E)e^{-\frac{t}{RC}};$$

- procesul se termină când: $v_o(T) = V_a$;

- durata TLV: $T = RC \ln \frac{E - V_0}{E - V_a}$;

- descărcarea capacității:

$$i_T = \frac{E - V_0}{R + r} + \frac{V_a - V_0}{r} e^{-\frac{t}{r \parallel RC}};$$

- blocarea tiristorului are loc atunci când curentul prin tiristor scade sub valoarea curentului de blocare:

$$i_T(t_{rev}) = I_0;$$

$$\frac{V_a - V_0}{r}$$

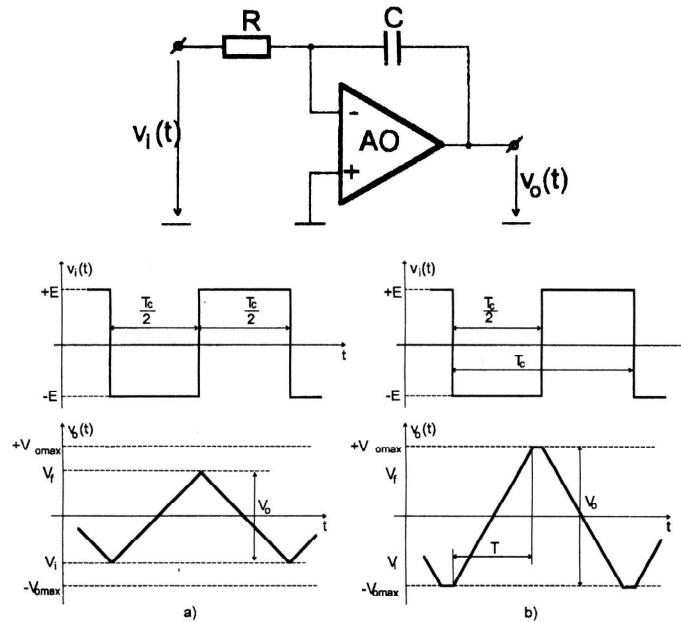
$$t_{rev} \cong rC \ln \frac{r}{I_0 - \frac{V_a - V_0}{R + r}};$$

- coeficientul de neliniaritate:

$$\varepsilon = \frac{T}{8RC};$$

GTLV de tip Miller

- schema și formele de semnal:



- amplificatorul poate fi realizat cu TBIP, TEC, AO cu influențe asupra parametrilor formei de undă;
- sensul crescător al tensiunii de ieșire:

$$v_o(t) = V_i + E \frac{t}{RC};$$

- sensul descrescător al tensiunii:

$$v_o(t) = V_f - E \frac{t}{RC};$$

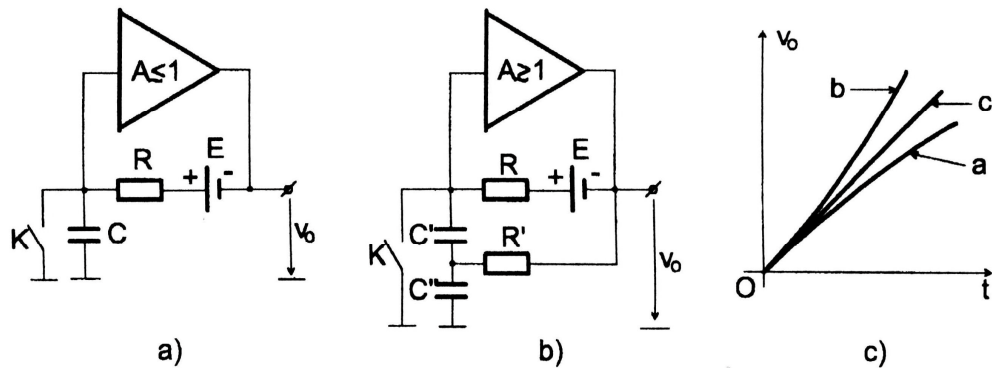
- durata unei semiperioade:

$$\frac{T_0}{2} = RC \frac{V_f - V_i}{E} = RC \frac{V_o}{E};$$

- erorile sunt calculate ca la cursul **EEA**;

GTLV de tip bootstrap

➤ principiu (fig. a):



➤ tensiunea de pe rezistență: $V_R = E + V_o - V_C \cong E$, constant;

➤ comutatorul K: cu TBIP, cu TEC, cu poartă logică;

➤ limitarea amplitudinii se face prin elementele neliniare ale amplificatorului;

- amplificatorul:

- repetor pe emitor;

- repetor pe sursă;

- repetor cu AO

diferențe:

- impedanța de intrare;

- impedanța de ieșire;

- amplificarea de tensiune;

- mărimi reziduale;

➤ durata TLV:

$$\Delta Q = C\Delta V = CV_{o\max} = TI = T \frac{E}{R} \rightarrow T = CR \frac{V_{o\max}}{E};$$

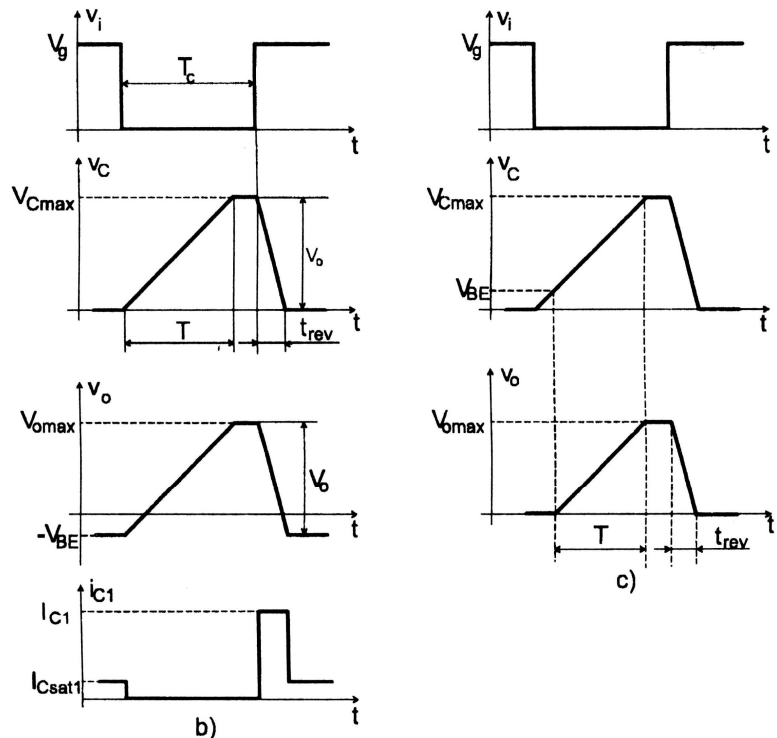
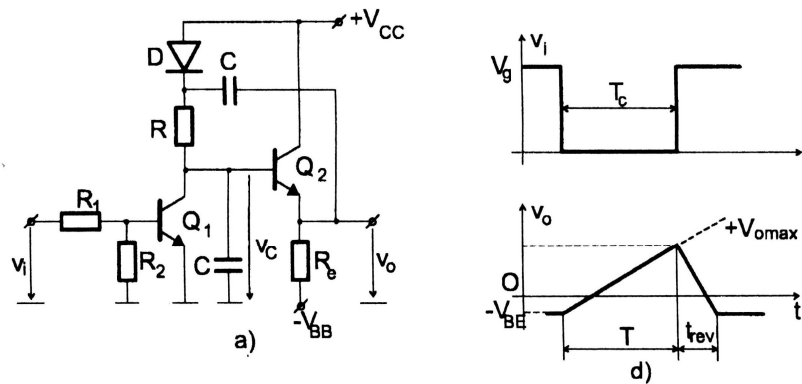
➤ E poate fi tensiunea de pe o capacitate mare;

➤ neliniaritatea este limitată;

➤ circuit cu dublă bootstrapare (fig. b);

GTLV bootstrap cu TBIP

➤ schema și formele de undă:



➤ T1 este comutator; T2 amplificator de tensiune, repetor;

➤ **funcționarea schemei:**

○ curentul prin rezistență:

$$I = \frac{V_{CC} - V_D}{R} \cong \frac{V_{CC}}{R};$$

➤ capacitatea se încarcă liniar, prin curent constant:

$$v_C(t) \cong \frac{I}{C}t; \quad v_o(t) = v_C(t) - V_{BE}$$

Electronică Digitală

- saturarea lui T2 are loc atunci când: $v_o(T) = V_{CC}$;
- durata TLV:
$$T = RC \frac{V_{CC} + V_{BE}}{V_{CC} - V_D} \cong RC;$$
- revenirea se face prin descărcarea capacității prin diferența curenților celor două generatoare de curent, până la saturarea lui T1:

$$I_{desc} = \beta_0 i_{B1} - I;$$

$$i_{B1} = \frac{V_g - V_{BE}}{R_1} - \frac{V_{BE}}{R_2};$$

$$t_{rev} = \frac{CV_{CC}}{\beta_0 i_{B1} - I};$$

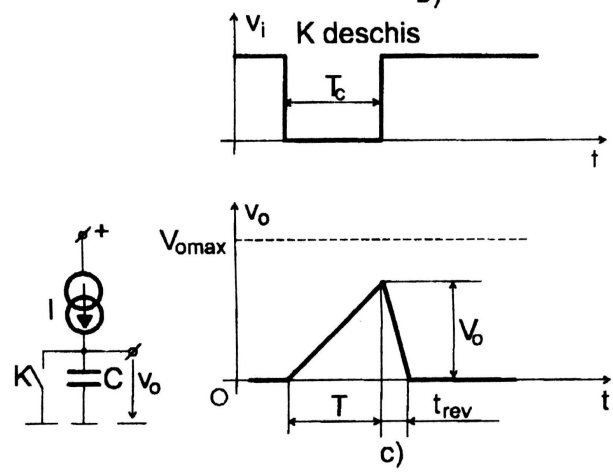
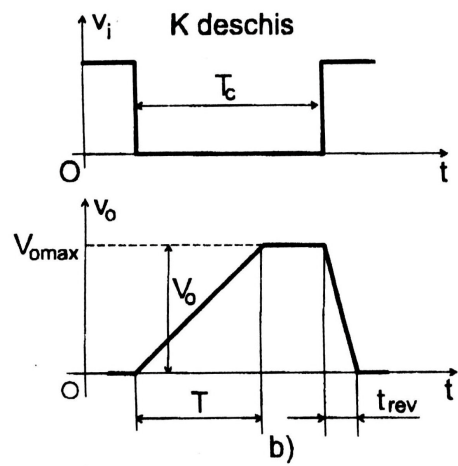
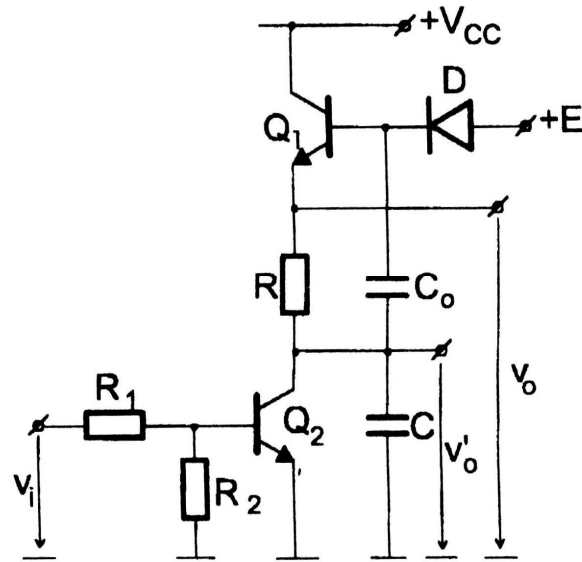
- liniaritatea este foarte bună:

$$\varepsilon = \frac{1}{8} \frac{V_{o\max}}{V_{CC}} \left(1 - A + \frac{C}{C_0} + \frac{R}{R_{\text{int}}} \right);$$

- cauze:
 - rezistența de pierderi a lui T1 blocat;
 - curentul de pierderi al lui T1;
 - rezistența de pierderi a condensatorului;
 - impedanța de intrare în amplificator;
 - curentul invers al diodei blocate;
 - pierderea de tensiune de pe capacitatea C_0 :

$$- CV_0 = C_0 \Delta V \rightarrow \Delta V = V_0 \frac{C}{C_0}$$

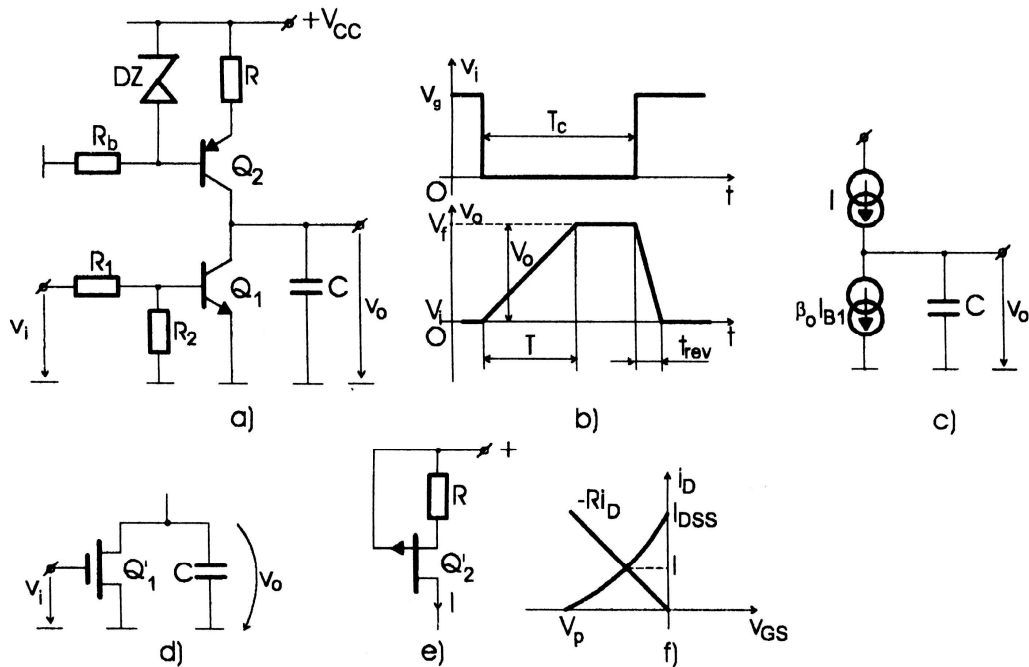
- variantă îmbunătățită:



(comentarii asupra schemei).
GTLV cu generatoare de curent constant

Electronică Digitală

➤ schema și formele de undă:



- T2 - generator de curent: $I = \frac{V_Z - V_{EB}}{R}$ (constant);
- T1 - comutator comandat cu impuls;
- pe durata încărcării capacității:

$$v_o(t) = \frac{1}{C} I t \text{ (până la saturarea lui T2)}$$

- tensiunea finală (amplitudinea TLV):

$$V_0 = V_f = V_{CC} - V_Z + V_{EB};$$

- din condiția: $v_o(t) = V_0$ rezultă:

$$T = RC \frac{V_{CC} + V_{EB} - V_Z}{V_Z - V_{EB}};$$

- la revenire:

$$t_{rev} = \frac{CV_f}{\beta_0 i_{B1} - I};$$

$$i_{B1} = \frac{V_g - V_{BE}}{R_1} - \frac{V_{BE}}{R_2}$$

Electronică Digitală

- neliniaritatea este determinată de:
 - rezistența lui T1 blocat;
 - rezistența de ieșire a generatorului de curent;
 - rezistența de pierderi a condensatorului;
 - rezistența de sarcină.